

Den Lagenaufbau einer Leiterkarte planen, Teil 1

von Barry Olney, IN-CIRCUIT Design (Übersetzung: Achim Schulte, tecnotron elektronik)
 Erstveröffentlichung in 'The PCB Design Magazine', Juni 2015

Die Leiterplatte, die physikalisch die Bauteile trägt und diese über Hochgeschwindigkeitsleiterbahnen verbindet und außerdem die IC's mit hohen Strömen versorgt, ist das kritischste Bauteil der elektronischen Baugruppenproduktion. Die Leiterplatte ist so fundamental, das wir oft vergessen, dass sie ein Bauteil ist und wie alle Bauteile basierend auf Spezifikationen ausgesucht werden muss, die eine bestmögliche Leistung des Produktes erreichen. Das Planen des Lagenaufbaus beinhaltet eine sorgfältige Auswahl der Materialien und Übertragungsleitungs-Parameter, um Diskontinuitäten der Impedanz, unerwünschtes Koppeln der Signale und exzessive elektromagnetische Abstrahlungen zu vermeiden.

Die Komplexität elektronischer Designs wird sich in Zukunft unzweifelhaft erhöhen und dem PCB-Designer damit einen neuen Satz an Herausforderungen präsentieren. Materialien, die zur Herstellung von Multi-Layer Leiterplatten verwendet werden, dämpfen hohe Frequenzen und reduzieren die Schaltflanken, weshalb der

Materialauswahlprozess einer genaueren Prüfung bedarf. Sicherzustellen, dass Ihr Lagenaufbau und die Impedanzen richtig konfiguriert sind, ist eine gute Basis für eine stabile Leistung.

Also, wo fangen wir an? Über die Jahre habe ich gelernt, dass viele Ingenieure und PCB Entwickler die Grundstruktur, die ein Trägermaterial ausmacht, nicht verstehen. Wir alle wissen, das Multilayer PCB's aus Signal- und Versorgungslagen, dielektrischem Material und Lötstopmaske bestehen, aber da ist noch mehr dahinter.

Das bekannteste Material ist FR-4 und kann in der Form von Kernen (Core) oder Prepregs (pre-impregnated) vorliegen. Das Kernmaterial ist dünnes Dielektrikum (Glasgewebe mit ausgehärtetem Epoxid-Kunstharz) mit auflaminierter Kupferfolie auf einer oder beiden Seiten. Zum Beispiel: Isola's FR406 Materialien beinhalten 5, 8, 9.5, 14, 18, 21, 28, 35, 39, 47, 59 und 93 mil Kerne. Die Kupferstärke ist gewöhnlich zwischen 1/3 bis 2 oz. (17 bis 70 µm).

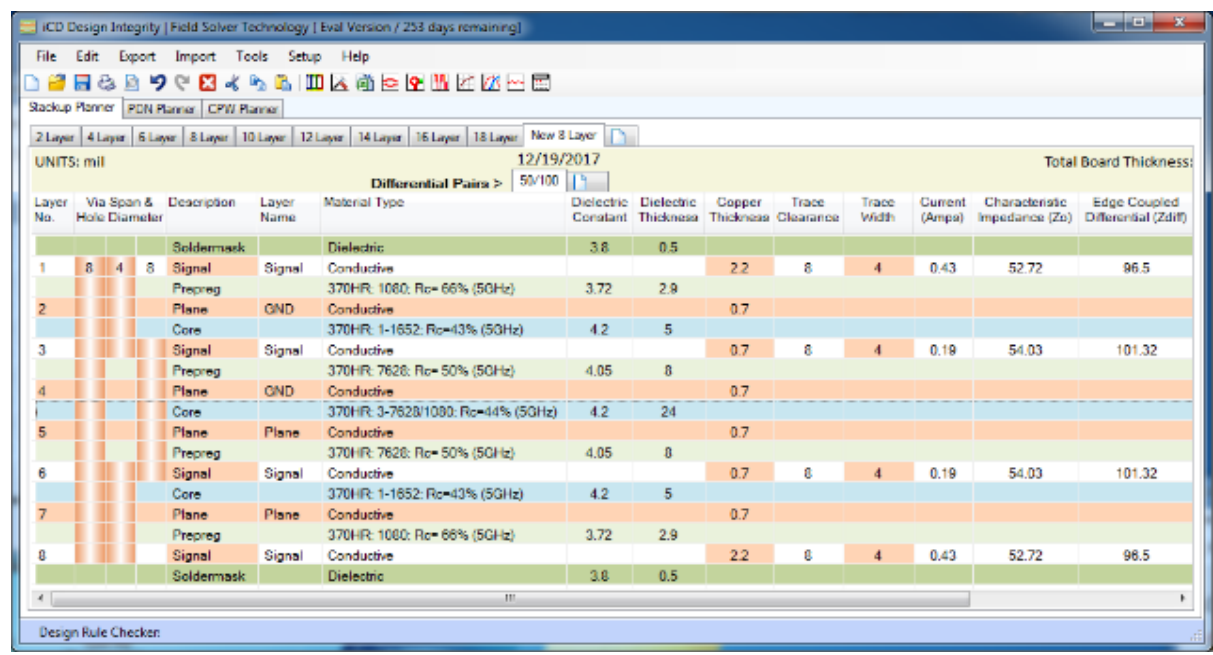
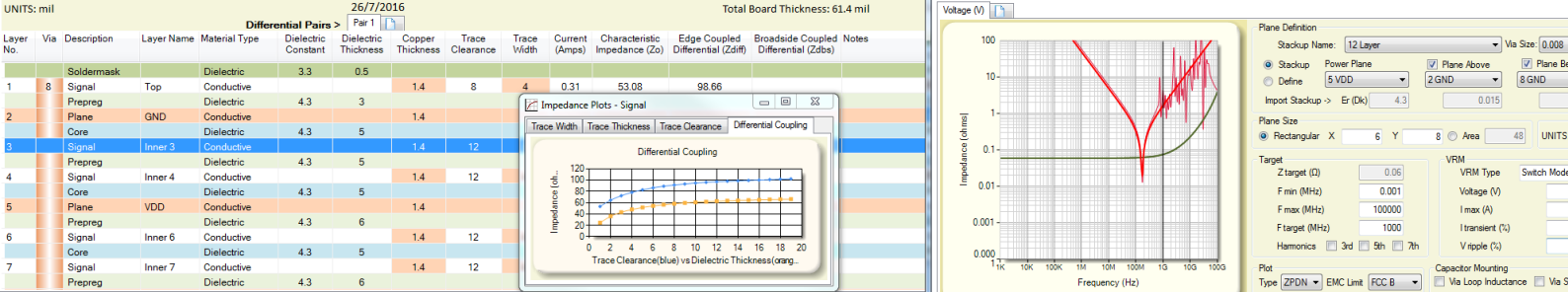


Bild 1: Ein typischer 8-Lagen PCB Stackup für ein High-Speed Design



Das Prepreg (B-Stage) Material besteht aus dünnen Schichten aus Glasgewebe, imprägniert mit nicht vollständig ausgehärtetem Epoxid-Kunstharz, das während des PCB Herstellungsprozess durch Erhitzen und Pressen ausgehärtet wird. Isola's FR406 Materialien beinhalten 1.7, 2.3, 3.9 und 7.1 mil Prepregs, die kombiniert werden können, um dickere Prepregschichten zu erhalten.

Der meistverwendete Lagenaufbau besitzt innenliegende Kerne (im Englischen 'foil method' genannt). Die äußersten Lagen (Top und Bottom) bestehen aus Kupferfolie, die mit Prepregs aufgepresst. Im inneren Trägermaterial wechseln sich Kerne und Prepreg ab. Ein alternativer Lagenaufbau wird mit außenliegenden Kernen aufgebaut (im Englischen als 'capped method' bekannt), welcher prinzipiell das Gegenteil zu den innenliegenden Kernen darstellt und in der althergebrachten Herstellung für militärische Anwendungen bevorzugt verwendet wurde.

FR-4 hat die Industrie-Freigabe der IPC-4101B und ist von den Underwriter Laboratories (UL) für die Produktsicherheit anerkannt. FR-4 hat je nach Harzzusammensetzung eine Glas-Übergangstemperatur (T_g) von 130-170°C (der Temperatur, bei der das Risiko für Hülsenrisse steigt, weil der z-Achsen-Ausdehnungskoeffizient den linearen Bereich verlässt) und einer Zersetzungstemperatur (T_d) von 294°C (Die Temperatur bei der das Trägermaterial zerbricht oder sich auflöst). Die Spitzen-Reflow-Temperatur für bleifreies Lot ist 260°C, welche nur für ca. 20 Sekunden gehalten wird, um die SMD Komponenten mit dem Substrat zu verbinden. FR-4 kann sicher für Designs bis zu 1GHz verwendet werden.

Die Rogers Materialien (RO4350 & RO4003) sind weitere gebräuchliche Dielektrika, die höheren Temperaturen widerstehen können ($T_g > 280^\circ\text{C}$ und $T_d = 425^\circ\text{C}$), sie sind ideal für

High-Speed Designs bis zu 10GHz. Allerdings sind sie teurer als FR-4.

Die Gesamtdicke ist üblicherweise 62 mil (1.6 mm), kann aber abhängig von der Anwendung abweichen: ein paar andere, nicht so typische Dicken sind 20, 31, 40, 47, 62, 93 und 125 mil. Backplanes zum Beispiel verwenden gewöhnlich dickere Trägermaterialien, um mechanisch stabiler zu sein.

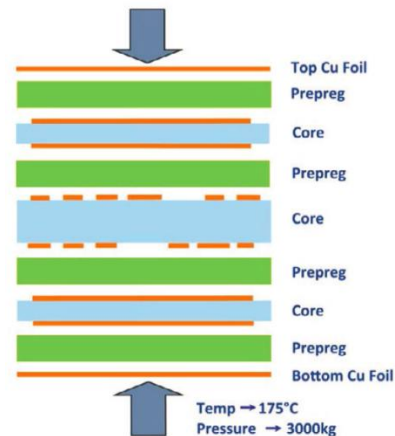


Bild 2: Der PCB Laminationsprozess

Ein Schritt im PCB Herstellungsprozess ist das Laminieren. Kernmaterialien werden in einem Presspaket zusammengeklemt oder genietet, wobei die Kupferlagen durch Prepregs getrennt werden. Grundsätzlich klebt das Prepreg die Kernmaterialien zusammen. Außenlagen bestehen aus Kupferfolie, die erst nachfolgend im Prozess geätzt werden, so dass die äußeren Lagen aus Prepreg wie ein ausgehärteter Kern wirken. Die horizontale Ausrichtung im Presspaket ist elementar. Das Presspaket wird zwischen zwei schwere Metallplatten eingeklemmt und in einer beheizten hydraulischen Presse für rund zwei Stunden ausgehärtet.

In Bild 3 hat der linke Lagenaufbau eine Dicke von 9 mil. Wenn das Board dann ausgehärtet wird fließt das Harz des Prepregs (grün) in die Zwischenräume der darunterliegenden Signalleiterbahnen (siehe rechtes Diagramm).

26/7/2016 Total Board Thickness: 61.4 mil

Layer No.	Via	Description	Layer Name	Material Type	Dielectric Constant	Dielectric Thickness	Copper Thickness	Trace Clearance	Trace Width	Current (Amps)	Characteristic Impedance (Zo)	Edge Coupled Differential (Zdiff)	Broadside Coupled Differential (Zdbs)	Notes
1	8	Soldermask		Dielectric	3.3	0.5								
2		Signal	Top	Conductive			1.4	8	4	0.31	53.08	98.66		
3		Prepreg		Dielectric	4.3	3								
4		Plane	GND	Conductive			1.4							
5		Core		Dielectric	4.3	5								
6		Signal	Inner 3	Conductive			1.4	12						
7		Prepreg		Dielectric	4.3	5								
8		Signal	Inner 4	Conductive			1.4	12						
9		Core		Dielectric	4.3	5								
10		Prepreg	VDD	Conductive			1.4							
11		Signal		Dielectric	4.3	6								
12		Signal	Inner 6	Conductive			1.4	12						
13		Core		Dielectric	4.3	5								
14		Signal	Inner 7	Conductive			1.4	12						
15		Prepreg		Dielectric	4.3	6								

Dadurch werden die Leitungen vollständig eingehüllt, und gleichzeitig verringert sich die Dicke des Prepreg-Materials. Da die Leiterbahn nun näher an die darüber liegende Versorgung heranrückt, verringert sich die Impedanz.

Nun haben wir mehrere Effekte durch das Aushärten des Harzes:

- Die Gesamtdicke der Leiterkarte verringert sich um die Kupferdicke der Signallage, da die Leitungen vollständig vom Harz des Prepreg eingehüllt werden. Das Harz fließt außerdem in die Freihaltungen der benachbarten Versorgungslagen und quillt aus den Seiten innerhalb der Auslaufzonen des Pressstapels
- Die Impedanz der Signallage verringert sich, weil das Harz aus dem Prepreg um die Leiterbahnen fließt und dabei das Prepreg dünner macht. Dadurch verringert sich der Abstand der Leiterbahn zur Versorgungslage.
- Die Kante des PCB hat weniger Harz als die Mitte (wodurch sich die Impedanz leicht unterscheidet), weil das Harz aus den Seiten in die Auslaufzonen des Pressstapels fließt. Das Verhältnis von Harz zu Glas über den gesamten Nutzen bestimmt die Impedanz – Je mehr Harz, desto höher die Impedanz.
- Lagenaufbau – das äußere Kupfer wird nach dem Verpressen geätzt, dadurch fließt das Kunstharz nicht zwischen die äußeren Kupferstrukturen. In diesem Fall wird die Leiterbahndicke zur Gesamtdicke der Leiterkarte addiert und die Impedanz ändert sich nicht.

Die Lagenaufbauten in Bild 4 zeigen typische Lagenaufbauten für 62 mil Gesamtdicken von Substraten, wobei sie je nach PCB Hersteller unterschiedlich ausfallen können, da diese unterschiedliche Materialien verwenden.

Bitte beachten Sie:

- Das äußere Material ist Prepreg

- Das äußere Prepreg ist mit einer Kupferfolie verpresst
- Prepreg Lagen können aus mehreren Prepregs kombiniert werden. Zum Beispiel können zwei Prepregs vom Typ 1080 und ein Prepreg vom Typ 106 benötigt werden, um die gewünschte Dicke zu erreichen.

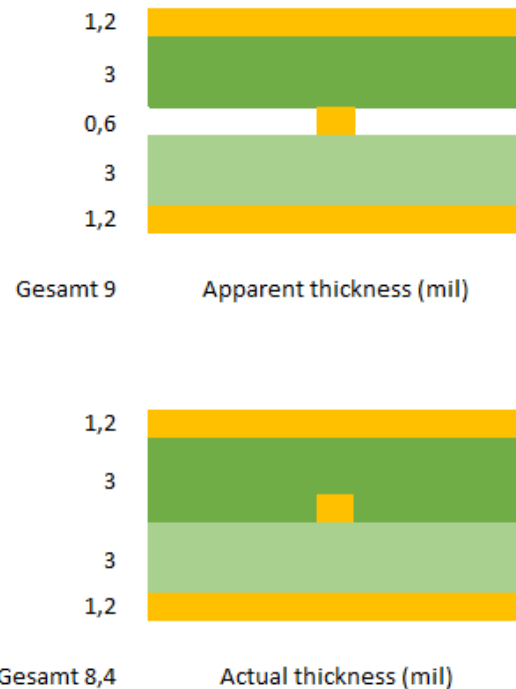
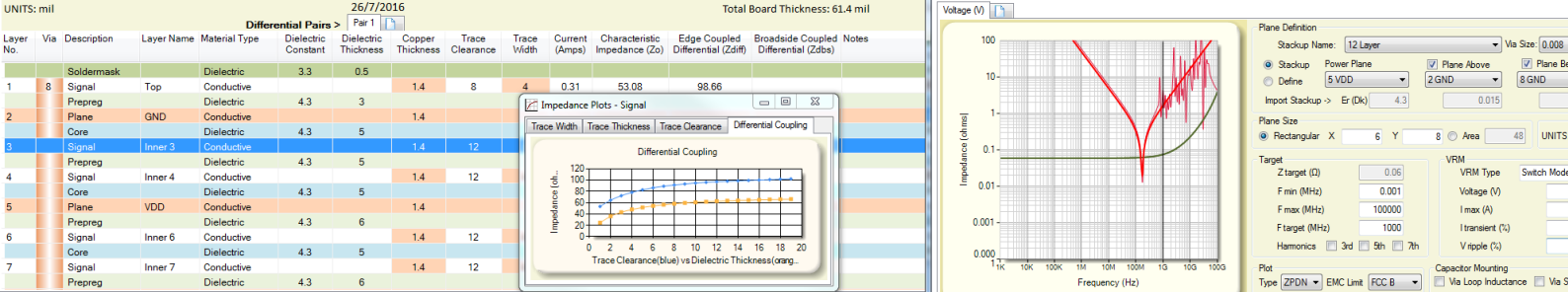


Bild 3: Gesamte PCB Dicke

Wie fangen wir nun an, um zu versuchen den perfekten Lagenaufbau für unser Projekt zu konstruieren?

Zu Anfang werden virtuelle Materialien verwendet, um grobe Zahlen zu erhalten. Offensichtlich benötigt jedes Digitalboard eine Impedanz von 50 Ohm und weist üblicherweise Differentialpaare mit 100 Ohm aus. Das ist unser Ziel. Tatsächlich werden oft mehrere Technologien für komplexe Designs verwendet.

Denken Sie an diese Tipps, wenn Sie den Lagenaufbau planen:



- Alle Signallagen sollten gegenüber einer ununterbrochenen Referenz-Versorgungslage liegen und mit dieser eng gekoppelt sein, wodurch ein sauberer Rückstrompfad ermöglicht wird, der Übersprechen auf der gleichen Signalebene reduziert.

Leider können nicht alle dieser Regeln auf einem vier- oder sechs-Lagen Board verwendet werden, einfach weil wir einen Puffer-Kern in der Mitte benötigen, um die Gesamtdicke des Boards von 62 mil einzuhalten. Gleichwohl, mit dem Anstieg der Lagenzahl werden diese

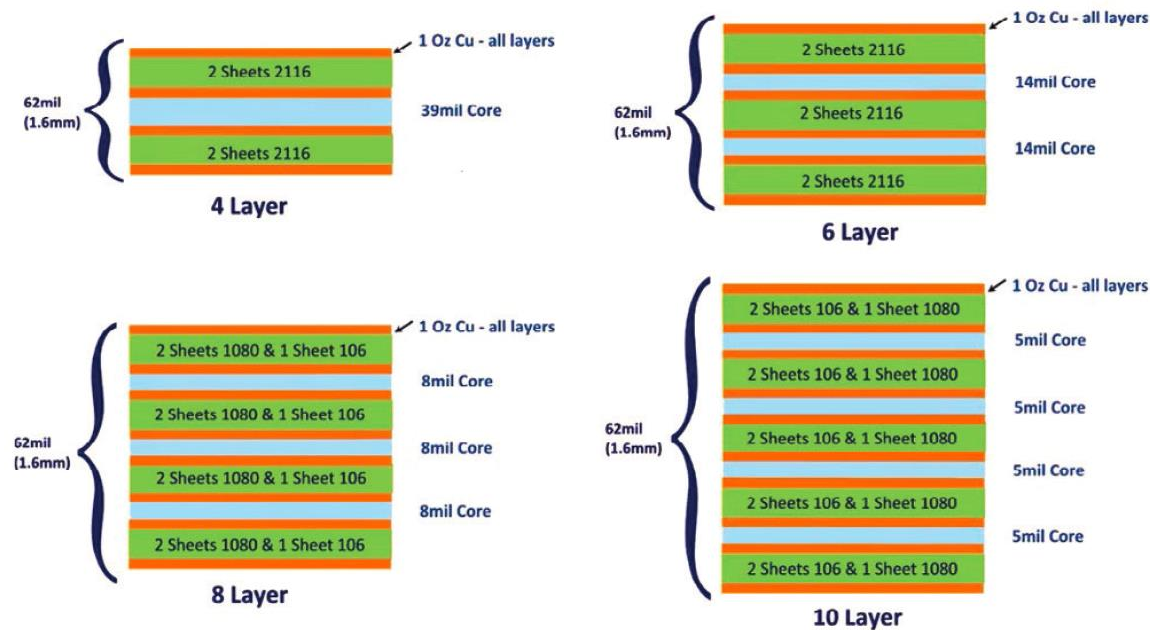


Bild 4: Typische Stackups (Quelle: Advanced Circuits)

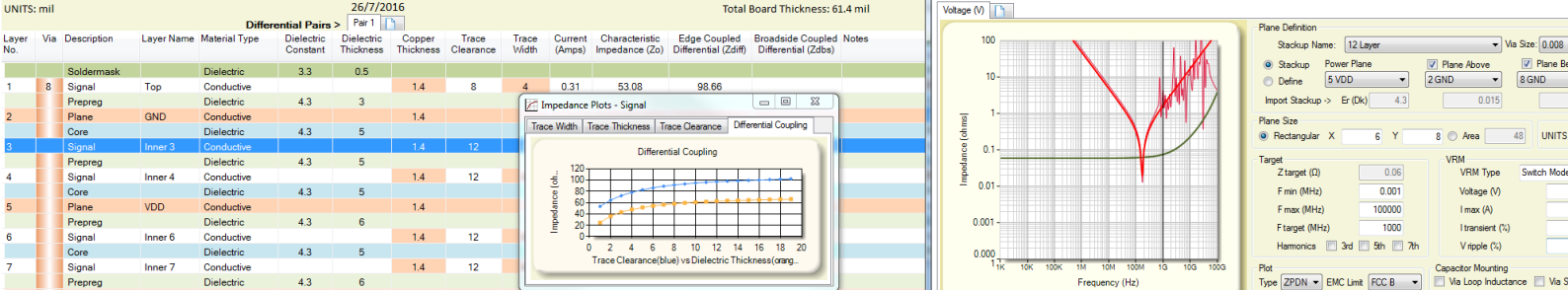
- Die Bereitstellung einer guten Plattenkapazität, die die AC-Impedanz bei hohen Frequenzen verringert. Eng gekoppelte Versorgungslagen reduzieren die AC-Impedanz am oberen Ende des Frequenzspektrums und verringern die elektromagnetische Abstrahlung drastisch.
- Highspeed Signale sollten zwischen den Versorgungslagen verlegt werden, um die Abstrahlung zu verringern.
- Verringern der Höhe des Dielektrikums wird zu einer starken Reduzierung des Übersprechens führen, ohne einen negativen Einfluss auf den verfügbaren Platz auf dem Board zu haben.
- Das Substrat sollte eine oder mehrere unterschiedliche Impedanzen für verschiedene Technologien unterstützen. Zum Beispiel 50/100 Ohm digital, 40/80 Ohm DDR4, 90 Ohm USB.

Regeln immer kritischer und sollten angewandt werden.

Teil 2 dieser Serie wird damit fortfahren, die Konstruktion eines typischen Lagenaufbaus mit vielen Lagen und seiner Technologie zu beschreiben.

Zusammenfassung

- Das PCB Trägermaterial ist die kritischste Komponente der Elektronikfertigung.
- Sicherzustellen, dass Ihr Lagenaufbau und die Impedanzen korrekt festgelegt sind, ist eine gute Basis für eine stabile Leistung.
- Dielektrische Materialien können als Kern oder Prepreg (pre-impregnated) Material vorliegen. Das Kernmaterial ist dünnes Dielektrikum (Glasgewebe mit ausgehärtetem Harz) mit auflaminierter Kupferfolie auf einer oder beiden Seiten. Das Prepreg Material besteht aus dünnen Schichten von



Glasgewebe, das mit nicht ausgehärtetem Kunstharz imprägniert ist und durch Erhitzen und Verpressen ausgehärtet wird.

- Die Gesamtdicke des Trägermaterials ist gewöhnlich 62 mil (1,6mm), kann aber abhängig vom Design davon abweichen.
- Wenn die Leiterplatte verpresst wird, fließt das Kunstharz im Prepreg um die darunterliegenden Leiterbahnen herum, schließt diese vollständig ein und verringert dabei die Dicke des Prepreg Materials. Das verändert die Impedanz der Signalleitungen.
- Um einen Lagenaufbau zu erstellen: Zuerst virtuelle Materialien verwenden um eine grobe Einschätzung zu bekommen, dann die genauen Materialien aus der Bibliothek einsetzen, um die Genauigkeit zu verbessern.

Referenzen

1. Barry Olney, Beyond Design columns: Material Selection for SERDES Design, Material Selection for Digital Design, The Perfect Stackup for High-Speed Design.
2. Henry Ott: Electromagnetic Compatibility Engineering.
3. Bob Tarzwell: Controlled Impedance.
4. The ICD Stackup and PDN Planner: www.icd.com.au.

Autor

Barry Olney ist Geschäftsführer von In-Circuit Design Pty Ltd, Australien. Die Firma entwickelt die iCD Design Integrity Software, die die Stackup Planner und die ICD PDN Planner Module beinhaltet, ist ein Service Büro und spezialisiert auf die Board Level Simulation.

