

# PULSONIX



## **Pulsonix Design System Neu in V11**

**tecnotron**  
Das beste Bauteil ist Erfahrung



# Copyright Notiz

Copyright tecnotron elektronik gmbh 2021

Pulsonix ist ein Warenzeichen von WestDev Ltd. Alle Rechte vorbehalten.

Das Copyright auf dieses Handbuch gehört der tecnotron elektronik gmbh und darf nicht verkauft, übertragen, verbreitet oder kopiert werden. Wenn Sie dieses Handbuch verwenden, geschieht es auf Ihre eigene Gefahr. Weder die WestDev Ltd. oder die tecnotron elektronik gmbh sind verantwortlich oder haftbar für Verluste oder Schäden jedweder Art, die aus seiner Verwendung entstehen.

Microsoft, Windows, Windows 7, Windows 8, Windows 10, Intellimouse sind entweder registrierte Warenzeichen oder Warenzeichen der Microsoft Corporation.

Alle anderen Warenzeichen gehören ihren jeweiligen Eigentümern.

Gedruckt in Deutschland

Ausgabedatum: 01.10.2021

tecnotron elektronik gmbh  
Wildberger Halde 13  
88138 Weißensberg  
Deutschland

Support Telefon: +49 8389 9200 402  
Email: [support@tecnotron.de](mailto:support@tecnotron.de)  
Web: [www.tecnotron-software.de](http://www.tecnotron-software.de)



Alle Editoren	12
Neue Direct-X-Grafik-Engine	12
Unterstützung von internationalen und erweiterten Zeichen	12
Inspector Bar (Dynamische Eigenschaften)	13
Kontextmenü-Optionen	13
Änderungen am Document Properties Dialog	14
Änderung an der Summary Seite	14
Vertikale Textausrichtung für mehrzeiligen Text	15
Option für Track & Vias Stil definiert in SCM und übersetzt ins PCB	15
Synchronisieren der Design Settings	16
Translate to PCB	16
Änderungen am Options Dialog	17
Option für Spacing Regel Grids	17
Thread Count Definition	18
Neue Auto-Pan Funktion	18
Neue Options-Seite für Pan & Zoom-Funktionalität	19
Cross-Probe wurde Probe Synchronised Design Option hinzugefügt	19
Edit Track Option für die Verwendung des Layer Bias	19
Optimise beim Clear Template Befehl	20
Clear All Templates – Optimise nutzt jetzt Multi-thread	20
Optimise Einstellungen für große Netze	20
Large Net Warnung bei Optimise All Nets	21
Multi-Threading für Optimise All Nets	21
Net Optimise für Pad Center in einer Kupferform	21
Dynamische Ausrichtung von Elementen	22
Auswahl aus einer Popup- Liste	23
Verwenden dieser Option in anderen Modi	23
Part Editor - Dynamische Attribute für das Part Description Feld	23
Änderungen am Save Items to Library Dialog	24
Speichern fehlender Komponentenobjekte in Bibliothek	24
Änderungen am Part Wizard	25

Ausgewählten Footprint / Symbol hinzufügen	25
Neue Apply to Undefined Option in den Pin Type Zellen	25
Name und Value von geschützten Attribut Properties anzeigen	25
Gruppennamen in Component Bin anzeigen	26
Toggle Bin Sort Order in der Component Bin	26
Double- Klick Auswahl in Selection Mask Bar	26
Überschreiben von Readable Orientation bei Texten	27
Highlights für Splitted Nets	27
Bearbeitungsleiste für Shape Informationen	27
Shapes Drop Down Liste	28
Optionen des Kontextmenü	28
Ein Segment mithilfe der Tabelle suchen	29
Ein Segment einfügen	29
Löschen eines Segments	29
Skalierungs Option	29
Skalieren von Text	29
Änderungen an der Find Bar	30
Mehrfachauswahl in der Find Bar	30
Erweiterte Auswahl	30
Komponente aus Find Bar ziehen	30
Alle nicht gefundenen Objekte in Farbe dimmen	31
Suche nach isoliertem Kupfer	31
Schaltplan	32
Alle anderen Seiten schließen	32
Überschreiben der Allow Implied Junctions Einstellung	32
Attributposition einfügen	32
Neue Farbkategorie für Busse & Verbindungen	33
Highlight für No Connect Pin Farbe	33
Anzeige der No Connect Pins	34
Pin Type Attribut anzeigen	34
Änderungen am Insert Signal Reference Dialog	34

Neuer Signal Reference Type - Net Label	35
Neuer Doc-Symbol Type - Net Label	35
Ändern vorhandener Doc Symbols (Signal References) zu Net Labels	35
Neuer Insert Net Label Befehl	36
Einfügen von Net Labels in das Design	36
Verbindung einfügen - Starten / Beenden auf einem Net Label	36
Next/Previous Doc Symbol Befehl	37
Mounting Hole Symbols im Schaltplan (SCM)	38
Hinzufügen des Doc- Symbols für das Montageloch	38
Mounting Hole Doc-Symbole im Design	39
Kopieren der Netznamen für Signalreferenzen	39
Text Formatierungs Option für Spice Netlist Export	39
Mehrere Komponenten an ein Bus-Segment anschließen	40
Neuer ERC Check - Netze die nur an ungated Pins angeschlossen sind	40
Erster freier Komponentename in den Properties	40
Änderungen an den Optionen zum Überprüfen und Aktualisieren der Datenbank	41
PCB	42
Neuer PCB-Wizard	42
Veränderungen an der Technology	43
Pad Styles - neue Nutzungsarten	43
Drill Removes Pad Warnung zeigt jetzt den Pad-Stil an	43
In der Technologie gezeigte Einheiten	43
Zusätzliche Anzeigen des Zellstatus	43
Aktualisierte Design Settings Seiten	44
Änderungen am Grids Dialog	45
Grid Präsentation	45
Keine eingebauten Grids mehr	45
Neue Tools Grid- Seite	46
Group Name ist in Component Place Rules verfügbar	46
Komponentenplatzierungsregel - Default Mirror State	46
Footprint Editor - Mirror Status	46

Platzierungsregel für Technologiekomponenten	47
Stagger Abstand Micro-Via zu Buried Via	47
Verbesserungen der User Defined Pad Shapes	48
Define Pad Shape - Mehrere Formen erlaubt	48
Laden Sie das Pad Shape aus der Bibliothek	49
Technology Layers - Reflect Layers	49
Wärmefallen drehen sich mit dem Pad	50
Thermische Regeln für zusätzliche Pad- Typen	51
Copper Neck Width Rules (Power Dissipation)	51
Minimum Neck Width	51
Regeln für Kriechstrecken (Creepage)	52
Anwendung dieser Regel	52
Maximum Outer Distance	53
Maximum Inner Distance	53
Flow Around Edge	53
Max Steps	53
Design Settings - Neue Optionen zum Synchronisieren von Designs	54
Import des IPC-2581-Layer- Stackup in den Layer- Dialog	54
Layers Technology Seite	54
IPC-2581 Layer Stackup importieren Dialog	55
Lagen Importieren / Exportieren von CSV im Layers Dialogfeld	55
Import Dialog	56
Verwenden einer Spacing Shape bei unterdrücktem Pad	56
Load Technology - Stile beim Reload anpassen	56
Berichterstattung beim Reload	56
Passende Stile beim Reload	57
Gedrehte Pad Styles für 'lange' Pads	57
Überschreiben der Pad Properties Layers	57
Sperren von Pad Details im Footprint-Editor	58
Gespiegelte Footprints im Footprint-Editor	58
Area Farbe im PCB Doc Symbol Editor	59

Hintergrund Dimmen auf Mark Net	59
Multithreading für Copper Pour	59
Multithreading für Optimize nach Löschen aller Templates	60
Multithreading für DRC nach Stil ändern mehrerer Styles	60
Leistungsverbesserung beim Change Style	60
Einen Stil ändern	60
Auf verschiedenen Lagen angeschlossene Vias	61
Multi-Threading für den Design Rule Check	61
Neue Design Rule Checks	61
Same Net Via To SMD	61
Silkscreen Overlap	62
DRC zeigt im Bericht seine Bearbeitungszeit an	62
Änderungen an Online DRC	63
Anzeige der Abstandsregel für mehrere Objekte	63
Änderungen an der Show Design Rule Clearance	63
Schalter für kontinuierlichen Online DRC zum Kontextmenü hinzugefügt	63
End Track On Via' Clearances	64
Kontinuierliche DRC- und Via-Fehler	64
Überprüfung von mehreren Objekten zulassen	64
Änderungen an den Dimensions (Bemassung)	64
Ausblenden der Pfeile auf einer Richtungsbemassung	64
Lineare und radiale Abmessungen - Anzeigen von metrischen und mperiale Einheiten	65
Line Select Modus	66
Änderungen an den Modi Frame Select und Polygon Select	66
Änderungen am Doppelklick zum Bearbeiten der Gehrung	67
Insert PCB Track ist nun reaktionsschneller	67
Restricted Movement Segment Modus – Snap To Angle Step	67
Select Track Paths durch Auswahl der Komponente	68
Copy / Paste in neuen Shape Type	68
Lagensteuerung zum Ändern des Formtyp	68
Pad Auto Necking	69



Auto Necking	70
Fügen Sie dem Netz beim Einfügen Copper und Templates hinzu	71
Highlight Farbe für nicht angeschlossenes Kupfer	71
Reversed View Status speichern	71
Components Filter in der Layers Bar	72
Toggle Layers Änderungen	72
Alias Zuordnungen	72
Neue Toggle Layers Bar	72
Neuer Toggle Plane Befehl	73
Measure Bar zeigt Spacing Rule	73
Error Bar - Tooltip verfügbar für die Error Rule	73
Änderungen der Spread-Out-Option	74
Auto Insert Testpoints-Nicht erreichbare Testpunkte einschließen	75
Erstellen eines Breakout Pattern (BGA Fanout) im PCB	75
Änderungen des CAM-Plots	76
Multithreading für Gerber-Plots	76
Excellon Setup für minimalen Bohrdurchmesser	76
Optionale Formatierungsinformationen für die Excellon Ausgabe	77
Panel Editor – Reset Layout Befehl	77
Ausgabe an SVG- Gerät	78
Ausgabe in ZIP- Datei	79
Track Impedance Calculator	79
Design Calculators nimmt nun Werte aus dem Design	80
Neue Materialparameter	80
STEP 3D	82
Minimieren der STEP-Dateigröße in der STEP-Ausgabe	82
Verbesserter Trihedron Achsen Indikator für STEP Vorschau & Modelle	82
STEP Modell Trihedron Ansicht	82
Hinzugefügte Fähigkeit zum Ausrichten von STEP Objekten	83
Fähigkeit zur Orientierung von STEP Objekten	83
Ansicht und Ausrichtungs Optionen zum Position STEP Model Dialog hinzugefügt	84

Design-Einheiten werden verwendet	84
Import von Montagelöchern und Vias aus STEP Modell in Design	85
Import STEP Board Placement Sites	85
3D Package Viewer entfernt	85
Interactive High Speed Option	86
Back Drilling	86
Der allgemeine Back Drilling Prozess	86
Technologie für Back Drilling Spans	86
Automatische Generierung von Back Drilling Spans	87
Technology Back Drilling Rules	87
Identifizieren von Back Drilled Vias im Design	88
Back Drill Farben	88
Back Drills aktualisieren	88
Back Drill Spacings	89
Back Drilling DRC	89
Via & Component Pad Properties	90
Back Drilling Pin Depth Attribute for Component Pads	90
Layer Span Layers automatisch im Layer Stack Preview beinhaltet	90
Eingefügte Layer Stack Previews	91
CAM Plot Wizard	92
Änderungen im Excellon Report	92
IPC-2581- und ODB ++-Exporte enthalten Back Drills	92
Back Drilling Befehle im Report Maker	92
Kontrolloptionen für Remove Serpentine	93
Multi-Threading für das Rules Spreadsheet	93
Erstellen eines Differential Pair mit dem Kontext Menu	95
Definieren Sie Differenzial Paar-Regeln mithilfe von Net und Net Class Attribute	95
Erstellen der Differential Pair Chain	96
Neuer 'Start Pairing'-Modus für Differential Pairs	96
Differential Pair Mirror Mode	97
Legal Completion Path für Differential Pairs	98

Stil von Differentialpaaren ändern	98
Mit Umschalttaste eine Ecke hinzuzufügen	98
Neue Via Pattern-Auto Turn Option	99
Kopie des vorhandenen Differential Pair Via Pattern verwenden	99
Bearbeiten von Differentialpaaren in Areas	101
Differential Pair Eigenschaften	102
Anzeige der Differential Pair Track Limits	102
Chip-On-Board-Option	103
Ändern der Chip Lage	103
Ändern der Lage des Chips während des Verschiebens	103
Report Maker	104
Neue Top-Level Befehle für Append Report & View Report	104
Neue Befehle zur Back Drilling Unterstützung	104
Neuer Befehl-Is Any Instance Fitted	104
Neuer Befehl-Attribute In Part Library	105
Attributnamen unter Verwendung einer Variablen definieren	105
Neuer Befehl - Has Track Stubs	105
Vault	106
Vault-Bibliothek zu Speziellen Ordner exportieren	106
Sonstiges	107
Änderungen an den mitgelieferten Standard Dateien	107
Technologiedateien	107
Bibliotheken	107

# Alle Editoren

## Neue Direct-X-Grafik-Engine

Pulsonix 11 unterstützt jetzt Direct-X-Graphics. Unter **Options > Display**, gibt es einen neuen Schieberegler **Hardware Acceleration**, der die neue Grafik-Engine einschaltet. Bei großen Designs kann es einen Moment dauern, um die Grafiken wieder aufzubauen.

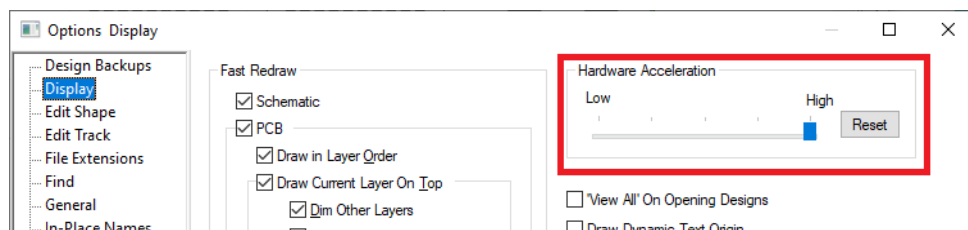
Dieser Schieber erlaubt Ihnen die Stufe zu wählen, die für die Hardware- Beschleunigung angewendet wird.

Der Schieberegler bietet fünf mögliche Einstellungen: die am weitesten links stehende Position, zeigt minimale Hardware-Beschleunigung und ist das Äquivalent der alten Graphics Einstellung. Die Enhanced Graphics Funktion ist dann nicht aktiviert, daher wurde der Enhanced Graphics Schalter aus dem Dialog entfernt.

Die zweite Position ist das Äquivalent von **Enhanced Graphics**. Wie schon in 10.5, bietet diese ein Anti-Aliasing der Kreiszeichnung aber keine Leistungsverbesserung.

Die Positionen drei bis fünf bieten neue Einstellungen und zeigen unterschiedlichen Grade der Hardwarebeschleunigung. Je höher die Position, umso größer sind die **Panning** und **Zoom** Leistung, dafür benötigt die Erstzeichnung mehr Zeit und die Speichernutzung erhöht sich. Das Bewegen des Schiebers zur höchsten Position nutzt alle neuen Grafikfunktionen, sowie jeden verfügbaren Speicher.

Die **Flicker Free Redraw** Option wurde von der **Display**-Seite entfernt.



## Unterstützung von internationalen und erweiterten Zeichen

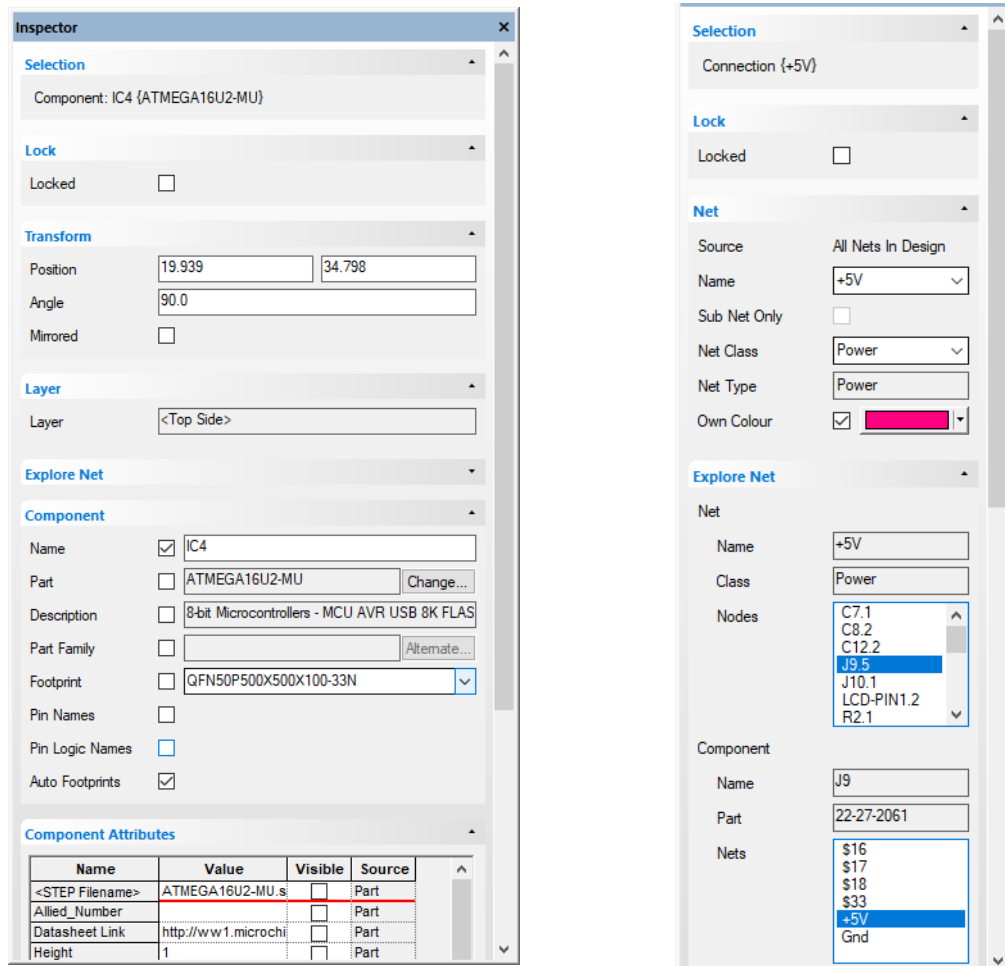
Pulsonix Version 11 verwendet nun den vollständigen Unicode-Befehlssatz. Das bedeutet volle internationale Sprach- und erweiterte Zeichenunterstützung. Das unterstützt Sonderzeichen wie z.B.  $\Omega$ ,  $\neq$ ,  $\leq$ ,  $\geq$ ,  $\pm$  und auch chinesische und koreanische Sprachen. Die Unterstützung ist in allen Design-Editoren, Bibliotheken und Importfiltern verfügbar und exportiert Gerber, Netzlisten, Teilelisten und allen Drittanbieter Produkten.

## Inspector Bar (Dynamische Eigenschaften)

Der neue **Inspector Bar** fungiert als ein dynamisches Eigenschaften Fenster, ist aber auch anders.

Zugänglich gemacht wird es durch einen rechte Maus Klick auf dem Pulsonix Rahmen und die Auswahl **Inspector** aus der Liste der verfügbaren Leisten, oder im **View-Menü > Inspector Bar**.

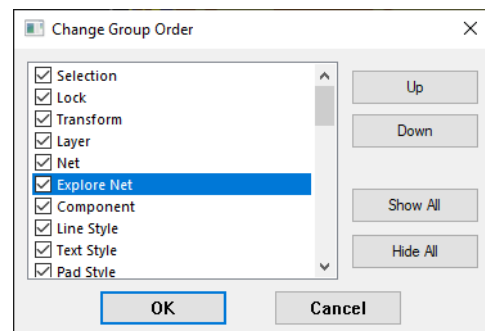
Wenn ein Element ausgewählt ist, werden in der **Inspector Bar** Eigenschaften für dieses Element angezeigt, z. B. für eine ausgewählte Komponente in der Leiterplatte:



## Kontextmenü-Optionen

Mit einem Rechtsklick auf die **Inspector Bar** erhalten Sie Zugriff auf weitere Befehle:

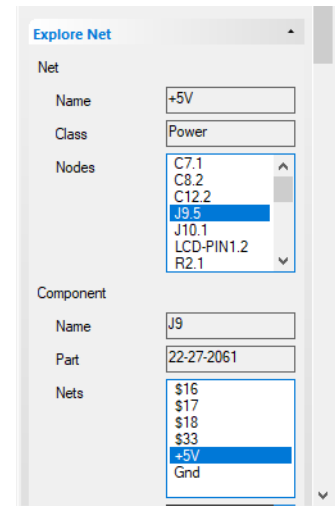
- **Change Group Order**  
Wählen Sie **Change Group Order**, um die angezeigten Gruppen oder Eigenschaften neu zu ordnen. Verwenden Sie die **Up** und **Down** Pfeile, um die selektierten Gruppen zu bewegen. Gruppen können mit den Check-Boxen, oder dem **Show All / Hide All** Schalter, im **Inspector Bar** angezeigt oder verborgen werden.



- **Explore Net**

Die Gruppe **Explore Net** ermöglicht Ihnen die Knoten auf einem ausgewählten Netz und die Netze auf der Komponente (sofern der Knoten von einer Komponente stammt) zu sehen. Diese Funktion arbeitet auch in umgekehrter Richtung, für eine ausgewählte Komponente zeigt der **Inspector Bar** alle Netze auf dieser Komponente.

Das Auswählen eines Knotens oder Netz aus einer der Listen in der Gruppe aktualisiert die jeweils andere Liste (**Net** oder **Component** oder umgekehrt).

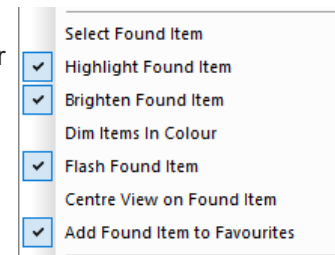


- **Einzelklick** zum Navigieren in Netzen und Knoten

Ein Einzelklick navigiert durch die Netze und Knoten, mit einem Doppelklick wird ein Netz angeleuchtet.

- **Find Options**

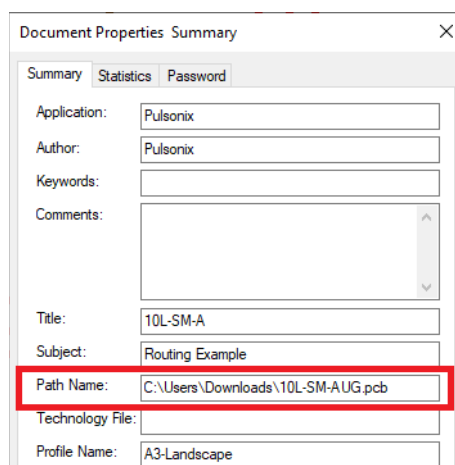
Diese bietet die gleiche Find-Funktionalität wie die Find Bar, mit denselben Optionen. Diese Optionen können vom Inspector Bar angezeigt und geändert werden, indem irgendwo auf der Bar rechtsgeklickt, und über dem Find Options Kontextmenü geschwebt wird.



## Änderungen am Document Properties Dialog

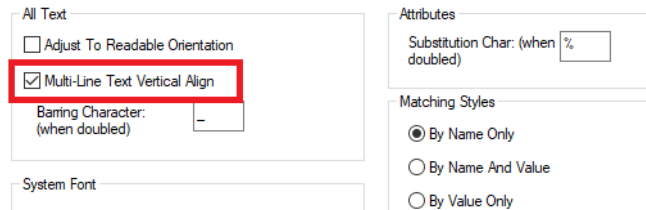
### Änderung an der Summary Seite

Auf der **Summary** Seite des **File > Document Properties** Dialog wurde ein neues Element hinzugefügt. Dies zeigt Ihnen den vollständigen aktuellen Pfadnamen der Design-Datei.



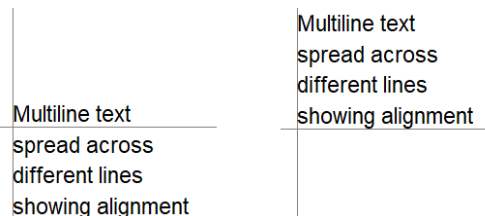
## Vertikale Textausrichtung für mehrzeiligen Text

Es gibt einen neuen Schalter im Menü **Setup > Design Settings > General**, unter dem **All Text**, um mit **Multi-Line Text Vertical Align** mehrzeiligen Text auszurichten. Ist der Schalter gesetzt wird der Text nicht an der ersten Zeile ausgerichtet, sondern am Gesamttext. Das ändert die Position der vertikalen Ausrichtung des schon gesetzten mehrzeiligen Text, also seien Sie vorsichtig, wenn Sie den Schalter in einem Design mit mehrzeiligem Text setzen, da er sich verschieben wird. Das ist besonders kritisch bei Text auf elektrischen Lagen.



Die beiden Bilder unten zeigen die Wirkung dieses Schalters. Um zu zeigen, wie die Ausrichtung ausgeführt wird, wurden horizontale und vertikale Konstruktionslinien hinzugefügt, um den die Positionierung des Textes zu zeigen.

Das linke Bild zeigt den Text bevor der Schalter aktiviert wird, das rechte Bild ist nach dem Setzen des Schalters:



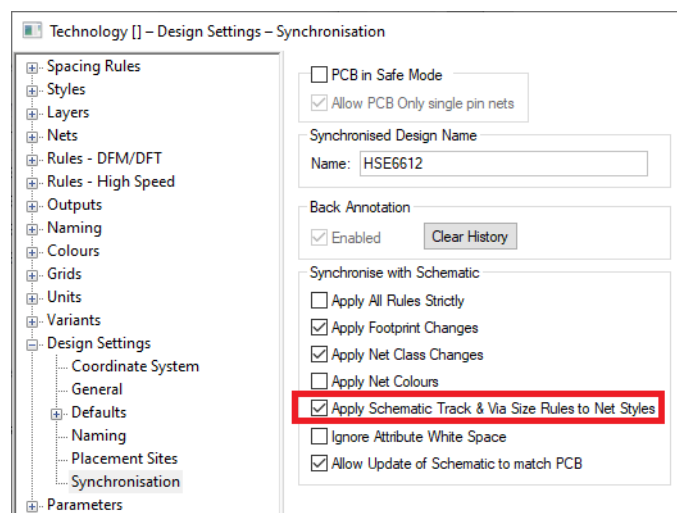
## Option für Track & Vias Stil definiert in SCM und übersetzt ins PCB

Eine neue Option in **PCB > Design Settings > Synchronisation** ermöglicht jetzt **Net Styles** im Schaltplan zu definieren (**Track & Via Size Rules**) und ins PCB zu übertragen. Verwenden Sie den **Apply Schematic Track & Via Size Rules to Net Styles** Schalter, um die Funktion zu aktivieren.

Das bedeutet, dass Sie bei Bedarf die **Track-** und **Via-Styles** im Schaltplan definieren können, um sie dann an das PCB weiterzureichen, wo sie in den **Net Styles** angewendet werden.

Sowohl **Translate to PCB** als auch **Synchronize Designs** verwenden diese Funktion, wenn der Schalter gesetzt ist.

Wenn **Translate to PCB** verwendet wird, um das erste PCB zu erstellen, muss Ihre verwendete PCB-Technologie bereits diesen Schalter gesetzt haben, damit die Settings weitergereicht werden. War der Schalter beim **Translate to PCB** nicht gesetzt, verwenden Sie **Synchronize Designs**, um die Einstellungen nachträglich an das PCB zu übergeben (Natürlich mit gesetztem Schalter).



Die **Track & Via Size Rules** im Schaltplan sollten in Übereinstimmung mit Ihren Anforderungen definiert werden.

Diese können generisch ein, wie alle Netzenamen im Design, oder speziell benannte Netze, z.B. DQS \*. Andere Parameter können aus der Drop-down Liste ausgewählt sein, wie z.B. **Layer**, **Side** und **Within Areas**.

## Synchronisieren der Design Settings

Sobald der **Apply Schematic Track & Via Size Rules to Net Styles** Schalter im **PCB Design Settings Synchronise** Dialog gesetzt ist, können Sie die **Track and Via Styles** in Ihrem Schematic Design definieren.

Im **Schaltplan Design** verwenden Sie den **Technologie > DFM/DFT Rules – Track & Via Size Limit** Dialog, um Regeln hinzuzufügen, die dann an Ihr PCB-Design übergeben werden.

## Translate to PCB

Während **Translate to PCB** (mit diesem Schalter in Ihrer PCB-Technologie-Datei gesetzt) wird diese Einstellung auf Ihr neues Design angewandt und dessen **Schematic Track & Via Size Limit Rules** gesetzt.

Wenn die **Track & Via Size Limit Rules** auf das PCB angewandt werden, fügt es neue **Track** und **Pad Styles** zur Technologie hinzu. Zwei neue **Track Styles** werden erzeugt, basierend auf der definierten **Min-** und **Max Track Width**. Der erzeugte Pad Style verwendet die Min- und Max- Via Diameter, um einen Pad mit der Max Diameter Size und einer Bohrung mit dem Min Diameter Wert zu erstellen.

Ein neuer **Via Pad** Stil wird zum **Pad Styles** Dialog hinzugefügt:

Neue **Track Styles** wurden dem **Track Styles** Dialog hinzugefügt:

	Name	Width
	Signal (8)	8.0
Y	Signal(5.5)	5.5
Y	Signal(9.9)	9.9



Passende Einstellungen im **Net Styles** Dialog werden unter Verwendung des neuen (oder angepassten) Track und Via Styles erstellt.

## Änderungen am Options Dialog

### Option für Spacing Regel Grids

**Design Settings > General** wurde eine neue Option **Spacing Rules > Enable linking of types** hinzugefügt. Wenn die angeschaltet ist, werden einige Zeilen und Spalten in der **Spacing** Tabelle verschwinden (sofern die Abstände die gleichen sind), und die Werte werden miteinander verknüpft. Diese Einstellung wird mit Ihrem Design gespeichert.

Sie können die verborgenen Werte anzeigen, indem Sie die entsprechenden Optionen abschalten, die unter der Abstandstabelle erscheinen.

Vor der Verknüpfung sieht die Spacing Tabelle so aus:

Design	Design								
	Track	Pad	SMD Pad	Via	Micro-via	Testpoint	Mounting Hole	Copper	Text
Track	0.25	0.25	0.25	0.25	0.25	0.254	0.254	0.127	0.178
Pad	0.25	0.25	0.25	0.25	0.25	0.254	0.254	0.127	0.178
SMD Pad	0.25	0.25	0.25	0.25	0.25	0.254	0.254	0.127	0.178
Via	0.25	0.25	0.25	0.25	0.25	0.254	0.254	0.127	0.178
Micro-via	0.25	0.25	0.25	0.25	0.25	0.254	0.254	0.127	0.178
Testpoint	0.254	0.254	0.254	0.254	0.254	0.254	0.254	0.254	0.254
Mounting Hole	0.254	0.254	0.254	0.254	0.254	0.254	0.254	0.254	0.254
Copper	0.127	0.127	0.127	0.127	0.127	0.254	0.254	0.178	0.178
Text	0.178	0.178	0.178	0.178	0.178	0.254	0.254	0.178	0.178
Board	0.25	0.25	0.25	0.25	0.25	1.27	1.27	0.25	0.25

Mit angeschaltetem **Enable linking of types**, sieht das Spacing Grid jetzt so aus:

Design	Design						
	Track	Pad	Via	Testpoint	Mounting Hole	Copper	Text
Track	0.25	0.25	0.25	0.254	0.254	0.127	0.178
Pad	0.25	0.25	0.25	0.254	0.254	0.127	0.178
Via	0.25	0.25	0.25	0.254	0.254	0.127	0.178
Testpoint	0.254	0.254	0.254	0.254	0.254	0.254	0.254
Mounting Hole	0.254	0.254	0.254	0.254	0.254	0.254	0.254
Copper	0.127	0.127	0.127	0.254	0.254	0.178	0.178
Text	0.178	0.178	0.178	0.254	0.254	0.178	0.178
Board	0.25	0.25	0.25	1.27	1.27	0.25	0.25

☒ Link Pad - SMD Pad
 ☒ Link Via - Micro-via
 ☐ Link Track - Copper

## Thread Count Definition

Eine neue **Thread Count** Option wurde **Options > General** hinzugefügt. Der Maximalwert des Schiebereglers wird automatisch dargestellt, basierend auf der Anzahl von logischen Prozessoren Ihres PCs.

☒ Show Design browser  
☒ Default to No Technology

Allegro Extract File Path

Spacing Rule ☐ Enable

Multi-Threading

☐ Enable Threads

Thread Count

Wenn **Enable Threads** an ist, werden mehrere Prozess verwendet, um die Aufgabe auszuführen, dazu gehören u.a.: **CAM Plot Gerber Export**, **Copper Pour** und **Design Rule Checks**.

Der Schieberegler **Thread Count** definiert die Anzahl der Prozesse, die bei der Ausführung der oben genannten Aufgaben verwendet werden.

## Neue Auto-Pan Funktion

Pulsonix wurde ein **Auto Pan** hinzugefügt. Es findet sich auf der **Options > Pan & Zoom** Seite. Das ermöglicht es Ihnen Ihr Design automatisch zu verschieben (Pan). Bewegen Sie die Maus an irgendeine Kante de Designbereichs. Wenn die Maus der Kante bis auf ½ Zoll (12,7 mm) nahe kommt, wird das Auto-Pan aktiviert.

Die Verzögerung und Geschwindigkeit können für diese Option definiert werden.

- **Delay** ist die Zeit die es braucht, damit die Auto-Pan-Option reagiert
- **Speed** ist die Geschwindigkeit mit der das Design verschoben wird.
- Mit der **Reset**-Taste können die Schieber auf den Standardwert zurückgesetzt werden.

Mouse:

Drag Sensitivity: Short  Long

Zoom:

Zoom Sensitivity: ☐ Reversed Mouse Zoom

Low  High

☒ Zoom at Cursor also re-centres window

Middle Mouse:

☐ Rolling Wheel Does Zoom In/Out

☐ Middle Button Does Pan

Pan:

Pan Sensitivity: ☐ Reversed Mouse Pan

Low  High

☒ Auto Pan:

Delay:

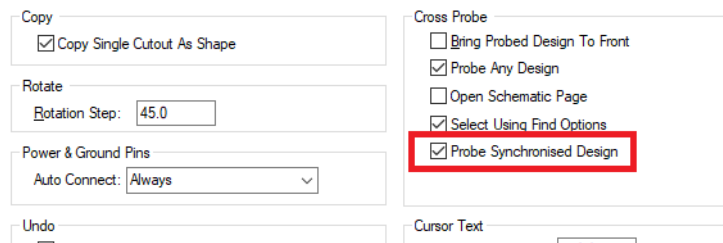
Speed:

## Neue Options-Seite für Pan & Zoom-Funktionalität

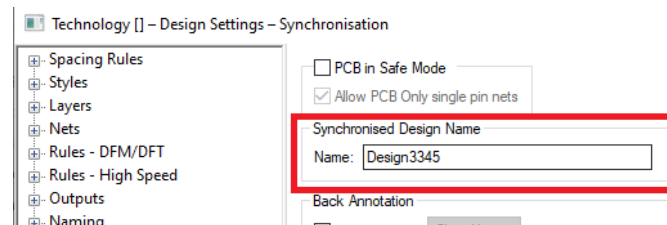
Die **Pan** und **Zoom**-Einstellungen in **Options > Interaction** wurden auf die neue Seite **Optionen > Pan & Zoom** verschoben.

## Cross-Probe wurde Probe Synchronised Design Option hinzugefügt

Die Option **Probe Synchronised Design** wurde dem **Options > Interaction > Cross Probe** Dialog hinzugefügt.

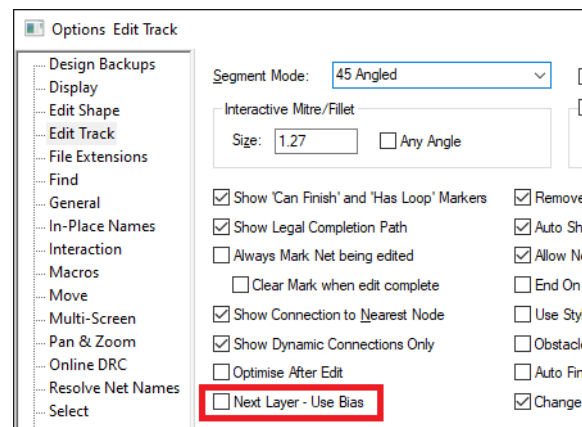


Die Auswahl dieser Option ermöglicht **Crossprobing** mit dem im **Design Settings > Synchronisation** Dialog hinterlegten Design.



## Edit Track Option für die Verwendung des Layer Bias

Eine neue Option **Next Layer – Use Bias** wurde **Options > Edit Track** hinzugefügt



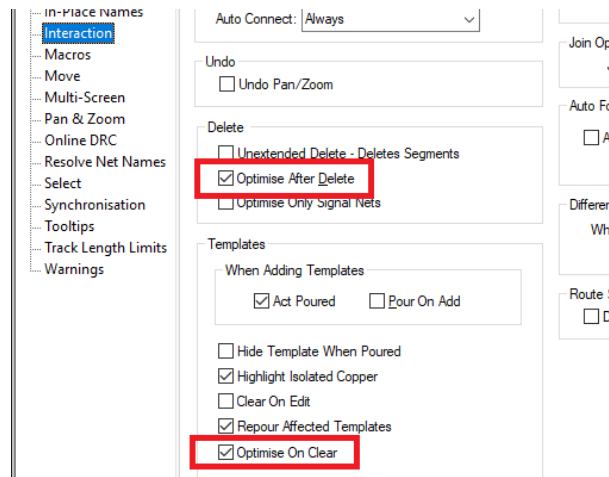
Beim Bearbeiten einer Leiterbahn haben Sie jetzt die Möglichkeit, die in **Technology > Layers > Layers** definierte Routingvorgabe (Bias) zu verwenden. Dies bedeutet, dass bei Verwendung der Befehle **Next Layer** und **Previous Layer** die Lagen mit den Einstellungen **Power Plane**, **No Tracks** oder **Minimum Track** übersprungen werden.

Wenn diese Option nicht aktiviert ist, verwenden die Befehle **Next Layer** und **Previous Layer** alle elektrischen Lagen, unabhängig ihrer Bias-Einstellung.

## Optimise beim Clear Template Befehl

Im Dialogfeld **Options > Interaction** wurde der **Optimise On Clear** Schalter von der Option **Optimise On Delete** getrennt, um zu verdeutlichen, dass beim Löschen eines Template ein Optimize durchgeführt wird.

Es gibt ein neues Kontrollkästchen **Optimise On Clear** im Abschnitt **Templates**, um dies zu aktivieren / deaktivieren.



## Clear All Templates – Optimise nutzt jetzt Multi-thread

Nach dem Löschen aller Templates können zum Optimieren von Netzen jetzt mehrere Threads verwendet werden. Dies beschleunigt die Verarbeitungszeit für Designs mit großen Netzen erheblich.

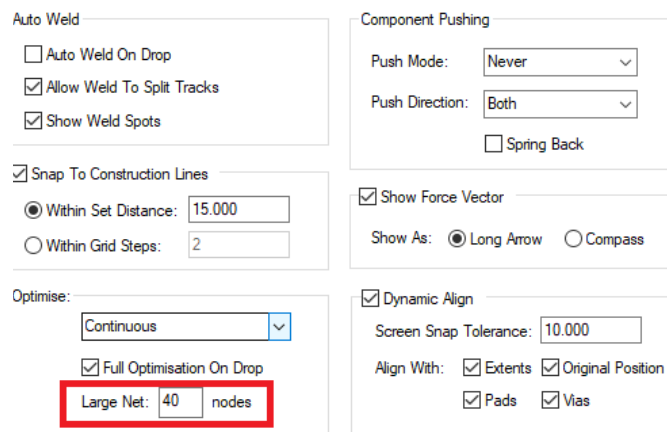
Die Auswahl zum Aktivieren von Threads für Copper Pour wurde dem Dialogfeld **Options** auf der Seite **General** hinzugefügt. Diese Einstellung wird von allen Multithreading-Technologien in Pulsonix verwendet.

## Optimise Einstellungen für große Netze

Um die Auswirkungen großer Netze auf die Ausführung von **Optimise** zu verringern, gibt es unter **Options > Move** eine neue Einstellung **Large Nets**. Dies ist zusätzlich zu der Einstellung, die steuert, wie die Optimise beim Platzieren von Komponenten funktioniert (**Continuous**, **Never**, **On Drop** usw.).

Diese neue Option weist Pulsonix an, Netze mit mehr als der angegebenen Anzahl von Knoten zu überspringen, da deren Optimierung zu aufwendig ist. Mit dem Hauptbefehl **Optimise Nets (Shift-O)** werden weiterhin alle Netze unabhängig von ihrer Komplexität optimiert. Diese Änderung verbessert die Reaktionsfähigkeit während der interaktiven Bearbeitung von großen Netzen.

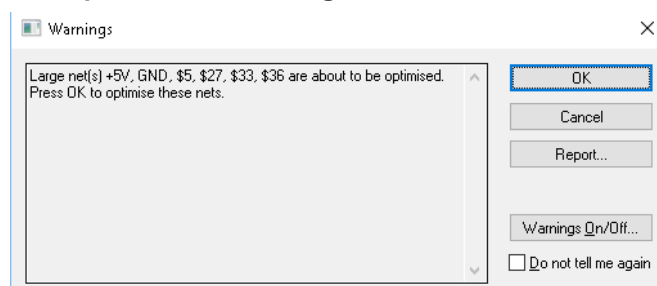
**Hinweis:** ein Knoten ist jeder Verbindungspunkt, Pad, Via, Sternpunkt, Testpunkt, Kreuzung oder Kupfer.



## Large Net Warnung bei Optimise All Nets

Beim **Optimise all Nets** wurde eine zusätzliche Warnung beim Optimieren eines großen Netzes hinzugefügt. Die Warnung wird ganz am Anfang angezeigt, wenn **Optimise** ausgeführt wird. Es werden alle großen Netze aufgelistet, die optimiert werden. Dies gibt Ihnen die Möglichkeit, diese großen Netze nicht zu optimieren.

Ein großes Netz wird durch **Options > Move: Large Net** erkannt.



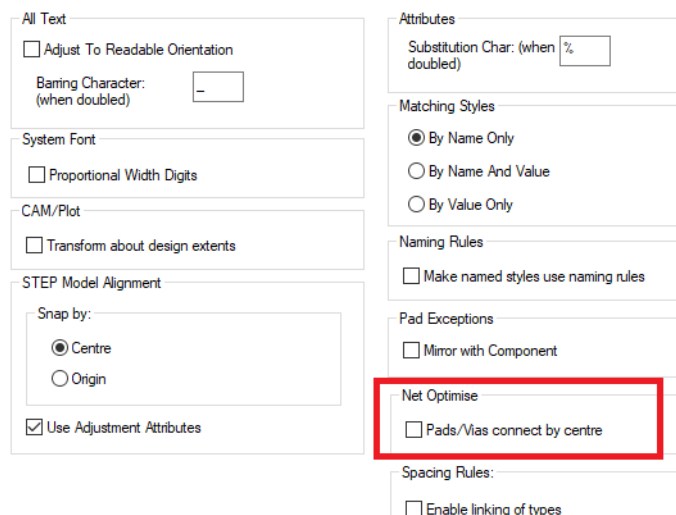
## Multi-Threading für Optimise All Nets

Multithreading kann auch bei **Optimise all Nets** verwendet werden. Diese Änderung beschleunigt die Gesamtverarbeitungszeit dieser Funktion.

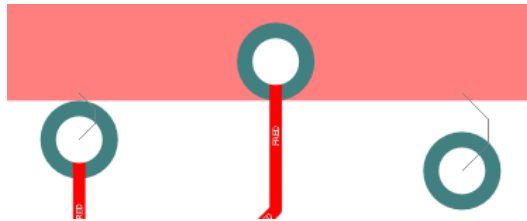
Die Auswahl Enable Threads wurde **Options > General > Multi-Threading** hinzugefügt. Diese Einstellung wird von allen Multi-Threading-Technologien in Pulsonix verwendet.

## Net Optimise für Pad Center in einer Kupferform

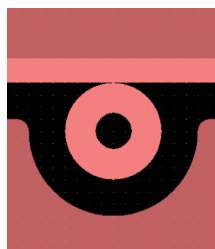
In den **Design Settings > General** gibt es eine neue Option namens **Net Optimise**. Diese erkennt eine Verbindung nur dann als abgeschlossen, wenn die Mitte eines Pads oder eines Vias in der Form des anderen Elements liegt. Das verhindert, dass Pads, die nur die Kante einer Form berühren, als verbunden betrachtet werden, und vermeidet somit dünne Brücken, die in der Herstellung möglicherweise zu Problemen führen werden. Diese Einstellung wird mit dem Design gespeichert, damit sie nicht verloren geht.



Im folgenden Beispiel werden drei übersichtliche Szenarien gezeigt, in denen diese Option aktiviert ist und **Optimise** ausgeführt wurde: Eines, bei dem das Pad die Form berührt und dadurch eine Verbindung besteht, das mittlere, bei dem das Pad vollständig umschlossen ist und keine Verbindung erforderlich ist, und das dritte Pad, bei dem es frei von der Form ist und eine Verbindung zeigt.



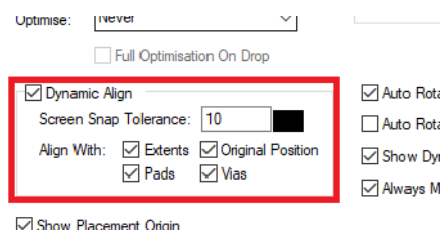
Wenn der **DRC** ausgeführt wird, ist dies ein Teil der **Net Connectivity**-Prüfung (die nach nicht gerouteten Verbindungen sucht).



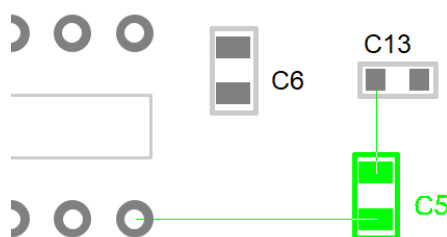
Das hier berührende Pad wird als „dünne Brücke“ betrachtet, die Herstellungsprobleme verursachen kann.}

## Dynamische Ausrichtung von Elementen

Es gibt jetzt eine Option zum dynamischen Ausrichten von Elementen, die in einem Schaltplan- oder PCB-Design auf statische Elemente verschoben werden. Im **Options > Move** Dialog können Optionen zur Verfeinerung festgelegt werden. Text.



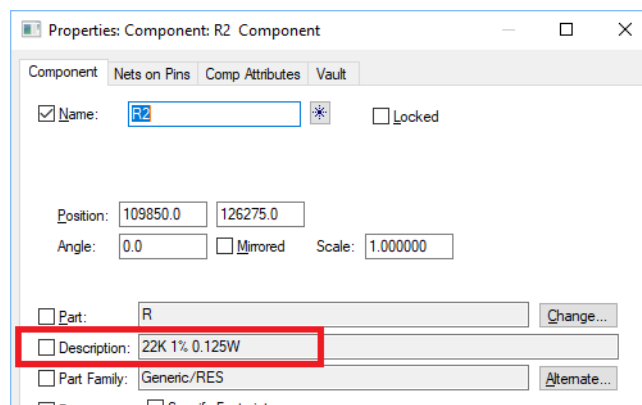
Wenn ein Element verschoben wird und diese Option aktiviert ist, werden Ausrichtungslinien angezeigt:



- **Screen Snap Tolerance** - Dies ist der Wert für die Toleranz, bei der ein Element während des Verschiebens an einem anderen Element ausgerichtet wird. Die Toleranz bleibt unabhängig von der aktuellen Zoomstufe gleich. Dieser Wert wird in den aktuellen Designseinheiten festgelegt.
- **Align With**
  - **Extents**- Jedes Objekt wird während des Verschiebens an den Ausmaßen eines anderen Elements ausgerichtet. Ausmaße sind der Gesamtumfang einer Form.
  - **Original Position** - Jeder Gegenstand rastet während des Bewegens in seiner ursprünglichen Position ein.



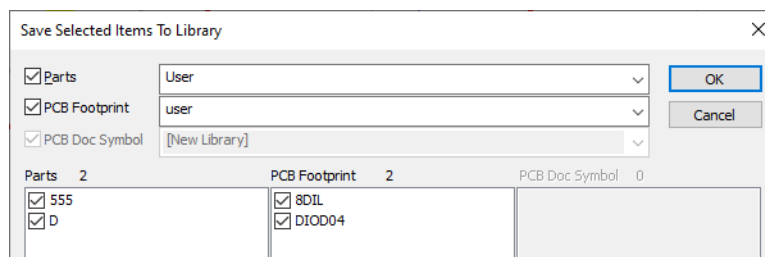
In den Properties wird die **Part Description** wie folgt aufgelöst, um den eingetragenen Wert anzuzeigen



## Änderungen am Save Items to Library Dialog

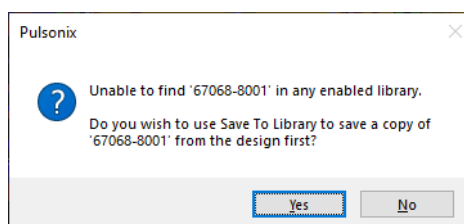
Im vorhandenen **Save Items to Library** Dialog (verfügbar für eine ausgewählte Komponente im Design oder durch Ablegen eines Designs im Bibliotheksmanager) wurden die Listenfelder in Kontrollkästchen geändert. Auf diese Weise können Sie angeben, welche Elemente zu den ausgewählten Bibliotheken hinzugefügt werden sollen.

Zusätzliche **Select All** und **Deselect All** Schaltflächen wurden hinzugefügt, um die Auswahl aller Elemente zu erleichtern.

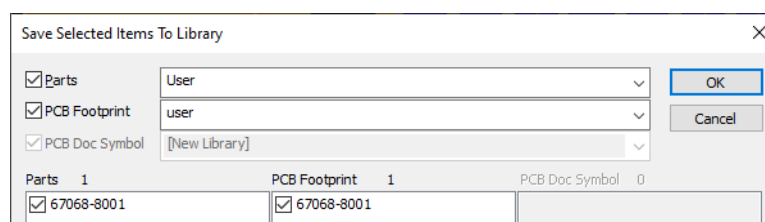


## Speichern fehlender Komponentenobjekte in Bibliothek

Wenn Sie innerhalb eines Designs (Schaltplan oder Leiterplatte) die Optionen **Edit Part**, **Edit Footprint** oder **Edit Symbol** in Library verwenden und die Part-Definition, der Footprint oder das Symbol der ausgewählten Komponente derzeit in keiner Bibliothek vorhanden sind, können Sie diese Option verwenden. Im **Save Items To Library** Dialog können Sie es zuerst in einer Bibliothek speichern und nach dem Speichern bearbeiten.



Das einzelne Bibliothekselement wird im Dialogfeld **Save Items To Library** angezeigt:

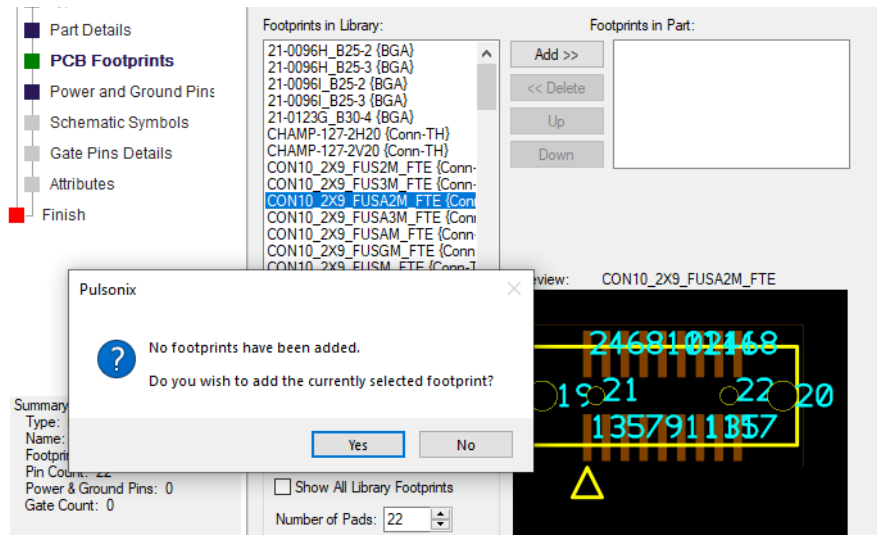




## Änderungen am Part Wizard

### Ausgewählten Footprint / Symbol hinzufügen

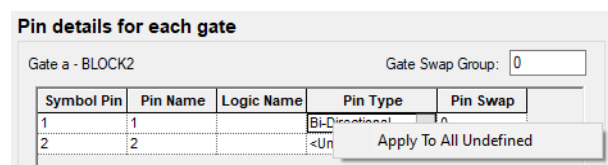
Wenn Sie mit dem **Part Wizard** auf der Seite **PCB Footprints** oder **Schematic Symbols** auf **Next** klicken und noch keine **Footprints** oder **Gates** hinzugefügt haben, aber eines in der Liste Footprints bzw. Symbols in der Library List ausgewählt ist, wird eine Meldung angezeigt, mit der Sie das aktuell ausgewählte Objekt hinzufügen können.



Die Nachricht wird auch auf der Symbol-Seite angezeigt, wenn Sie nicht genügend Gatter hinzugefügt haben, sodass Sie das ausgewählte Element hinzufügen können.

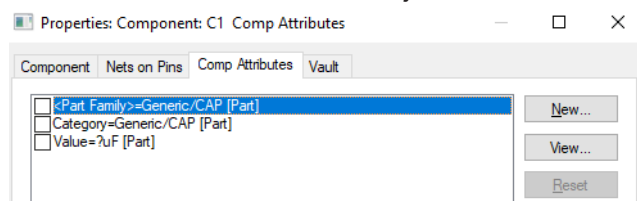
### Neue Apply to Undefined Option in den Pin Type Zellen

Nachdem auf den Seiten **Power and Ground Pins** sowie **Gate Pins Details** Einträge definiert wurden, können Sie jetzt mit der rechten Maustaste auf die Zelle **Pin Type** klicken und das Kontextmenü verwenden, um diesen Pin-Typ mit der Option **Apply To All Undefined** auf alle undefinierten Pin-Typen anzuwenden.

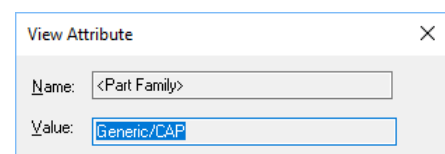


### Name und Value von geschützten Attribut Properties anzeigen

Durch eine Änderung des **Properties** Dialog und der **Attributes** Seite können Sie jetzt ein geschütztes Attribut und einen geschützten Wert auswählen und über die Schaltfläche **View** anzeigen (anstatt es zu bearbeiten). Bisher war es nicht möglich, es anzuzeigen, da es geschützt und damit nicht bearbeitbar war. Die Schaltfläche **Edit** ändert je nach Attributstatus zwischen **Edit** und **View**.

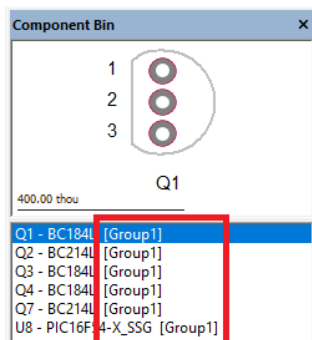


Mit dieser Funktion kann der Attributname oder -wert mithilfe von Windows-Standardbefehlen aus dem angezeigten Dialogfeld kopiert und eingefügt werden.



## Gruppennamen in Component Bin anzeigen

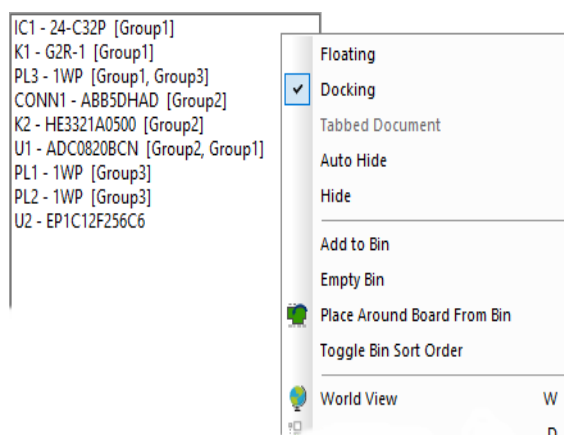
Gruppennamen werden jetzt in der **Component Bin** angezeigt.



## Toggle Bin Sort Order in der Component Bin

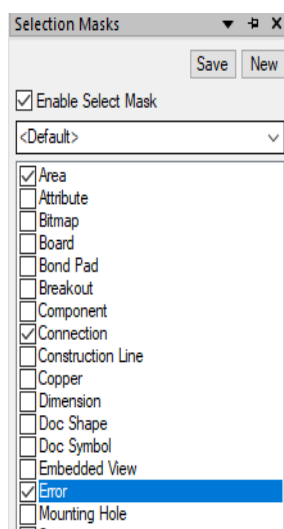
Bei Verwendung der **Component Bin** wurde dem Kontextmenü die neue Option **Toggle Bin Sort Order** hinzugefügt. Die aktuelle Sortierreihenfolge verwendet den Komponentennamen. Mit diesem neuen Schalter können Sie auch nach Gruppennamen sortieren. Standardmäßig verwendet die Sortierreihenfolge den Komponentennamen.

Wenn sich ein Element beim Sortieren nach Gruppennamen in mehreren Gruppen befindet, wird seine erste Gruppe verwendet. Wenn sich mehrere Elemente in derselben Gruppe befinden, werden sie nach ihren Komponentennamen sortiert. Alle Elemente, die nicht zu einer Gruppe gehören, werden nach ihren Komponentennamen sortiert und nach den Elementen in Gruppen angezeigt.



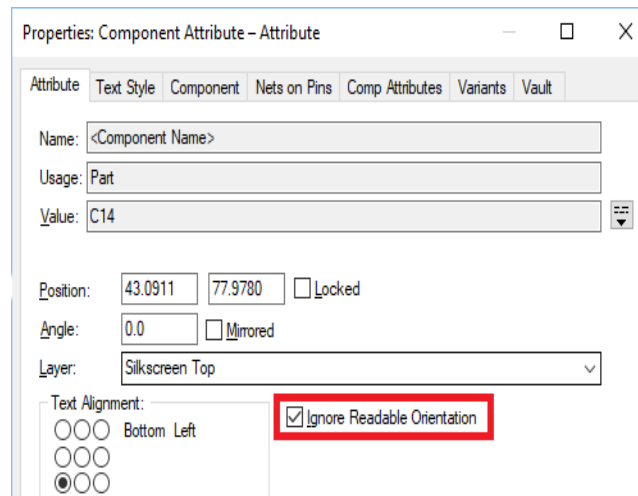
## Double- Klick Auswahl in Selection Mask Bar

In der **Selection Masks Bar** können Sie jetzt auf ein Kontrollkästchen für die Maskenkategorie doppelklicken, mit dem alle aktuell ausgewählten Kategorien deaktiviert werden, und dann nur die Kategorie auswählen, für die Sie sich entschieden haben.



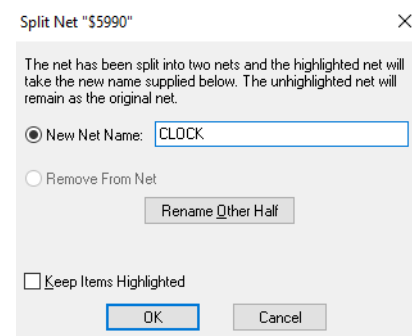
## Überschreiben von Readable Orientation bei Texten

Das Kontrollkästchen **Ignore Readable Orientation** wurde zu den Dialogfeldern **Text Properties** und **Attribute Properties** hinzugefügt. Durch Auswahl dieses Schalters wird der Effekt des Schalters **Adjust To Readable Orientation** (im **Design Settings > General** Dialog) für diesen bestimmten Text deaktiviert.



## Highlights für Splitted Nets

Im **Split Net** Dialog gibt es ein neues Kontrollkästchen **Keep Items Highlighted**. Das bedeutet, dass beim Aufteilen eines Netzes, wenn beispielsweise eine Widerstandskomponente auf das Netz fallen gelassen wird, kein Highlighting des Netzes stattfindet. Das Netzhighlight wird verwendet, um den umbenannten Teil des Netzes anzuzeigen. Dieser Modus ist standardmäßig deaktiviert und kann bei Bedarf zur Verwendung in der Option aktiviert werden.

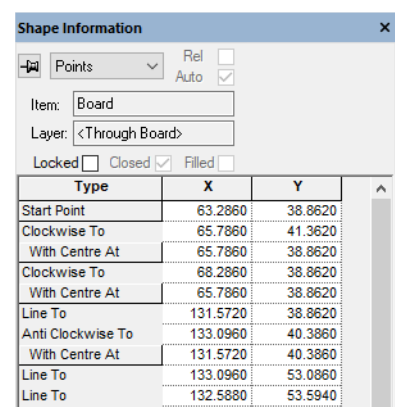


## Bearbeitungsleiste für Shape Informationen

Pulsonix wurde eine neue Informationsleiste für **Shapes** hinzugefügt. Diese wird als andockbares Fenster angezeigt, auf das Sie über das Menü **View > Shape Information Bar** zugreifen können. Es zeigt detaillierte Informationen zur aktuell ausgewählten Form in einem Tabellenformat an, und es wird im laufenden Betrieb aktualisiert. Es kann zum Bearbeiten von Leiterplatten- und Schaltplanentwürfen, Symbolen und Technologiedateien verwendet werden. Der Text in der Tabelle beschreibt die Details der Form, die hier auch bearbeitet werden können, um präzise Änderungen vorzunehmen.

Die meisten Kontrollkästchen beziehen sich auf vorhandene Eigenschaften und sind selbsterklärend.

Die Schaltfläche **Auto** bewirkt, dass die Formleiste automatisch in den am besten geeigneten Modus wechselt, um eine ausgewählte Form anzuzeigen, d. h. Wenn ein Kreis ausgewählt ist, wird er im Kreismodus angezeigt. Polygonformen werden im zuletzt verwendeten der möglichen Modi angezeigt.



## Shapes Drop Down Liste

Die **Shape** Informationen können in verschiedenen Formaten angezeigt werden, abhängig vom aktuellen Modus, der aus der Dropdown-Liste ausgewählt wurde. Wenn ein anderer Modus ausgewählt wird, werden die Tabellenspalten neu konfiguriert, um das ausgewählte Format anzuzeigen. In allen Modi werden **Shape** Punkte als Koordinatenpaare in benachbarten X- und Y-Spalten in der Tabelle angezeigt. Nachfolgend werden die verschiedenen Modi beschrieben:

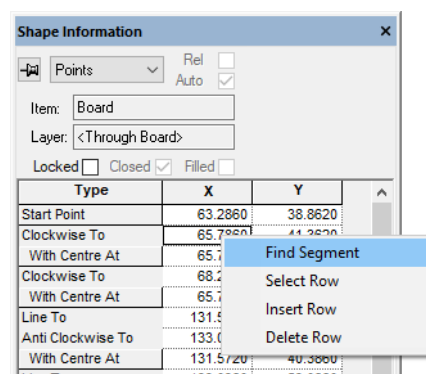
- Punkte**  
 Die Form wird als anfänglicher Startpunkt und als eine Reihe von Linien oder Bögen im Uhrzeigersinn / gegen den Uhrzeigersinn zu bestimmten Punkten angezeigt. Bei Bogensegmenten wird der Bogenmittelpunkt in der nächsten Zeile angezeigt. Die Punkte werden je nach **Rel**-Einstellung in absoluten oder relativen Koordinaten angezeigt.
- Punkt Offsets**  
 Die Form wird als anfänglicher Startpunkt und als eine Reihe von Linien oder Bögen im Uhrzeigersinn / gegen den Uhrzeigersinn zu bestimmten Punkten angezeigt, die als Versätze zum vorherigen Punkt ausgedrückt werden. Bei Bogensegmenten zeigt die nächste Zeile den Mittelpunkt des Bogens als Versatz zum vorherigen Punkt. Abhängig von der Einstellung **Rel** wird nur der Startpunkt in absoluten oder relativen Koordinaten angezeigt.
- Segmente**  
 Die Form wird als eine Reihe von Segmenten angezeigt, beginnend mit dem angegebenen Punkt mit der angegebenen Länge und dem angegebenen Bogenwinkel. Der Endpunkt des Segments wird durch den Startpunkt des nächsten Segments angegeben. Für das letzte Segment einer offenen Form gibt es eine zusätzliche Zeile, die den Endpunkt zeigt. Die Richtung der Bögen wird durch das Vorzeichen des Winkels angegeben, wobei ein negativer Wert einen Bogen gegen den Uhrzeigersinn anzeigt. Die Punkte werden je nach **Rel**-Einstellung in absoluten oder relativen Koordinaten angezeigt.
- Segment Offsets**  
 Die Form wird als eine Reihe von Segmenten angezeigt, ähnlich dem Segmentmodus, wobei ihre Startpunkte jedoch als Versätze zum vorherigen Punkt ausgedrückt werden. Abhängig von der Einstellung **Rel** wird nur der Startpunkt des Anfangssegments in absoluten oder relativen Koordinaten angezeigt.
- Kreis**  
 Wenn die ausgewählte Form ein Kreis ist, wird sie als Mittelpunkt und Radius angezeigt. Bei allen anderen Formtypen ist die Anzeige leer, daher wird dieser Modus am besten mit aktivierter Option **Auto** verwendet.
- Rechteck**  
 Wenn die ausgewählte Form ein Rechteck ist, wird sie als Startpunkt und Größe angezeigt. X = Breite und Y = Höhe.

Bei allen anderen Shape Types ist die Anzeige leer, daher wird dieser Modus am besten mit aktivierter Option **Auto** verwendet.

## Optionen des Kontextmenü

Wenn eine Form ausgewählt ist, können Sie mit der rechten Maustaste auf eine Zeile im Raster der **Shape Information Bar** klicken und auf **Find Segment** klicken.

Diese Funktion verwendet die **Find Bar** Optionen (**Options**, **Find**, **Action On Found Item**) für Hervorheben und Blinken und findet das ausgewählte Segment im Design. Wenn Sie die Kontrollkästchen **Highlight It** und **Flash It** aktiviert haben, wird das ausgewählte Segment gefunden, hervorgehoben und / oder blinkt.



## Ein Segment mithilfe der Tabelle suchen

Klicken Sie mit der rechten Maustaste auf die Zeile in der Tabelle, die Sie im Design finden möchten. Wählen Sie im Kontextmenü den Eintrag **Find Segment**. Die Suchaktion hängt von den aktuellen **Find Options** ab. **Find Segment** ist nicht verfügbar, wenn der Kreis- oder Rechteckmodus verwendet wird.

## Ein Segment einfügen

Klicken Sie mit der rechten Maustaste über der Tabelle an der Stelle, an der Sie ein neues Segment einfügen möchten. Wählen Sie im Kontextmenü das Element **Insert Row**. An diesem Punkt wird ein neues Segment in die Form eingefügt. **Insert Row** ist im Kreis- oder Rechteckmodus nicht verfügbar.

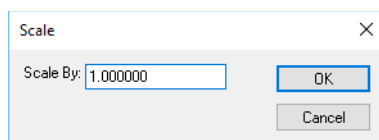
## Löschen eines Segments

Klicken Sie mit der rechten Maustaste auf die Tabellenzeile mit dem Segment, das Sie löschen möchten. Wählen Sie im Kontextmenü das Element **Delete Row**. Die Art und Weise, wie das Segment entfernt wird, hängt vom aktuellen **Shape Bar** Modus ab. Es ist nicht möglich, Segmente aus einer Form zu löschen, wenn diese damit ungültig wird. **Delete Row** ist im Kreis- oder Rechteckmodus nicht verfügbar.

## Skalierungs Option

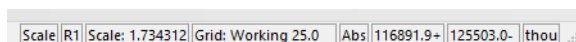
Die **Scale**-Funktion wurde aktualisiert, um die sofortige Skalierung von Formen, Text, Schaltplan Gattern und Bitmaps zu ermöglichen.

Im Design wird ein Element ausgewählt und im Kontextmenü die Option **Scale** ausgewählt.



Beim Skalieren von Text können Sie im Kontextmenü mit der Option **Next Style** durch Stile mit derselben Breite blättern.

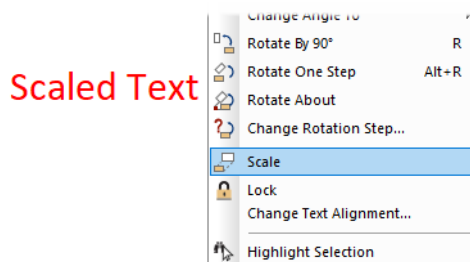
Sie können ein Element auswählen und dynamisch neu skalieren, indem Sie den Cursor bewegen. Die tatsächliche Skalierung wird in der Statusleiste angezeigt, wenn die Skala geändert wird.



Sie können eine Skalierung oder einen Versatz manuell eingeben, um ein Objekt neu zu skalieren.

## Skalieren von Text

Das Skalieren von Text funktioniert etwas anders, da beim Skalieren von Text jeder Textstil und der nächstgrößere verfügbare Textstil durchlaufen werden. Dies wird aktiviert, indem Sie Text auswählen und im rechten Menü **Scale** auswählen.

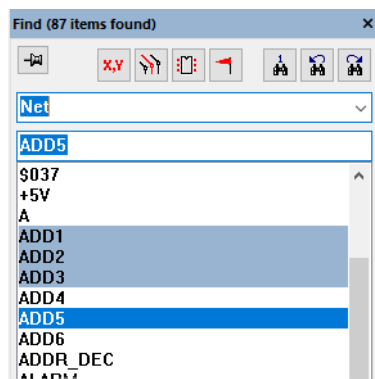


Jedes Mal, wenn die Maus vom Text wegbewegt wird, wird der Text auf die nächste Größe geändert.

## Änderungen an der Find Bar

### Mehrfachauswahl in der Find Bar

Wenn Sie mit der **Strg**-Taste mehrere Elemente in der **Find Bar** Liste auswählen, werden alle ausgewählt. Sie werden alle in der Liste hervorgehoben, sodass Sie alle Auswahlen sehen können, nicht nur die aktuelle.



### Erweiterte Auswahl

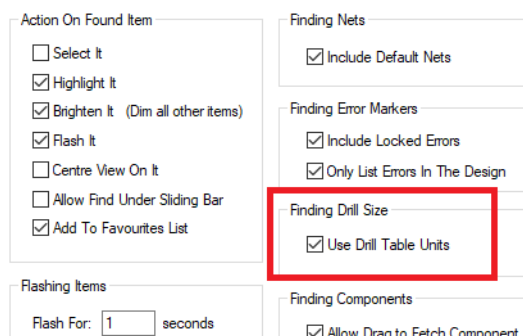
Bei Verwendung der **Find Bar** werden einige Listeneinträge von mehr als einem Element im Entwurf verwendet, z. B. Gruppen- und Stilnamen. In diesem Fall wird bei Auswahl in der **Find Bar** nur das erste Element gefunden, das den Suchkriterien entspricht.

Sie können jetzt die Umschalttaste gedrückt halten, wenn Sie diese Listeneinträge auswählen, um alle Elemente zu finden, die den Suchkriterien entsprechen, nicht nur das erste, z. B. alle Elemente in der ausgewählten Gruppe.

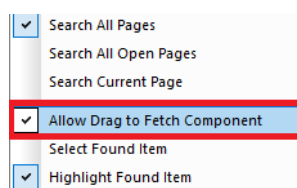
### Komponente aus Find Bar ziehen

Im **Options** Dialog auf der Seite **Find** steht eine neue Suchoption zur Verfügung: **Finding Components – Allow Drag to Fetch Component**. Dies ist standardmäßig aktiviert. Auf diese Weise können Sie eine Komponente aus der Suchleiste ziehen, um sie von einer anderen Stelle im Entwurf oder aus der Bin abzurufen.

In einem Schaltplan Entwurf können Sie nur eine Komponente abrufen, die sich auf der aktuellen Seite befindet.



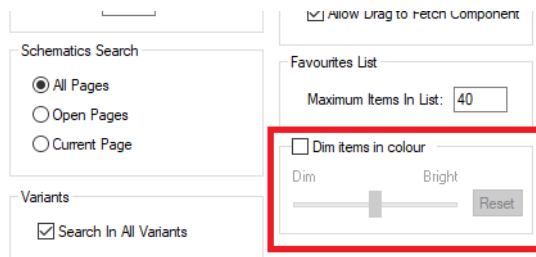
Wenn Sie die Kategorie **Component** in der **Find Bar** anzeigen, steht im Kontextmenü die Option **Allow Drag to Fetch Component** zur Verfügung.



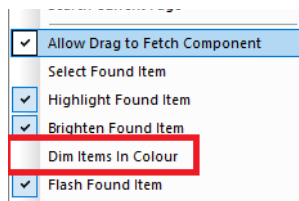
## Alle nicht gefundenen Objekte in Farbe dimmen

Dem **Options > Find** Dialog wurde ein Kontrollkästchen hinzugefügt, um Elemente in Farbe zu dimmen. Auf diese Weise kann die Suchleiste alle nicht gefundenen Elemente in Farbe anstatt in Grau dimmen.

Ein Schieberegler wurde hinzugefügt, damit der Benutzer um einen eingegebenen Betrag dimmen kann.

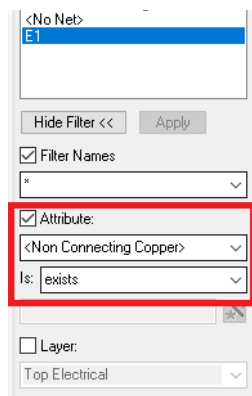


Die **Dim Items in Colour** Option ist auch im Kontextmenü der **Find Bar** verfügbar. Verwenden Sie diese Option, um den Modus umzuschalten.



## Suche nach isoliertem Kupfer

Sie können jetzt im PCB-Editor nach nicht verbundenem Kupfer suchen, indem Sie den Attributfilter **<Non Connecting Copper>** in der **Find Bar** verwenden. Wenn Sie die Suche auf **Is: Exists** setzen, werden alle nicht verbundenen Kupferelemente nach Netznamen sortiert angezeigt.

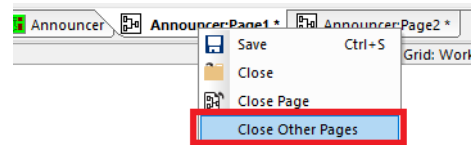


# Schaltplan

## Alle anderen Seiten schließen

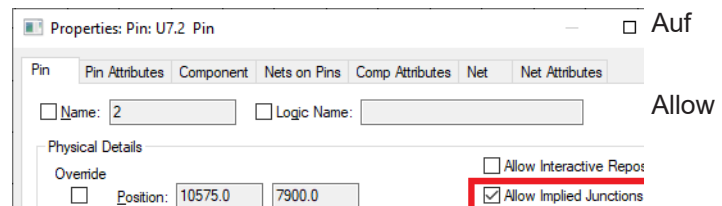
Ein neuer **Close Other Pages** Befehl wurde dem **File** Menü hinzugefügt. Er findet sich auch als Rechtsklick auf der **Workbook** Registerkarte rechtsklicken.

Diese Befehl wirkt auf alle derzeit geöffneten Schaltplanseiten mit Ausnahme der aktuellen.



## Überschreiben der Allow Implied Junctions Einstellung

Für einen ausgewählten Pin in einem Schaltplanentwurf gibt es im **Pin Properties** Dialog einen neuen Schalter zum Umschalten des **Allow Implied Junctions** Befehls. diese Weise können Sie lokale Einstellungen für einzelne Pins festlegen und die Haupteinstellung Implied Junctions überschreiben (unter **Design Settings > General**).



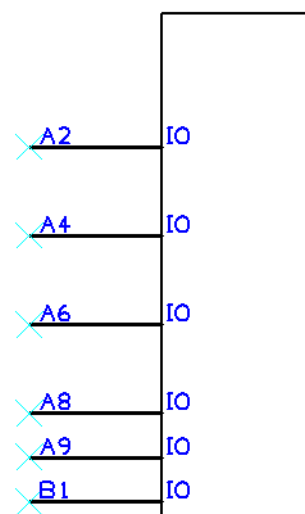
## Attributposition einfügen

Für eine Komponente in einem Schaltplan steht ein neues Attribut **Position Attribute** mit dem Namen **<Ungated Pin Nets>** zur Verfügung. Das ist für eine ausgewählte Komponente im Entwurf, durch die Option **Insert Attribute Position**, verfügbar .

Bei der Verwendung wird dies in eine Liste von *Pin = Net* für alle Netze aufgelöst, die unsichtbaren Pins zugewiesen sind. Auf diese Weise können Sie auf einfache Weise die Konnektivität der Komponente anzeigen, die sonst „ausgeblendet“ wäre, da die Pins nicht auf dem Symbol sichtbar sind.

A1 = GND  
A3 = VCCIO2  
A5 = GND  
A7 = VCCINT  
C1 = VCCIO1  
F6 = GND  
F7 = VCCIO2  
F8 = GND  
F9 = GND  
G6 = VCCIO1  
G7 = GND  
G8 = VCCINT  
G9 = GND  
H6 = VCCA\_PLL1  
H7 = VCCINT  
H8 = GND  
H9 = VCCINT  
J5 = GNDG\_PLL1  
J6 = GNDA\_PLL1  
J7 = GND  
J8 = VCCINT

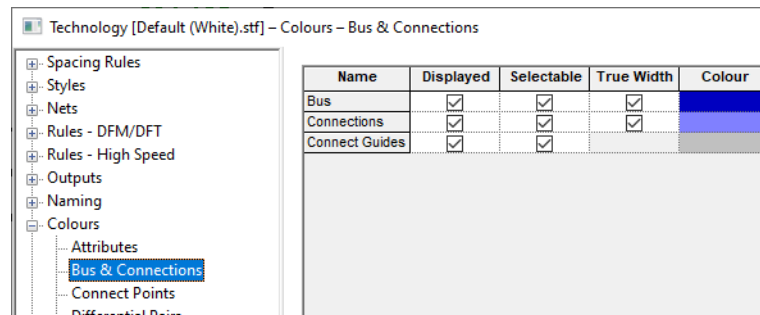
U1-a  
EP1C12F256C6





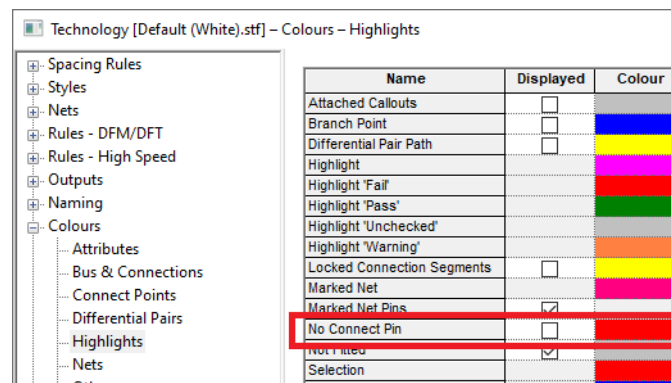
## Neue Farbkategorie für Busse & Verbindungen

Eine neue Farbkategorie für **Bus & Connections** wurde zum **Schematic Colours** Dialog hinzugefügt. Dies bringt Farben von den Dialogen **Others** und **Shapes** zusammen.

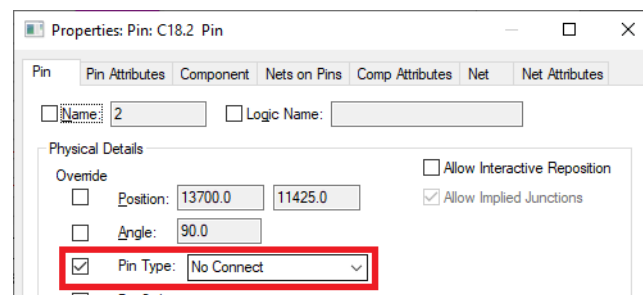


## Highlight für No Connect Pin Farbe

Im **Colours > Highlights** Dialog gibt es eine neue Einstellung für **No Connect Pin**.

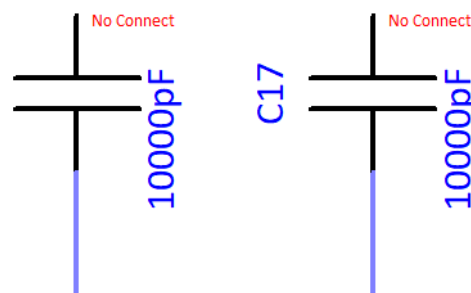


Wenn diese Option im **Pin Properties** Dialog aktiviert ist, wird der Name des **Pin Type** durch das **Net Name** Attribut für **No Connect Pins** ersetzt. Nach der Aktivierung wird einem Pin eine **Net Name** **Attribut Position** hinzugefügt, wenn Sie **No Connect** festlegen, und sie wird in der Highlight-Farbe gezeichnet.



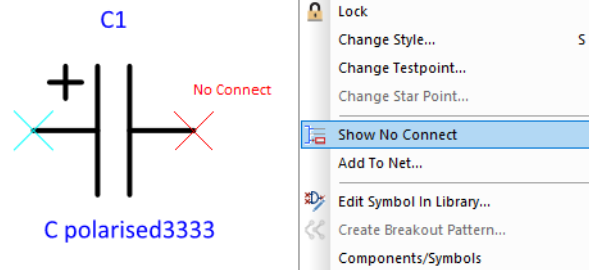
Das funktioniert auch bei Komponenten-Pins und Block-Ports.

Anzeige:



## Anzeige der No Connect Pins

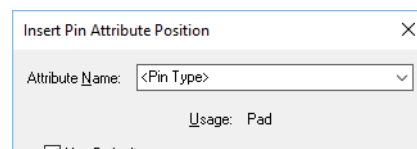
Ist im **Colours** Dialog, **Highlights** und **No Connect Pin** aktiviert, wird durch Auswahl eines Pins vom Typ **No Connect** und Klicken mit der rechten Maustaste der Kontext Dialog mit der Option **Show No Connect** angezeigt. Dies ersetzt **Show Net Name** und fügt eine **Net Attribute Position** mit dem Text **No Connect** hinzu.



## Pin Type Attribut anzeigen

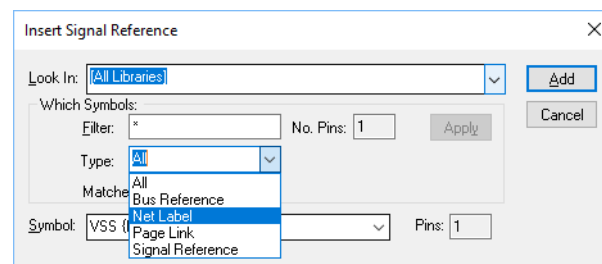
Sie können jetzt im Design den **Pin Type** auf einem Pin mit dem Attribut **<Pin Type>** anzeigen. Verwenden Sie entweder im Symbol im Symboleditor oder auf dem Komponenten-Pin im Design die **Attribute Position** für einen ausgewählten Pin und wählen Sie **<Pin-Typ>**.

Im Symbol wird es als **<Undefiniert>** angezeigt und im Design mit dem **Pin Type** gefüllt, sofern der definiert ist.



## Änderungen am Insert Signal Reference Dialog

Der **Insert Signal Reference** Dialog wurde geändert und enthält nun alle verfügbaren Signal Referenz Symboltypen. Das bedeutet, dass die Optionen **Insert Bus Reference** und **Insert Page Link** nicht mehr im **Insert Menü** angezeigt werden. Sie können jetzt beide mit der Option **Insert Signal Reference** hinzugefügt werden (die neue **Insert Net Label** Funktion ist ebenfalls in diesem Dialog enthalten, siehe unten).



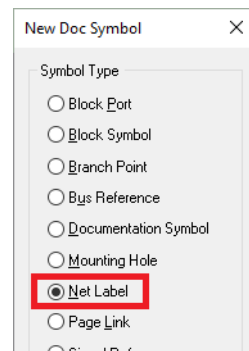
Bei Verwendung können Sie entweder durch alle Namen scrollen und entscheiden, welches Symbol Sie benötigen, oder Sie können die **Type: Dropdown-Liste** verwenden, um die Auswahl zu verfeinern. Für **Type** stehen jetzt **All**, **Bus Reference**, **Net Label**, **Page Link** und **Signal Reference** zur Verfügung.

## Neuer Signal Reference Type - Net Label

### Neuer Doc-Symbol Type - Net Label

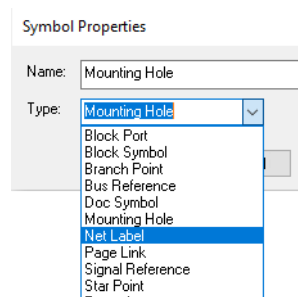
Ein neuer Symbol Type namens **Net Labels** wurde hinzugefügt. Diese werden verwendet, um an einem Netz zu hängen und den Netznamen in Ihrem Schaltplanentwurf explizit anzuzeigen. Da ein spezielles Document Symbol verwendet wird, können Sie dessen Aussehen und den Aufhängepunkt anpassen. Der Netzname des Symbols ist dynamisch und wird aktualisiert, wenn sich der Name ändert. Bei der Erstellung enthält das Symbol einen Pin und ein angehängtes **Callout** mit dem im Callout gespeicherten **Net Name** Attribut.

Diese können mit der **New Doc Symbol** Option im Menü **File** und der Option **New** erstellt werden, indem Sie die Option **Net Label** auswählen, oder auf der **SCM Doc Sym** Seite im **Library Manager**.

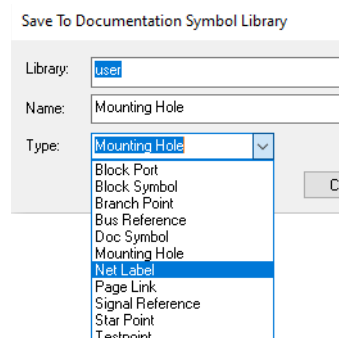


### Ändern vorhandener Doc Symbols (Signal References) zu Net Labels

Um ein vorhandenes Dokumentsymbol in ein **Net Label** zu ändern, bearbeiten Sie das Symbol in der Bibliothek und verwenden Sie den **Symbol Properties** Dialog im **Edit** Menü und ändern Sie den Typ in **Net Label**.



Dies kann auch bei Verwendung von **Save To documentation Symbol Library** erfolgen. Das Symbol muss dann erneut in das Design geladen werden.



Wenn Sie dies nicht tun, funktioniert die **Next/Previous Symbol** Option (siehe unten) weiterhin, jedoch nur für den aktuellen Typ. Dies kann bedeuten, dass es sich um Typen handelt, die nicht

relevant sind. Durch Ändern und erneutes Laden wird die **Next/Previous Symbol** Option relevanter und fokussierter.

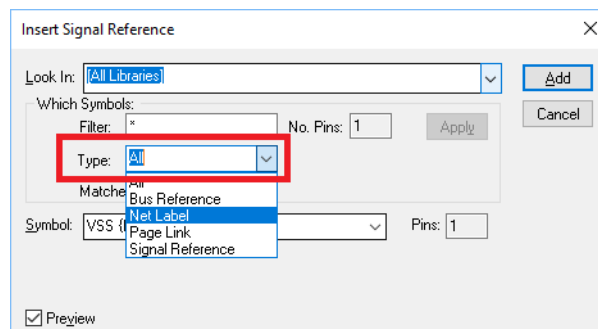
## Neuer Insert Net Label Befehl

Bei Bedarf steht auch ein neuer Befehl zum Einfügen eines Net Labels zur Verfügung, der über den **Customise** Dialog zu Ihrer Symbolleiste hinzugefügt werden kann.

## Einfügen von Net Labels in das Design

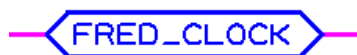
Sie können Net Labels hinzufügen, indem Sie die **Signal Reference** einfügen und als Typ **All** oder **Net Label** auswählen. **Net Label** werden verwendet, um an einem Netz zu hängen und den Netznamen explizit anzuzeigen. Da ein spezielles Document Symbol verwendet wird, können Sie anpassen, wie es aussieht und wo es angehängt ist. Der Netzname des Symbols ist dynamisch und wird aktualisiert, wenn sich der Name ändert.

Die **Type** Dropdown-Box im **Insert Sig Ref** Dialog ermöglicht das Filtern der Auswahl der Signal Reference. Dadurch werden die Symbole **All**, **Bus Reference**, **Net label**, **Page Link** und **Signal Reference** gefiltert.



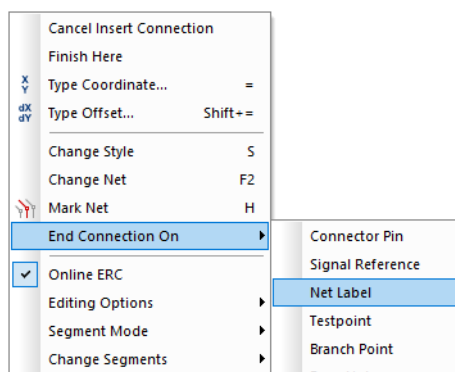
In allen anderen **Insert Doc Symbol** Dialogen ist das **Type** Dropdown-Feld schreibgeschützt und zeigt den Typ des Symbols an, das Sie einfügen.

Sobald das **Callout** am Cursors hängt, legen Sie das **Net Label** auf das gewünschte Netz.



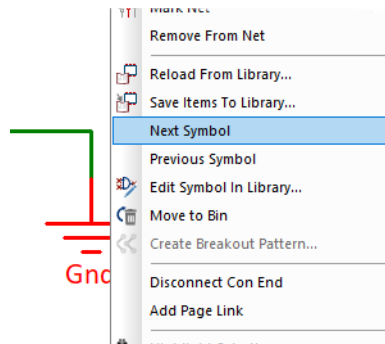
## Verbindung einfügen - Starten / Beenden auf einem Net Label

Wenn Sie eine Verbindung im Schaltplan einfügen oder bearbeiten, können Sie mithilfe der **Start/End Connection On a Net Label** Option aus dem Kontextmenü auswählen, ob die Verbindung auf einem Net Label gestartet / beendet werden soll.



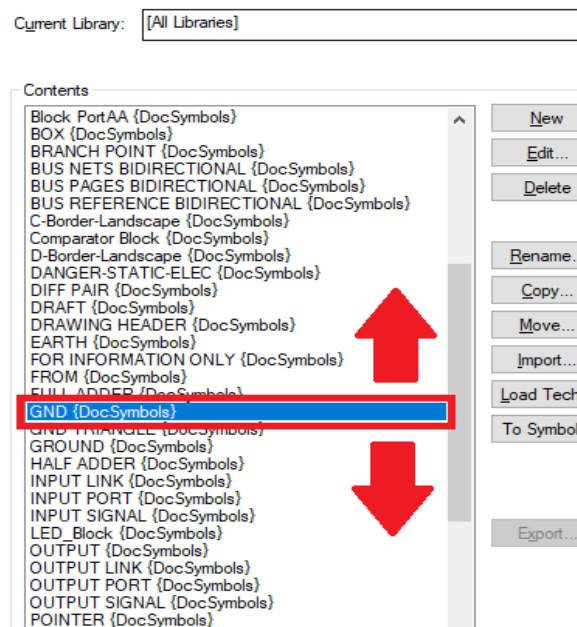
## Next/Previous Doc Symbol Befehl

Wenn im Entwurf eine einzelne **Signal Reference**, **Net Label**, **Bus Ref** oder **Page Link Symbol** ausgewählt ist, können Sie im Kontextmenü die **Next / Previous Symbol** Optionen auswählen.



Dadurch wird das aktuell verwendete Symbol durch das nächste / vorherige Symbol aus Ihrer **SCM Doc Sym Library** ersetzt. Hierbei werden Symbole des gleichen Typs verwendet.

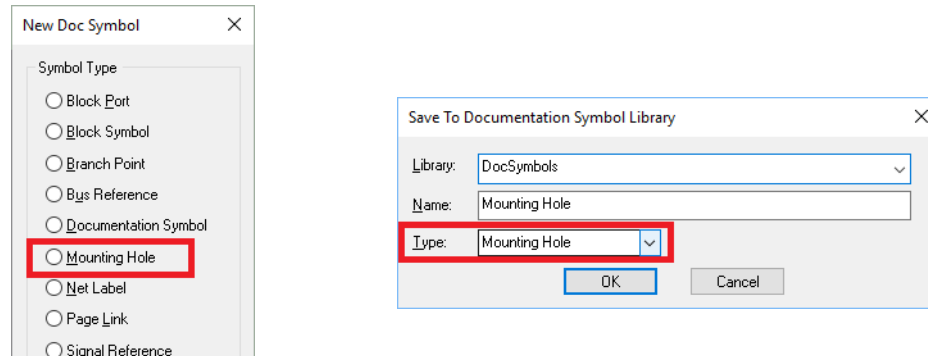
Dies bedeutet, dass das nächste Net Label oder das nächste Signal Ref Symbol ausgewählt wird, das beispielsweise für den aktuell ausgewählten Symboltyp relevant ist.



## Mounting Hole Symbols im Schaltplan (SCM)

Sie können jetzt einem Schaltplanentwurf ein Dokumentensymbol hinzufügen, um ein Montageloch in der Leiterplatte darzustellen.

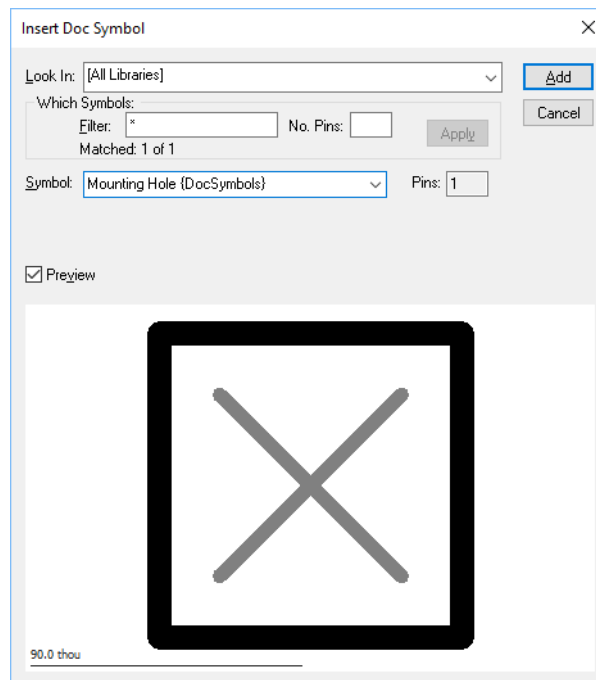
Wenn Sie ein neues Schaltplan-Dokumentensymbol erstellen, können Sie jetzt auch das **Mounting Hole** auswählen. Wenn Sie das neue Dokumentensymbol speichern, können Sie als Typ das



**Mounting Hole** auswählen:

### Hinzufügen des Doc- Symbols für das Montageloch

Mit der neuen **Insert > Mounting Hole** Option kann dieser neue Typ eines Dokumentsymbols zu einem Schaltplanentwurf hinzugefügt werden. Wählen Sie das gewünschte Mounting Hole aus einer Liste von Elementen aus Ihrer Doc Symbol-Bibliothek.

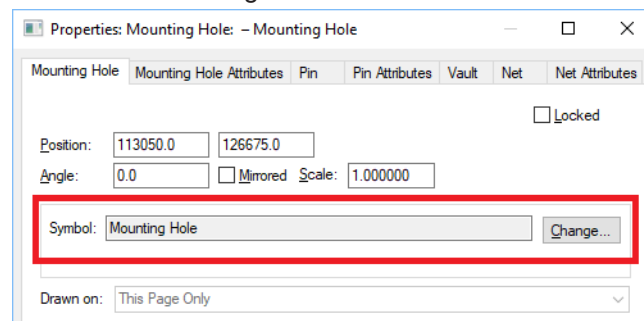


Diese Symbole können einem vorhandenen Netz hinzugefügt werden, um deren Netzanbindung im PCB-Design zu ermöglichen.

## Mounting Hole Doc-Symbole im Design

Nach dem Hinzufügen zu Ihrem Schaltplanentwurf kann der Dialog für das Mounting Hole Doc Symbol mithilfe der Properties geändert werden.

Nach erfolgreichem **Translate to PCB** werden der Leiterplatte mithilfe der Einstellung **Mounting Holes** auf der Seite **Design Settings > Defaults** Montagelöcher hinzugefügt. Mit dieser Einstellung werden die Lage für das verwendete Montageloch und der verwendeten Pad Style ausgewählt.

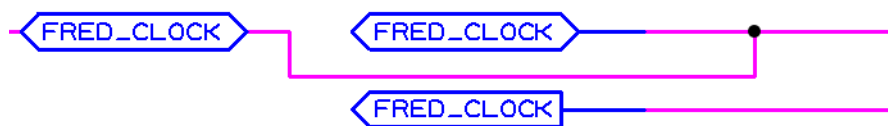


## Kopieren der Netnamen für Signalreferenzen

**Strg**-Ziehen, mit dem ein **Signal Reference Symbol** dupliziert wird, kopiert jetzt auch seinen Netnamen.

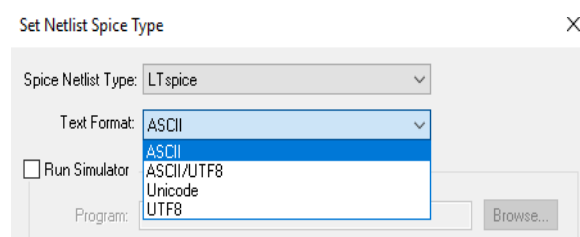
Das ist besonders nützlich für eine **Net Label Sig Ref**, bei der beispielsweise auch ein Netname dupliziert werden sollte. Es werden nur **Net Labels** dupliziert, bei denen ein benutzerdefinierter Netname verwendet wurde. Es werden keine automatisch generierten Netnamen dupliziert.

Um diese Funktion für die Verwendung in einem anderen Netz zu deaktivieren, kopieren Sie einfach das **Sig Ref-Symbol** durch Verenden von **Strg-Umschalttaste-Ziehen**



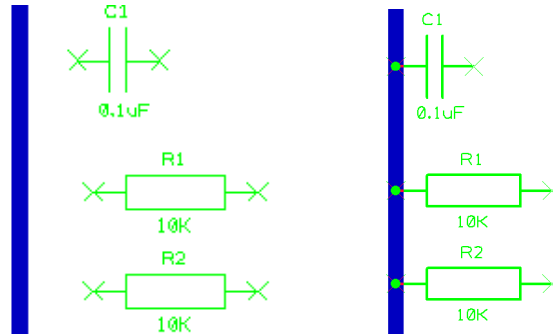
## Text Formatierungs Option für Spice Netlist Export

Wenn Sie eine **Spice**-Netzliste über das **Simulation** Menü exportieren, können Sie auf der **Set Spice Netlist Type** Seite auswählen wie die **Spice**-Netzliste mit internationalen Zeichen umgehen soll. Es sind ASCII, Unicode und UTF8 möglich. Die Einstellung kann über die Auswahl in der Dropdown-Liste ausgewählt werden. Standardmäßig ist sie auf ASCII eingestellt.



## Mehrere Komponenten an ein Bus-Segment anschließen

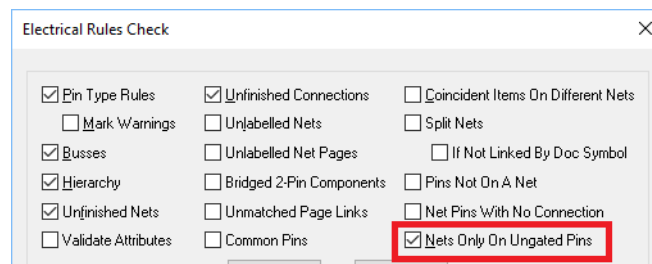
Die automatische Anschlußfunktion, mit Ziehen der Pins einer Komponente über ein Bussegment wurde erweitert, um das Ziehen mehrerer Komponenten über ein Bussegment (wie z. B. ein Satz von Widerständen) zu ermöglichen. Dies können Komponenten eines ähnlichen oder unterschiedlichen Typs sein.



## Neuer ERC Check - Netze die nur an ungated Pins angeschlossen sind

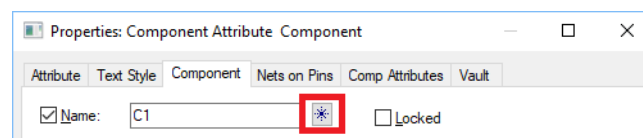
Eine neue Option im Electrical Rules Check erlaubt es, Netze zu finden, die ausschließlich an Ungated Pins hängen.

Wenn der Schaltplan Komponenten enthält, die ungated Pins verwenden und diese nicht außerhalb dieser Komponente verbunden sind, meldet der ERC diese.



## Erster freier Komponentename in den Properties

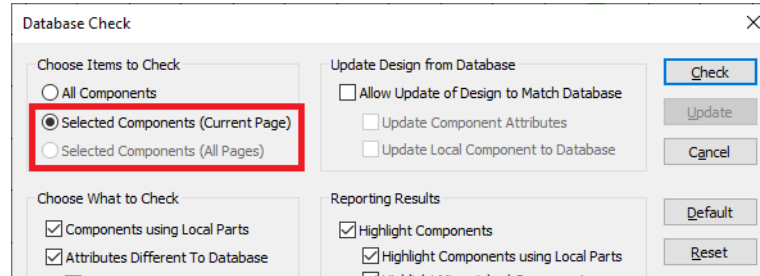
In Schaltplänen gibt es im **Component Properties** Dialog jetzt eine Schaltfläche, mit der Sie den ersten freien Komponentennamen erhalten, der im Entwurf noch nicht vorhanden ist.





## Änderungen an den Optionen zum Überprüfen und Aktualisieren der Datenbank

Wenn Sie die Option **Pulsonix Database Connection (PDC)** lizenziert ist, kann im Schaltplaneditor ,im Menü **Tools > Check/Update Against Database** jetzt ausgewählt werden, ob die ausgewählten Komponenten nur auf der aktuellen Seite oder auf allen Seiten aktualisiert werden sollen (Alle Seiten bedeutet ausgewählte Komponenten auf verschiedenen Seiten).



# PCB

## Neuer PCB-Wizard

Ein neuer Assistent ist im Dialogfeld **New > Wizards** zum Erstellen eines neuen PCB-Designs verfügbar.

Mit dem Assistenten für neue Leiterplatten können Sie die zu verwendende Technology (oder die Standardtechnologie) und die Standardeinheiten angeben.

Anschließend können Sie entweder die Lagen der ausgewählten Technologie verwenden oder Ihre eigenen mithilfe des erforderlichen Typs und dem erforderlichen Bias definieren.

Schließlich können Sie entweder eine Board-Größe definieren, ein Profil verwenden oder ein Board aus einer anderen Datei kopieren. Ihre Auswahl erstellt dann das entsprechende PCB-Design, sobald der Designname auf der Seite Finish eingegeben wurde.

## Veränderungen an der Technology

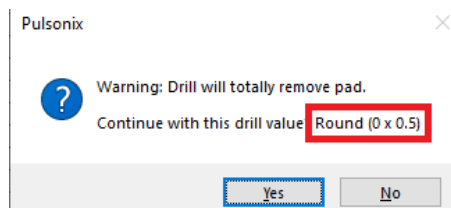
### Pad Styles - neue Nutzungsarten

Die Verwendung des Pad-Stils im **Pad Styles** Dialog in der Technology wurde um die Verwendung für **Through Mounting Holes** und **Surface Mounting Holes** erweitert.

Wenn Sie beim Hinzufügen von Mounting Holes von **Through-Hole** zu **Surface Mount** wechseln und dann den Pad-Stil ändern, und wenn Sie eine lange Liste von Stilen haben, können Sie die Listeninhalte nun besser unterscheiden und verfeinern, um nur Pads zu verwenden, die für diese Funktion zugelassen sind.

### Drill Removes Pad Warnung zeigt jetzt den Pad-Stil an

Wenn Sie beim Hinzufügen oder Bearbeiten von Pad-Stilen im Dialog auf die Schaltflächen **OK** oder **Apply** klicken, um den Dialog zu schließen, und dann mehrere Pads eine Bohrergröße aufweisen, die größer als die Pad-Größe ist, wird im angezeigten Warndialog nun auch der Pad Style Name angezeigt, damit er leichter identifiziert werden kann.



### In der Technology gezeigte Einheiten

Sie können die Einheiten jetzt vorübergehend im **Technology** Dialog über die Schaltfläche **Units** unten auf der Seite wechseln. Die Schaltfläche zeigt die Einheiten an, die derzeit auf dieser Seite der Technology verwendet werden. Beim Umschalten wird ein kleines Sternchen \* angezeigt, um anzuzeigen, dass sich die derzeit verwendeten Einheiten von den Designeinheiten unterscheiden. Die Einstellung dieser Schaltfläche wirkt sich nicht auf die Designeinheiten aus.

### Zusätzliche Anzeigen des Zellstatus

Das kleine Dreieck oben links in der ersten Zelle in jeder Zeile zeigt jetzt mehr Zustände an. Es wurden orangefarbene und graue Zustände hinzugefügt.

**Rot** ist ein Fehler (wie zuvor). Beispiel: Bei einer Rectangle-Pad-Form, bei der die definierte Breite die Länge überschreitet.

**Blau** ist eine Warnung (wie zuvor). Zum Beispiel ein Bohrloch, das größer als das Pad eines Pad-Stils ist.

Mounting Hole	Round	3.81000
Oval11	Oval	0.63500

**Orange** zeigt eine neue Zeile an

V120ns0pu	Round	1.2000
Y via_25_47	Round	0.4699
c60h30	Round	0.6000

**Grau** ist eine modifizierte Zeile. Dies wurde auf alle Seiten erweitert, die eine erste Spalte Used oder Enabled haben, z.B. Stile, Lagen, usw.

Y Via 500	Round	0.50000
Rect	Rectangle	0.76200

Nur für Rules Seiten zeigt das **grüne** Dreieck in der oberen rechten Ecke der Zelle an, dass die Regel eine Notiz enthält (wie zuvor).

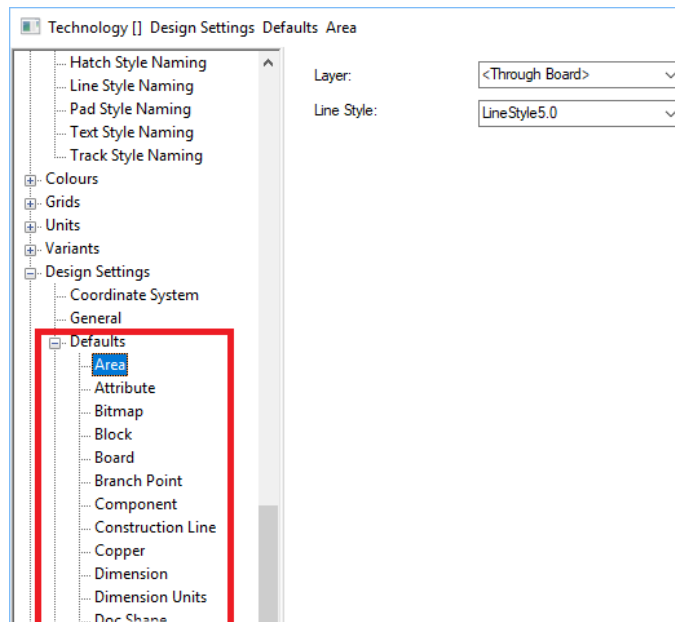
Enable	Attribute Name	Match Value	Differential Pair Nets		Match Within	
			Net 1 Match	Net 2 Match	Item Type	Name
<input checked="" type="checkbox"/>	<Net Name>	*	*TX	*RX		
<input checked="" type="checkbox"/>	<Net Name>	*	*P	*N		

## Aktualisierte Design Settings Seiten

Die **Design Settings > Defaults** Seiten wurden von einem separaten Eigenschaftenblatt (**Technologie > General/Defaults**) in eine Unterkategorie **Defaults**, Registerkarte **Design Settings**, in der Technologie verschoben.

Die neue **Switch Units** Schaltfläche zum Wechseln von Einheiten, die der Technologie hinzugefügt wurde, funktioniert auch für alle kompatiblen Standardseiten, z. B. **Branch Points**.

Die **Edit Default** Schaltfläche, die auf der Seite **General/Defaults** angezeigt wurde, wurde entfernt, da sie nicht mehr benötigt wird, und die Seite wurde in **General** umbenannt.



## Änderungen am Grids Dialog

Es gibt drei Hauptänderungen bei den Grids:

- Grid-Darstellung in einer Tabelle
- Entfernen von fest hinterlegten Grids
- Neue **Tools Grid**-Seite in der Technology

### Grid Präsentation

Design **Grids** werden jetzt als Tabelle dargestellt und funktionieren ähnlich wie andere Tabellenseiten in der Technologie.

Name
Y Component
Panel PCB Instance
Y Testpoint
Y Text
Y Track
Y Via
Y Working

Relative to Grid:

☐ Displayable  
 Colour  Draw nth Step

Style  
☒ Dots  
☐ Lines  
☐ Crosses  
☐ X Crosses

Global Grid Settings

Basic Step  x  /  =

☐ Different X & Y

Origin  
 X   ☐ Lock  
 Y   ☐ Lock  
 ☐ Lock

### Keine eingebauten Grids mehr

Es gibt jetzt keine eingebauten Grids mehr und Sie können nicht verwendete Grids umbenennen oder löschen.

Bisher wurden integrierte Grids in Klammern angezeigt, z. B. **<Working>**. Wenn Ihre Entwürfe oder Technologiedateien in V11.0 eingelesen werden, bleiben die Grid-Namen erhalten, aber Sie können sie jetzt umbenennen oder löschen (falls sie nicht verwendet werden). Wie bei jeder Tabelle, deren Wert mit einem **Y** neben dem Namen angezeigt wird, kann der Name erst entfernt werden, wenn er nicht verwendet wird. Sie können auch alle Grid-Namen aus der Liste entfernen, obwohl dies nicht empfohlen wird. Wenn alle Grids entfernt sind, können Sie nur **rasterlos** arbeiten.

Wenn Sie Tastenkombinationen für vorhandene Befehle **Next Grid** und **Next User Grid** zugewiesen haben, werden diese jetzt durch alle Grids 'rotieren'.

Name
0.1mm
0.125mm
0.500mm
25 thou
50 thou
Placement

Change Layer L  
 Change Style S  
 Insert Multiple Items  
☒ Show Track Length Limits  
 Reposition Cursor Text  
 Use Dynamic Align  


---

☒ Online DRC \
☒ Continuous Online DRC  
☒ Display Clearance  


---

 Move Horizontally  
 Move Vertically

☒ Use No Grid Shift+N  
☐ Use Tools Grid Shift+W  


---

 Use 25 thou Grid  
 Use Placement Grid  
 Use 0.1mm Grid  
 Use 50 thou Grid  
 Use 0.125mm Grid  
 Use 0.500mm Grid  


---

 Display Grids Ctrl+G  
 Grid Step... G  
 Grids... Alt+G

## Neue Tools Grid- Seite

Unter **Technology** und **Grids** gibt es eine neue **Tools Grid**-Seite. Hiermit werden die Standard-Grids definiert, die von nicht interaktiven Elementen verwendet werden.

Wenn **Use Different Grid for Item Types** ausgewählt ist, werden diese Grids verwendet:

- **Component:** Auto Place, Arrange
- **Test Point:** Auto Place, Auto Insert TP, Testability Report, Auto Routers
- **Track:** Auto Routers
- **Via:** Apply Vias, Auto Routers
- **PCB Panel** und **Text:** Diese werden zur Zeit nicht verwendet

## Group Name ist in Component Place Rules verfügbar

Sie können jetzt **<Group Name>** als Regelattribut im Dialogfeld **Component Place** in der Technologie verwenden. Dieser Name ist in der **Attribute** Dropdown-Liste verfügbar.

## Komponentenplatzierungsregel - Default Mirror State

Es gibt neue Möglichkeiten, den **Default Mirror** Status beim Hinzufügen einer Komponente zu definieren.

### Footprint Editor - Mirror Status

Im Footprint-Editor können Sie über das Menü **Edit > Symbol Properties** einen Footprint definieren, der gespiegelt oder nicht gespiegelt hinzugefügt werden soll. Dies wird verwendet, wenn eine Komponente zu einem PCB-Design hinzugefügt wird.

Der Normalzustand ist **Mirror Undefined** - sein Mirror Status wird an anderer Stelle bestimmt. **Not Mirrored** bedeutet, dass der Footprint nicht gespiegelt wird. **Mirrored** bedeutet, dass er gespiegelt wird.

Sie können einen Footprint als **Defined Mirrored** definieren. Dies bedeutet, dass er so gestaltet ist, wie er beim Spiegeln angezeigt wird. Siehe Abschnitt unten unter Definieren gespiegelter Footprints.

### Platzierungsregel für Technologiekomponenten

Sie können eine **Component Placement Rule** erstellen, um die Seite (d. H. Den Mirror Status) basierend auf Komponentenattributen als Standard festzulegen.

Durch Definieren einer Regel basierend auf einer bestimmten Seite und Aktivieren des **Default Side** Kontrollkästchens können Sie die Platzierungsseite erzwingen, wenn Sie Ihrem PCB-Design Komponenten hinzufügen.

### Pad Styles-Neue Benamungsregel für Nicht-runde Löcher

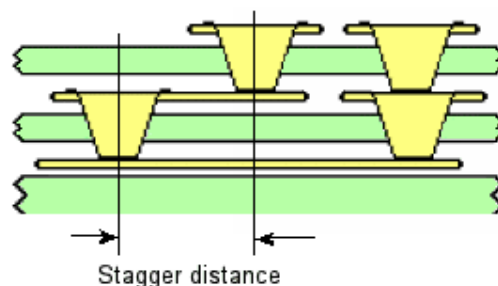
Sie können jetzt die Bohrlänge für nicht-runde Löcher hinzufügen. Ein neues Feld **Drill Length** steht zur Verfügung. Beim Einfügen wird ein Vorlagenwert von **<dlen>** verwendet.

### Stagger Abstand Micro-Via zu Buried Via

Innerhalb der **Technologie > Spacing Rules** und der Registerkarte **Drill** der **Design Level Spacings** wurde die Option **Stagger** in **Stagger to Micro-via** umbenannt.

Der Registerkarte **Drill** mit dem Namen **Stagger to Buried Via** wurde eine neue Abstandsregel hinzugefügt. Dies ermöglicht das Überprüfen von Abständen zwischen **Mikro-Vias** und vergrabenen Durchkontaktierungen auf benachbarten Lagenspannen.

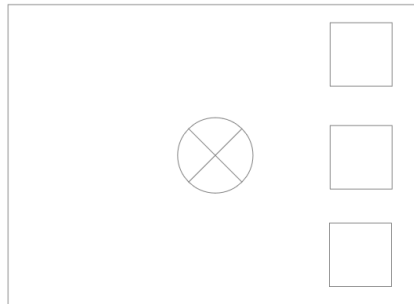
Jede dieser Regeln ist der minimale Mitte zu Mitte Abstand zwischen Mikro-Vias auf benachbarten Lagenspannen, oder der minimale Mitte zu Mitte Abstand zwischen einem Mikro-Via und einer vergrabenen Via auf benachbarten Lagenspannen.



## Verbesserungen der User Defined Pad Shapes

### Define Pad Shape - Mehrere Formen erlaubt

Unter **Define Pad Shape** können Sie einer nicht-elektrischen Lage mehrere Formen hinzufügen. Zum Beispiel, um mehrere Klebepunkte zu definieren. Dies kann erreicht werden, indem die zusätzlichen Formen hinzugefügt und auf die geeignete Lage geändert werden.



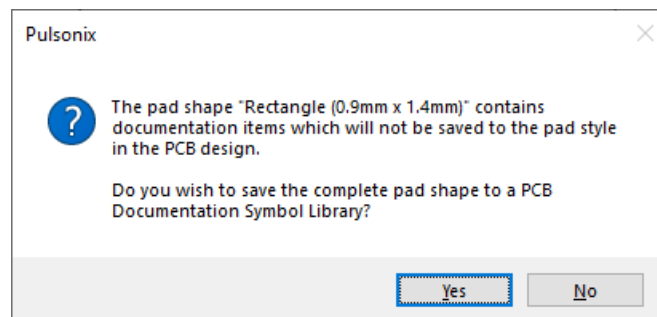
### Define Pad Shape enthält jetzt Text, Bemaßungen und Beschriftungen

Wenn Sie den **Define Pad Shape** Editor verwenden (wenn Sie einen Pad-Stil aus einem PCB-Design bearbeiten), können Sie jetzt Texte, Bemaßungen und Beschriftungen (**Callouts**) hinzufügen. Diese können nicht nur Konstruktionslinien hinzufügen. Zur Unterstützung dieser Dokumentationselemente stehen **Properties**, **Technology Styles**, **Defaults** und **Colours** zur Verfügung.

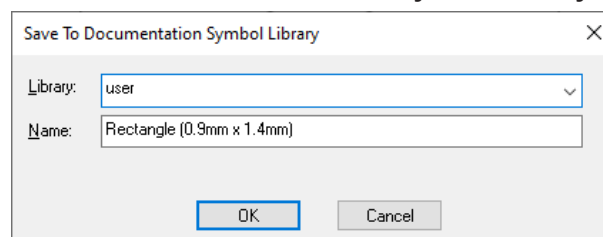
### Speichern von Dokumentationsobjekten für die Wiederverwendung

In Version 11 können Sie jetzt alle diese Elemente in der Pad-Form speichern, damit sie zur Verwendung bei zukünftigen Änderungen abgerufen werden können. Für spezielle Pad-Formen mit diesen zusätzlichen Informationen erstellen Sie eine Reihe von Pad-Formen in Ihrer Bibliothek. Zuvor waren **Construction Lines** temporär und verloren, wenn Sie sie im **Pad Shape** Editor bearbeitet haben. Um diese Dokumentationselemente zu speichern, müssen Sie das Pad auf einem PCB Doc-Symbol in einer Bibliothek speichern. Wenn Sie das Pad nicht in einem Dokumentensymbol speichern, gehen die zusätzlichen Informationen verloren. Wenn Sie die Pad-Form nicht speichern, bleiben die benutzerdefinierten Formen wie zuvor erhalten.

Befindet sich das Pad Shape in einer Bibliothek, enthält das Pad Shape Bibliothekselemente, und speichern Sie den Stil in einem PCB, werden Sie gefragt, ob Sie in einer Doc Symbol-Bibliothek speichern möchten.



Wenn Sie **Yes** wählen, wird der **Save To Documentation Symbol Library** Dialog angezeigt:



Dies kann auch über das **File** Menü mit der Option **Save in Library** aufgerufen werden.

Wenn Sie **No** wählen, wird der Pad-Form-Editor beendet, die definierte Pad-Form gespeichert, jedoch keine zusätzlichen Dokumentationsinformationen gespeichert. Die gehen dann verloren.

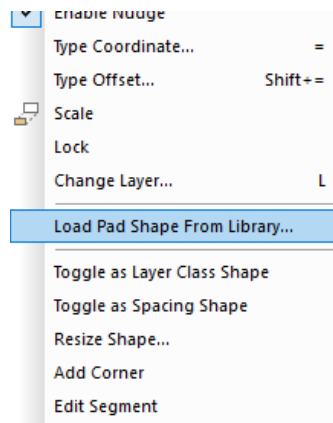


Benutzerdefinierte Pad-Formen können jetzt sowohl der **Vault** als auch Ihrer **PCB Documentation Symbol Library** hinzugefügt werden.

Speichern einer Pad-Form als **Document Symbol** wird als **Pad Shape** gespeichert. Diese können wie jedes andere **Document Symbol** bearbeitet und über den **PCB Doc Symbol Library Manager** aufgerufen werden.

### Laden Sie das Pad Shape aus der Bibliothek

Wenn Sie beim Bearbeiten des PCB-Pad-Stils beispielsweise im Footprint-Editor einen **Pad Shape** verwenden möchten, der bereits als **Document Symbol** gespeichert wurde, können Sie für ein ausgewähltes Pad **Load Pad Shape From Library** aus dem Kontextmenü verwenden. Wenn sich der Name des Pad-Stils bereits in einer Bibliothek oder einer Vault befindet, werden Sie beim ersten Bearbeiten des Stils gefragt, ob Sie ihn laden möchten.



## Technology Layers - Reflect Layers

Eine neue **Reflect** Schaltfläche wurde auf der Seite **Technology > Layers**. Auf diese Weise können Sie die „andere“ Hälfte einer Lagenstruktur erstellen, indem Sie die aktuellen Lagen spiegeln. Sie können beispielsweise die oberen 7 Lagen eines 14-Lagen-Boards erstellen und mithilfe von **Reflect** die unteren 7 Lagen automatisch erstellen.

NAME	ASSOCIATED LAYER	CLASS	SIDE	DIAS	DEL	MATERIAL	THICKNESS
	Assembly Top	Assembly	Top	None			0.000
	Silkscreen Top	Silkscreen	Top	None			0.000
	Paste Mask Top	Paste Mask	Top	None			0.000
	Solder Mask Top	Solder Mask	Top	None		Mask (0.025)	0.025
Top		Electrical	Top	X		Copper 1oz (0.035)	0.035
Prepreg A		Construction		None		Prepreg (0.11)	0.110
Prepreg B		Construction		None		Prepreg (0.11)	0.110
Ground		Electrical	Inner	Y		Copper 1oz (0.035)	0.035
Substrate		Construction		None		FR4 (1.0)	1.000
Construction Lines		Documentation		None			0.000
Documentation		Documentation		None			0.000
Drill Drawing		Drill Drawing		None			0.000

New...

Delete

Delete Unused

Up

Down

**Reflect**

Nach der Verwendung von **Reflect**:

name	Associated Layer	Class	Side	Die	Net	Material	Thickness
	Assembly Top	Assembly	Top	None			0.000
	Silkscreen Top	Silkscreen	Top	None			0.000
	Paste Mask Top	Paste Mask	Top	None			0.000
	Solder Mask Top	Solder Mask	Top	None		Mask (0.025)	0.025
Top		Electrical	Top	X		Copper 1oz (0.035)	0.035
Prepreg A		Construction		None		Prepreg (0.11)	0.110
Prepreg B		Construction		None		Prepreg (0.11)	0.110
Ground		Electrical	Inner	Y		Copper 1oz (0.035)	0.035
Substrate		Construction		None		FR4 (1.0)	1.000
Substrate Reflected		Construction		None		FR4 (1.0)	1.000
Ground Reflected		Electrical	Inner	Y		Copper 1oz (0.035)	0.035
Prepreg B Reflected		Construction		None		Prepreg (0.11)	0.110
Prepreg A Reflected		Construction		None		Prepreg (0.11)	0.110
	Assembly Bottom	Assembly	Bottom	None			0.000
	Silkscreen Bottom	Silkscreen	Bottom	None			0.000
	Paste Mask Bottom	Paste Mask	Bottom	None			0.000
	Solder Mask Bottom	Solder Mask	Bottom	None		Mask (0.025)	0.025
Bottom		Electrical	Bottom	X		Copper 1oz (0.035)	0.035
Construction Lines		Documentation		None			0.000
Documentation		Documentation		None			0.000

☐ Only Show Used Entries  
Physical Corner

Wenn Sie in Ihrer vorhandenen Lagenstruktur bereits ein Substrat definiert haben, wird dies ebenfalls wiedergegeben.

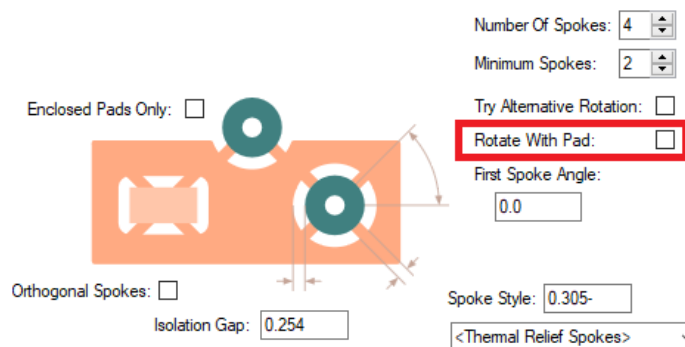
Alle zusätzlichen unerwünschten und nicht verwendeten Lagen können nach Bedarf gelöscht werden.

Die Schaltfläche **Reflect** wird deaktiviert, wenn Sie Lagen zur Tabelle hinzufügen oder daraus löschen und noch nicht auf **Apply** klicken (dies kann zu Problemen mit der Lagenreihenfolge führen). Die Schaltfläche wird aktiviert, sobald die Änderungen auf das Design angewendet werden.

Wenn Sie **Reflect** verwenden und (zum Beispiel) eine Silkscreen-Top-Lage haben und bereits eine Silkscreen-Bottom-Lage haben, die im Design verwendet wird, werden keine Änderungen auf diese Bottom-Lage angewendet. Wenn die Lage „Silkscreen Bottom“ im Design nicht verwendet wird, werden die Lagendaten von "Silkscreen Top" darauf kopiert (z. B. wird "Silkscreen Top" reflektiert und diese Lage ersetzt die aktuelle Lage "Silkscreen Bottom").

## Wärmefallen drehen sich mit dem Pad

Auf der **Thermal Rules** Seite des **Technology** Dialogs gibt es eine Option zum Drehen des thermischen Musters um den Winkel des Pads (**Rotate With Pad**).




Wenn ein Pad beispielsweise um 25 Grad gedreht ist und der erste Spoke-Winkel 0 Grad beträgt, wäre die erste Spiche tatsächlich 0 Grad relativ zum Pad, aber 25 Grad relativ zum Board.



## Thermische Regeln für zusätzliche Pad- Typen

Sie können jetzt explizite thermische Regeln für **Micro-Vias**, **Through Mounting Holes** und **Surface Mounting Holes** definieren. Um das korrekt zu verwenden, sollten Sie die Regeln in der richtigen Reihenfolge definieren, damit sie Vorrang haben. Zum Beispiel Micro-Via vor Via (da Via auch für Microvias gilt).

Attribute: <Net Name>

Match: \*  

Applies To: **Any**

Min Pad Size:

Connect To:

Thermal:

Enclosed Pads Only: ☐

Orthogonal Spokes: ☐

Isolation Gap: 0.254

Number Of:

Minimum S:

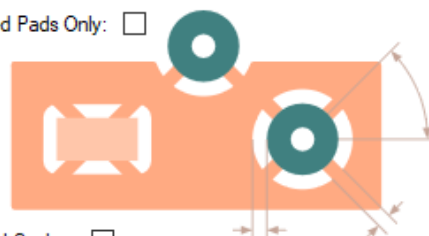
Try Altera:

Rotate Wit:

First Spoke: 0.0

Spoke Style:

<Thermal Rel:




## Copper Neck Width Rules (Power Dissipation)

Das **Copper Neck Width Rules** Dialogfeld innerhalb der Technologie wird verwendet, um die minimale Halsbreite eines Kupferstücks zu definieren, das eine Verbindung in einem Netz herstellt (dies ist keine Splitterprüfung). Die minimale Halsbreite ist die minimale Breite für den Körper des Kupfers zwischen zwei durch dieses Kupfer verbundenen Pins. Die Regel kann mithilfe eines **Design Rule Checks** und der Regel unter **Nets > Copper Neck Width** überprüft werden.

Diese Regel kann verwendet werden, wenn die Verlustleistung wichtig ist und Sie einen bestimmten Mindestabstand zwischen den Pads einhalten müssen. Es wäre normal zu überprüfen, ob bestimmte Netze dieser Regel entsprechen, wie z. B. **Power** und **Ground**.

Diese Regel gilt für alle gegossenen Kupfer, wird jedoch nicht für implizite **Powerplanes** verwendet (in der Technologie definierte Lagen mit einem **Bias = Powerplane**).

Attribute: <Net Name>

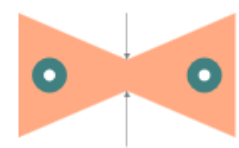
Match: GND\*  

On Layers:

Side: <Any>

Layer:

Minimum Neck Width: 0.100

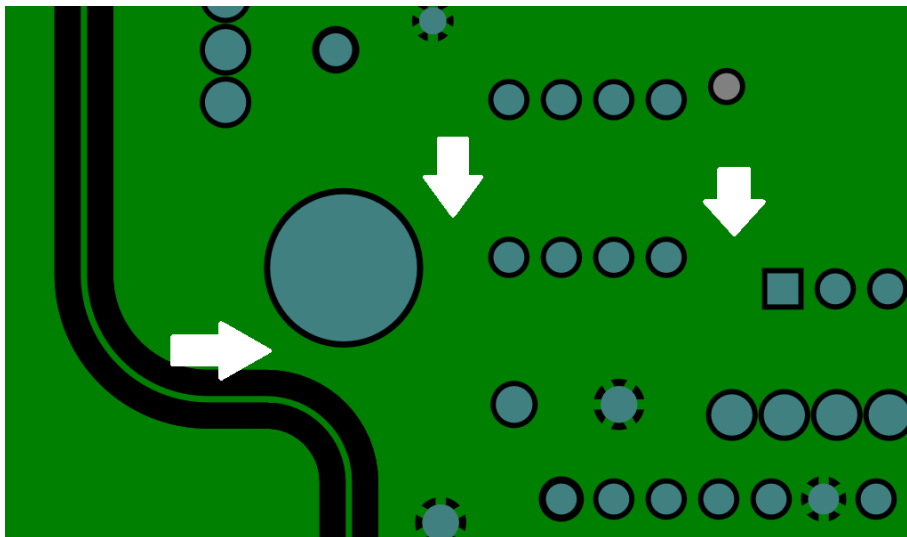


### Minimum Neck Width

Die **Minimum Neck Width** ist die minimale Kupferbreite zwischen zwei durch das Kupfer verbundenen Pads. Die Breite ist die Summe aller Kupferstücke zwischen den Ausschnitten im Pfad zwischen den beiden Pads. Dies sind positiv geschlossene Kupferformen und enthalten keine Tracks oder thermischen Speichen (Spokes).

Wenn die Regel **Pads** definiert, bedeutet dies, dass alle Pad-Typen, einschließlich Komponenten- und freie Pads, Montagebohrungen, Vias und Doc-Symbol-Pads, auf derselben Lage, auf der die Prüfung durchgeführt wird, vorhanden sind.

Die folgende Abbildung zeigt die **Gaps**, die für die Verlustleistung zur Verfügung stehen.



## Regeln für Kriechstrecken (Creepage)

Auf einer neuen Seite unter **Technology > DFM / DFT** mit dem Namen **Creepage Rules** können Sie Regeln für Kriechstrecken definieren.

Check Nets: Attribute: <Net Name> Match: HV*	<input type="checkbox"/> Flow Around Edge	
Against Nets: Attribute: <Net Name> Match: *		
On Layers: Side: <Any> or Layer:	Maximum Outer Distance: 0.5 Maximum Inner Distance: 0.3 Maximum Steps: 1	
Within Areas:		

Der Zweck der Prüfung besteht darin, anzugeben, wo die gesamten Lücken auf der Oberfläche ein Kriechen zwischen zwei Netzen entweder direkt oder durch Kupfer von Dritten ermöglichen könnten. Sie können auch das Kriechen an Boardkanten oder Ausschnitten überprüfen. Sie können diese Prüfung auf eine bestimmte Lage oder eine bestimmte benannte Area beschränken.

Das Kriechen wird durch Strom verursacht, der durch Verschmutzungen auf der Oberfläche einer Leiterkarte fließt. Dies wird typischerweise bei höheren Spannungen verstärkt. Die Creepage-Prüfung findet Lücken zwischen kritischen Netzen, zwischen denen Strom fließen könnte. Kupfer von Dritten kann Strom leiten, was bedeutet, dass sich das Kriechen in mehreren Schritten oder Sprüngen zwischen den beiden kritischen Netzen aufsummieren kann. Da dieser Fluss über die Oberfläche der Platte verläuft, kann der Abstand effektiv durch Schneiden eines Schlitzes in der Platte vergrößert werden. Die Kriechstrecke folgt dann dem Rand des Schlitzes. In der dritten Dimension kann auch Strom um den Rand der Platine fließen, wodurch die Lagen gewechselt werden. Obwohl dies normalerweise weniger problematisch ist, kann ein Kriechen über die inneren Plattenschichten hinweg auftreten. Es gibt daher zwei Werte für die maximale Kriechstrecke - **Outer** und **Inner**, die dann kombiniert werden, um das Endergebnis zu erhalten.

### Anwendung dieser Regel

Es ist normal, ein bestimmtes Netz oder einige Netze zu definieren, die für Ihr Design von entscheidender Bedeutung sind, wenn Sie Kriechströme berücksichtigen. Diese Netze würden mit einem Mindestabstände zu anderen Netzen im Design definiert, möglicherweise zu allen anderen.

Um dies zu erreichen, definieren Sie wie bei allen anderen Regeln das kritische Netz (**Check Net**) und das Netz, gegen das es geprüft wird (**Against Nets**).

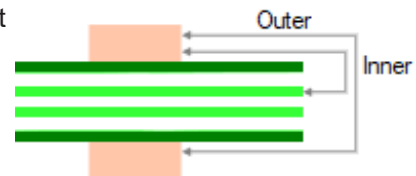
Netze können auf einer **Side**, **Layers**, **Layer Sets** oder innerhalb einer **Area** überprüft werden.

### Maximum Outer Distance

Der maximale Gesamtabstand, für den das Kriechen ein Problem an den Außenflächen der Leiterplatte verursachen würde. Dies schließt den Abstand um eine Boardkante ein. Dieser Abstand um die Boardkante kann Lagenwechsel sowie den Weg um die Kante der Boardkante umfassen. Ein Wert von 0 bedeutet, dass auf einer äußeren Lage keine Kriechstrecke überprüft wird.

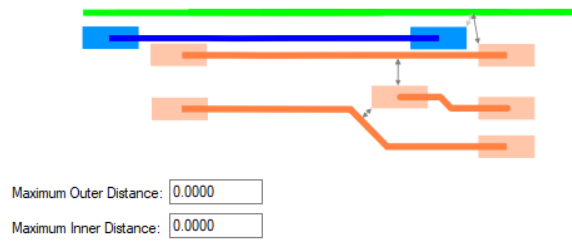
### Maximum Inner Distance

Der maximale Gesamtabstand für das Kriechen würde ein Problem auf den inneren Lagen der Leiterplatte verursachen. Dieser Wert ist normalerweise kleiner als der maximale äußere Abstand. Dies beinhaltet keine Lagenwechsel, da diese nur an den Außenkanten der Platine durchgeführt werden können. Ein Wert von 0 bedeutet, dass auf einer inneren Schicht keine Kriechstrecke überprüft wird.



### Flow Around Edge

Aktivieren Sie dieses Kontrollkästchen, um Lagenwechsel zuzulassen, indem Sie in der dritten Dimension um die Kante der Platte fließen (die Plattenkante enthält Plattenausschnitte). Dies verhindert nicht das Kriechen um die Kante der Plattenkante in der Lagenfläche.



### Max Steps

Die maximale Anzahl von Schritten zwischen dem Kupfer. Ein Schritt bedeutet eine einzelne Lücke zwischen den beiden nominierten Netzen. Zwei Schritte bedeuten, dass ein Zwischenstück Kupfer durchlaufen wird.



## Design Settings - Neue Optionen zum Synchronisieren von Designs

In der **PCB Technology > Design Settings > Synchronize** befindet sich in der Liste ein neuer Optionsschalter mit dem Namen **Apply Net Colours**. Dadurch werden die **Own Colour** Zuweisungen für Netzenamen, Differenzialpaare, Signalpfade und Subnetze auf der Leiterplatte mit den im Schaltplan definierten synchronisiert. Dies kann nützlich sein, um diese Elemente in den beiden Designs schnell zu identifizieren.

The screenshot shows the 'Synchronize' dialog box. It includes a checkbox for 'Allow PCB Only single pin nets' which is checked. Below it is a text field for 'Synchronised Design Name' with the value 'HS2'. The 'Back Annotation' section has an 'Enabled' checkbox checked and a 'Clear History' button. The 'Synchronise with Schematic' section contains several checkboxes: 'Apply All Rules Strictly' (unchecked), 'Apply Footprint Changes' (checked), 'Apply Net Class Changes' (checked), 'Apply Net Colours' (highlighted with a red rectangle and unchecked), and 'Ignore Attribute White Space' (unchecked).

Außerdem wurden in diesem Dialog die Farbänderungen für differenzielle Paare aus der **strict synchronise** Option entfernt, wenn der Schalter **Apply All Rules Strictly** verwendet wird.

This screenshot shows the same 'Synchronize' dialog box, but with the 'Apply All Rules Strictly' checkbox highlighted with a red rectangle. In this state, the 'Apply Net Colours' checkbox is no longer visible, indicating it is disabled when 'Apply All Rules Strictly' is selected.

## Import des IPC-2581-Layer- Stackup in den Layer- Dialog

Eine Option zum Importieren von Lagen, Lagen-Klassen, Materialien und Impedanzregeln aus einer **IPC-2581-Layer-Stackup**-Datei, die von Drittanbieter-Produkten wie Polar Instruments erstellt wurde, wurde hinzugefügt.

Dieses Format ist jetzt unter **Technology > Layer** , als auch **File > Import Design Data** verfügbar.

### Layers Technology Seite

Auf der Seite Layers Technology wurde die Schaltfläche Import CSV ... durch Import ersetzt. Wenn diese Option ausgewählt ist, können Sie CSV-Dateien (wie zuvor) und neue Layer-Stackup-Dateien (\*.xml) importieren (das XML-Format wird von IPC-2581 verwendet) ). Mit dem **Files of Type** Filter können Sie den gewünschten Typ auswählen.

The screenshot shows a 'Files of Type' dropdown menu. The list of file types includes: 'All Import Files (\*.csv;\*.xml)', 'All Import Files (\*.csv;\*.xml)', 'Comma Separated Files (\*.csv)', 'IPC2581 Layer Stackup (\*.xml)' (which is highlighted), and 'All Files (\*.\*)'.

## IPC-2581 Layer Stackup importieren Dialog

Bei Auswahl einer gültigen IPC-2581-Datei wird ein Dialogfeld angezeigt, in dem Sie eine vorhandene Zuordnungsdatei auswählen oder eine Lagen-Zuordnung erstellen können.

IPC-2581 Layer Stackup Layer	Pulsonix Layer
SOLDERMASK_TOP	Solder Mask Top
L1	Top
DIELECTRIC_1	
L2	Ground
DIELECTRIC_2	
L3	Power
DIELECTRIC_3	
DIELECTRIC_4	
DIELECTRIC_5	
L4	
DIELECTRIC_6	
L5	
DIELECTRIC_7	
DIELECTRIC_8	
DIELECTRIC_9	
L6	

Die importierte Datei füllt die **Layers** Tabelle aus.:

## Lagen Importieren / Exportieren von CSV im Layers Dialogfeld

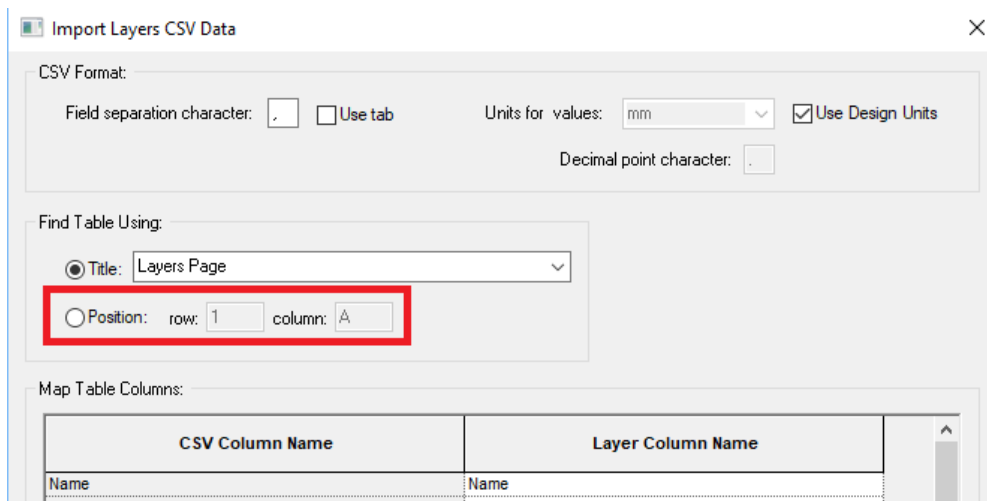
Im **Layer Technology** Dialogfeld gibt es neue Optionen, mit denen Sie Lagen in eine CSV-Datei exportieren und Lagen aus einer CSV-Datei importieren können. Auf diese Weise können Sie Lagen schnell erstellen oder aus einer externen Quelle laden.

Die Überschriften der Exportspalten für eine Lage lauten **Name, Class, Type, Side, Top Facing, Bias, Net, Material, Thickness, Embedding** and **Associated With**.

Layer Column Name	CSV Column Name
Name	Name
Class	Class
Type	Type
Side	Side
Top Facing	Top Facing
Bias	Bias
Net	Net
Material	Material
Thickness	Thickness
Embedding	Embedding
Associated With	Associated With

## Import Dialog

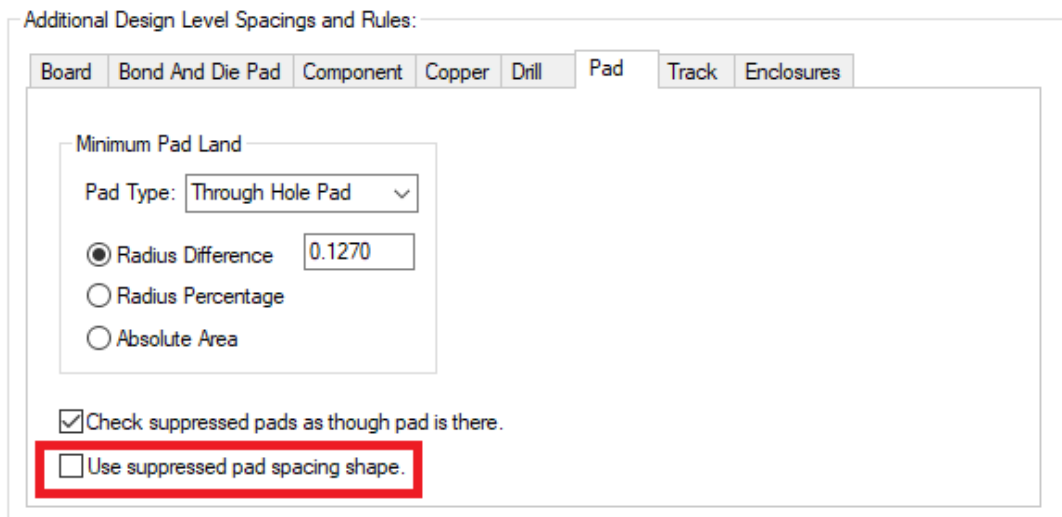
Ähnlich wie im Export Dialog mit Steuerelementen zum Definieren der Formatierung der CSV-Datei sind alle Einstellungen für Zeile 1 und Spalte A sowie Lagenzuordnungen verfügbar.



## Verwenden einer Spacing Shape bei unterdrücktem Pad

Im Technology Dialogfeld gibt es eine neue Option auf der Registerkarte **Spacing Rules > Design Level > Pad** mit dem Namen **Use Suppressed pad spacing shape**.

Wenn diese Option aktiviert ist, bedeutet dies, dass selbst wenn das Pad unterdrückt wird (z. B. auf einer inneren Lage), wie in **Technology > Layers** definiert, ein **Spacing Shape** auf einem Pad verwendet wird, sofern eines definiert ist. Alle anderen Pad-Unterdrückungen werden jedoch weiterhin eingehalten, sofern sie definiert sind.



## Load Technology - Stile beim Reload anpassen

### Berichterstattung beim Reload

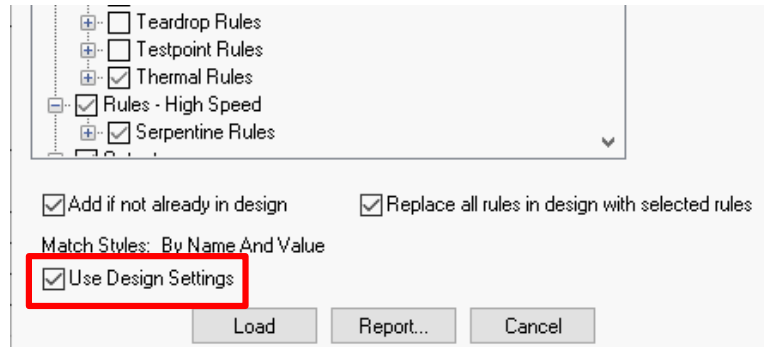
Beim Laden einer Technologiedatei wird nun ein Bericht erstellt, in dem alle Stile im Design aufgeführt sind, die infolge des Ladens geändert wurden.



## Passende Stile beim Reload

Sie können jetzt die aktuelle **Style Matching** Methode im **Load Technology** Dialog anzeigen. Dies ist standardmäßig auf **By Name Only** eingestellt, kann jedoch über das Kontrollkästchen in **Use Design Settings** geändert werden.

Hierbei wird die Style Matching Methode aus Design Settings > General: Matching Styles verwendet.



## Gedrehte Pad Styles für 'lange' Pads

Lange Pad-Stile in Pulsonix werden so definiert, dass sie nach oben zeigen, sodass die Länge entlang der Y-Achse liegt. Einige lange Pad-Stile in Ihren vorhandenen Designs werden unsichtbar um 90 Grad gedreht, sodass die Länge entlang der X-Achse liegt.

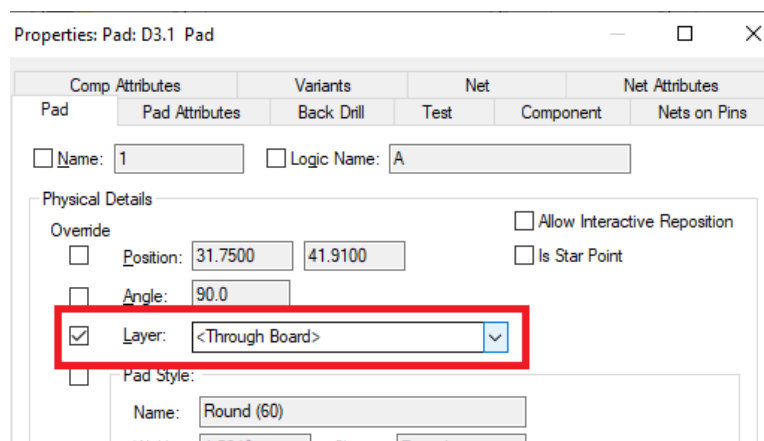
Diese Situation tritt normalerweise auf, wenn das Design oder die Bibliothek aus einem anderen System importiert wird oder wenn der benutzerdefinierte Pad-Form-Editor verwendet wird, um ein Rechteck oder ein ovales Pad mit dieser Ausrichtung zu definieren.

Dies hat zu Verwirrung geführt, da die Drehung nicht sichtbar ist und es keine einfache Möglichkeit gibt, sie zu entfernen.

Es wurde eine Änderung vorgenommen, um neben der Padbreite und -länge die **Rotation** anzuzeigen, wenn es gedreht ist. Wenn der Stil in eine Punktform geändert wird (z. B. rund, quadratisch oder achteckig), wird die Drehung entfernt. Auf diese Weise kann ein Kunde ein gedrehtes Rechteck in ein rundes und zurück in ein Rechteck ändern, um seine verborgene Drehung zu entfernen.

## Überschreiben der Pad Properties Layers

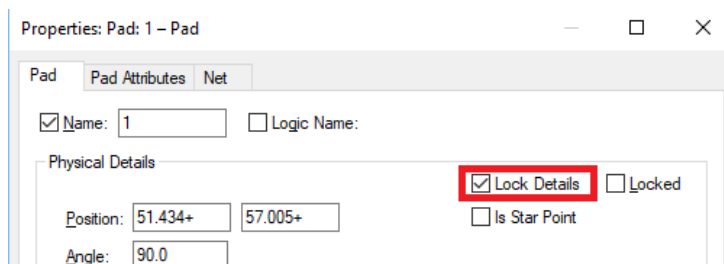
Ein Kontrollkästchen zum Überschreiben von Ebenen wurde zu den **Pad Properties** hinzugefügt, wenn Komponenten-Pads im Design ausgewählt sind. Dies ist nützlich, wenn Sie beispielsweise lokal ein durchkontaktiertes Component-Pad gegen ein SMD Pad tauschen, und dieses auf einer spezifischen <Side> -Lage benötigen, wie z.B. **Top Side**.



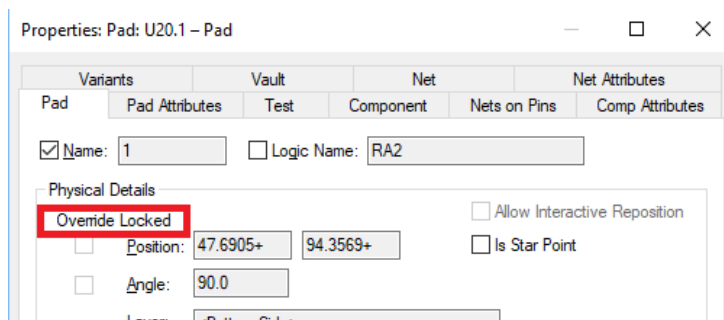
**Hinweis:** Aus Sicht der Anwendung ist ein bestimmtes gekauftes Teil nur als Durchkontaktiert erhältlich, und die Platine ist auf einem Metallgehäuse montiert. Wenn die Anschlüsse der Hochspannungskomponenten als Durchgangsloch zusammengebaut würden, würde dies einen Hochspannungsüberschlag am Gehäuse erzeugen. Beim Zusammenbau des Bauteils als oberflächenmontierte Top Side dient die Platte als Isolierung.

## Sperren von Pad Details im Footprint-Editor

Im **Footprint**-Editor gibt es für **Pad Properties** jetzt ein Kontrollkästchen **Lock Details**. Dadurch wird verhindert, dass die physischen Details auf einem Pad im Design bearbeitet werden.

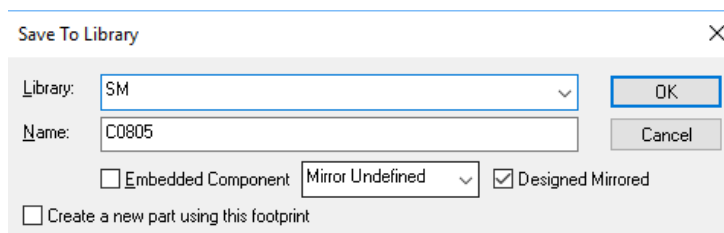


Wenn dieses Kontrollkästchen aktiviert ist, wird das Pad auf dem Footprint im Design gesperrt und seine Eigenschaften ausgegraut. Die Einstellung findet sich unter **Physical Details: > Override Locked**:



## Gespiegelte Footprints im Footprint-Editor

Im Footprint-Editor können Sie einen Footprint als **Defined Mirrored** definieren. Dies bedeutet, dass er so gestaltet ist, wie er beim Spiegeln angezeigt wird.

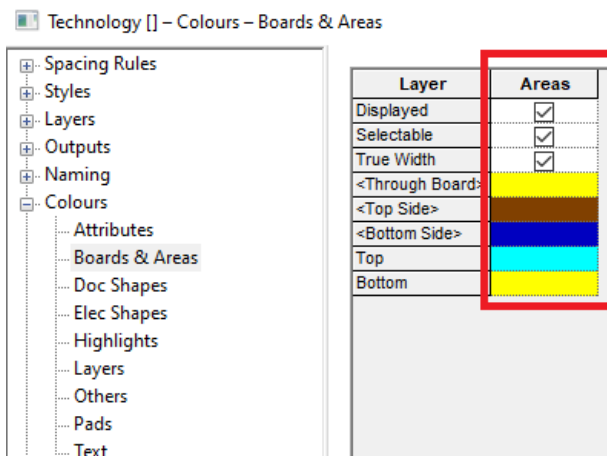


Wenn das Kontrollkästchen **Designed Mirrored** aktiviert ist, ist die Ausrichtung des Footprints, wie im Editor definiert, der gespiegelte Status. Es ist wahrscheinlich, dass Sie auch den Status **Mirrored** wie oben beschrieben festlegen möchten.

Der Normalzustand besteht darin, dieses Kontrollkästchen nicht zu aktivieren.

## Area Farbe im PCB Doc Symbol Editor

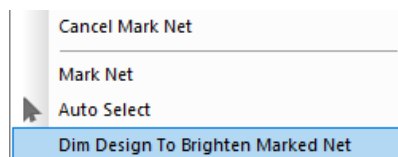
Area Farben können jetzt im PCB-, Footprint- und Doc Symbol Editor definiert werden.



## Hintergrund Dimmen auf Mark Net

Im PCB-Editor gibt es eine neue Funktion, mit der Sie das Dimmen des Hintergrund umschalten können, während Sie **Mark Net (Selected Net)** im Latch-Modus verwenden. Dieser Schalter wird in diesem Modus im Kontextmenü aufgelistet.

Klicken Sie im Mark Net-Modus mit der rechten Maustaste und schalten Sie **Dim Design To Brighten Net** ein.



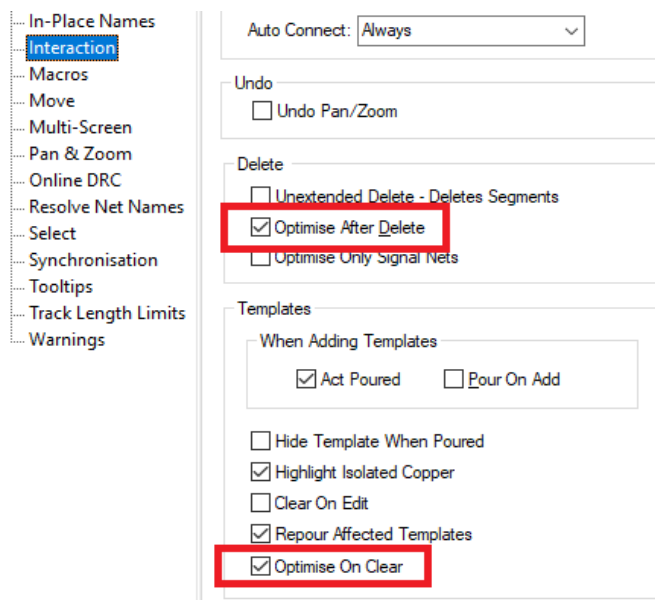
## Multithreading für Copper Pour

Die Option **Pour All Templates** kann jetzt mehrere Threads verwenden. Bei großen oder komplexen Designs oder Designs mit vielen **Templates** beschleunigt dies die Verarbeitung erheblich.

Die Auswahl **Enable Threads** für **Copper Pour** wurde dem Dialog **Options > General** hinzugefügt. Diese Einstellung wird von allen Multithreading-Technologien in Pulsonix verwendet.

## Multithreading für Optimize nach Löschen aller Templates

Beim Optimieren von Netzen, nachdem alle Vorlagen gelöscht wurden, können jetzt mehrere Threads verwendet werden. Die Optimierung von Netzen wird durchgeführt, wenn die Funktion **Clear All Templates** ausgeführt wird. Die Optimierung wird auch unter **Options > Interaction > Optimize On Clear** gesteuert. Bei Designs mit großen Netzen wird durch Deaktivieren dieser Option das Löschen von Vorlagen erheblich beschleunigt.



Die Auswahl zum Aktivieren von Threads für die Optimierung nach dem Löschen aller Vorlagen wurde dem Dialogfeld **Options > General** hinzugefügt. Diese Einstellung wird von allen Multithreading-Technologien in Pulsonix verwendet.

## Multithreading für DRC nach Stil ändern mehrerer Styles

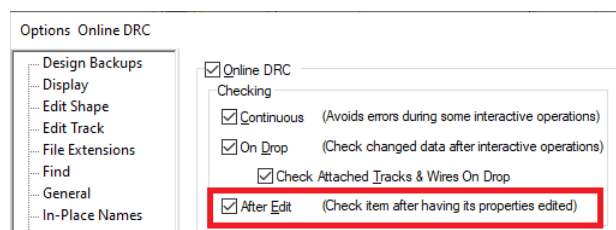
Der DRC kann jetzt, nach dem Ändern der Stile vieler Elemente, mehrere Threads verwenden.

Die Auswahl **Enable Threads** für **Design Rules Checking** wurde **Options > General** hinzugefügt. Diese Einstellung wird von allen Multithreading-Technologien in Pulsonix verwendet.

## Leistungsverbesserung beim Change Style

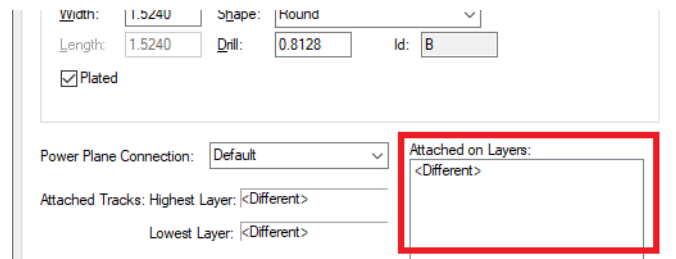
### Einen Stil ändern

Das Ändern eines Stils wird jetzt als DRC-Aktion nach dem Bearbeiten klassifiziert. Wenn diese Option in **Options > Online-DRC** deaktiviert ist, wird der DRC nach dem Ändern des Stils nicht ausgeführt.



## Auf verschiedenen Lagen angeschlossene Vias

Wenn für mehrere Vias, die auf unterschiedlichen Lagen angebunden sind, die Properties geöffnet werden, wird der **<Different>** im Listenfeld **Attached on Layers:** angezeigt. Dadurch wird das Öffnen des **Via Properties** Dialog viel schneller, wenn viele Durchkontaktierungen ausgewählt sind.



## Multi-Threading für den Design Rule Check

Beim **DRC** können jetzt mehrere Threads verwendet werden, wenn Abstandsprüfungen durchgeführt werden.

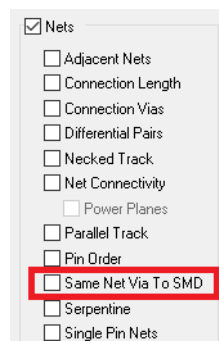
Die Auswahl zum Aktivieren von Threads für die Überprüfung von Entwurfsregeln wurde **Options > General** hinzugefügt.

## Neue Design Rule Checks

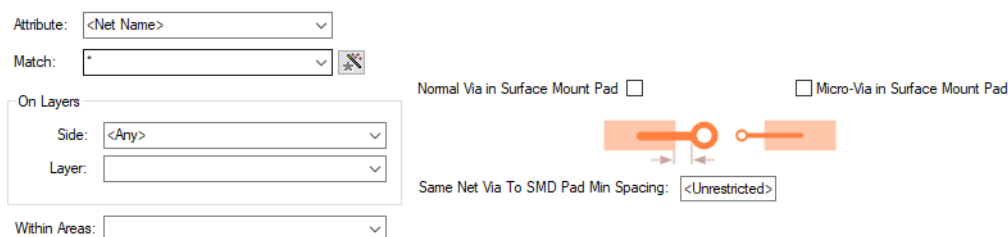
Die **DRC**-Dialoge für PCB, Footprints und Panels wurden aus Gründen der Übersichtlichkeit neu angeordnet. Die Optionen unter den einzelnen Kategorien sind jetzt in alphabetischer Reihenfolge sortiert. Die Kategorie Testpunkte wurde aus Gründen der Übersichtlichkeit von der Fertigung getrennt.

## Same Net Via To SMD

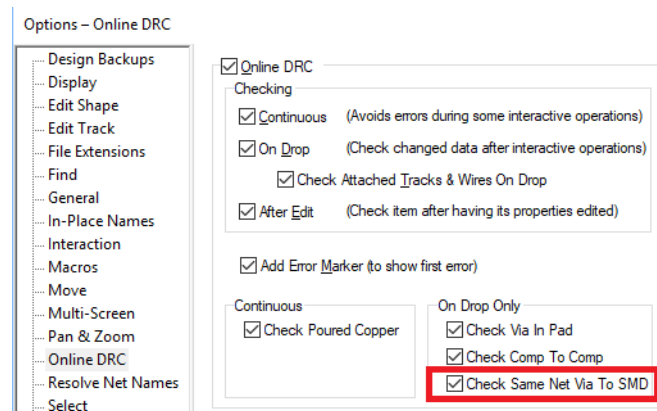
Im **DRC** gibt es eine neue Option zum Überprüfen des Abstands zwischen Vias- und SMD-Pads im selben Netz.



Der **Same Net Via To SMD Pad** Abstand wird in **Technology > Rules-DFM/DFT > Via** definiert.

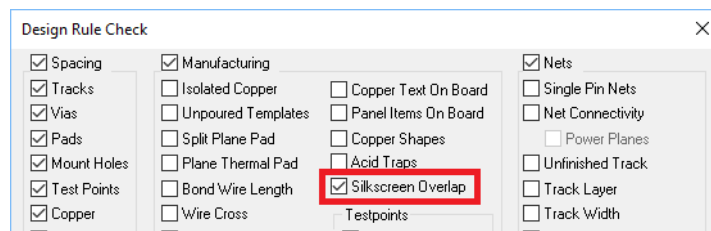


Dies kann auch in **Options > Online-DRC** aktiviert werden, indem das **Check Same Net Via To SMD** Kontrollkästchen aktiviert wird. Bei Verwendung von **Online DRC** werden auch die Abstände angezeigt.



## Silkscreen Overlap

Im **DRC** gibt es eine neue Option, mit der nach Pads gesucht werden kann, die von Silkscreen überlappt werden.



## DRC zeigt im Bericht seine Bearbeitungszeit an

Der DRC-Bericht zeigt nun die Zeit an, die zur Durchführung der Prüfung benötigt wurde. Sie befindet sich in der Zusammenfassung am Ende des Berichts.

Total:

7 Board to Component Error (B-Cm)

1 Board to Copper Error (B-C)

223 Board to Pad Error (B-P)

54 Board to SMD Pad Error (B-SM)

4 Component to Component Error (Cm-Cm)

47 SMD Pad to SMD Pad Error (SM-SM)

**Checking took 0.657 Seconds**

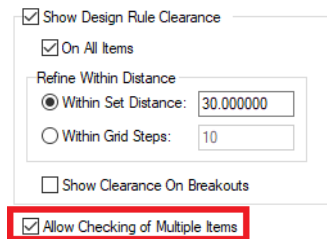
Number of errors found : 336

## Änderungen an Online DRC

### Anzeige der Abstandsregel für mehrere Objekte

Sie können jetzt die Abstandsregel sehen, wenn Sie mehrere Elemente verschieben, z. B. mehrere Tracks oder mehrere Komponenten.

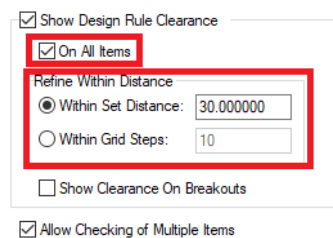
Im **Options > Online DRC** wurde **Allow Checking of Multiple Items** hinzugefügt.



### Änderungen an der Show Design Rule Clearance

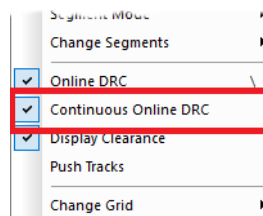
In **Options > Online-DRC** wurde der **Display Clearances** Abschnitt geändert. Anstelle von drei Optionsfeldern für **On All Items**, **Within Distance** und **Within Grid Steps** ist **On All Items** jetzt ein Kontrollkästchen. Dies ermöglicht das Verfeinern der Abstände, wenn eine Auswahl mit mehreren möglichen Abständen verschoben wird. Wenn diese Option aktiviert ist, werden die Abstände für das ausgewählte Objekt angezeigt. Wenn jedoch ein anderes ausgewähltes Objekt innerhalb des definierten Abstands oder der Rasterschritte eines Objekts liegt, zu dem es einen anderen Abstand hat, ändert sich der Abstand zu diesem Objekt.

Die **Refine Within Distance** - Wörter wechseln je nach Auswahl des **On All Items** Kontrollkästchens zwischen diesem und **Only Within Distance**.



### Schalter für kontinuierlichen Online DRC zum Kontextmenü hinzugefügt

Dem Kontextmenü wurde ein neuer Schalter hinzugefügt, um den **Continuous Online DRC** ein- oder auszuschalten. Auf diese Weise können Sie den kontinuierlichen Modus anhalten, damit Fehler hinzugefügt werden dürfen (während Sie den **On Drop**-Modus verwenden), ohne den Options > Online DRC Dialog verwenden zu müssen.



**Tipp:** Dieser Toggle Befehl liegt auch auf dem Hotkey 'A'.

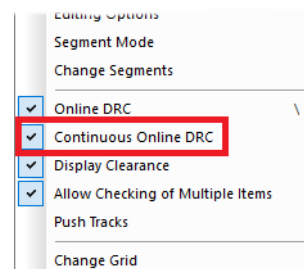
## End Track On Via' Clearances

### Kontinuierliche DRC- und Via-Fehler

**Via Spacing Clearances** werden jetzt für Vias angezeigt, die beim Bearbeiten eines Tracks mit der **End Track On Via** Option hinzugefügt wurden. Mit eingeschaltetem **Online DRC** und einem Via am Track-Ende, wird die angezeigte **Clearance** auf die Fehlerfarbe umgeschaltet, sobald das Via die Abstandsregel verletzt.

Die Abstände für das Via wird bei Verwendung von **End Track On Via** nur angezeigt, wenn **Allow Checking Of Multiple Items** aktiviert ist.

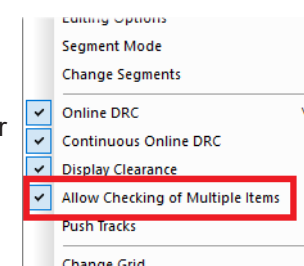
Wenn **Continuous Online DRC** deaktiviert ist, verwenden die Clearances die Fehlerfarbe, wenn entweder das Via oder die Leiterbahn die in der Technologie definierten Abstandsregeln verletzt. Wenn **Continuous Online DRC** aktiviert ist, wird die Leiterbahn daran gehindert, Abstandsregeln zu verletzen, und das Via färbt die Clearances in der Fehlerfarbe, wenn diese Abstandsregeln verletzt werden.



### Überprüfung von mehreren Objekten zulassen

**Allow Checking of Multiple Items** wurde dem Kontextmenü hinzugefügt, wenn **End Track On Via** verwendet wird. Wenn diese Option nicht aktiviert ist, werden nur die Abstände für die Leiterbahn angezeigt. Wenn diese Option aktiviert ist, werden die Abstände zwischen der Leiterbahn und dem Objekt oder der Durchkontaktierung und dem Objekt angezeigt, je nachdem, welcher Verstoß am nächsten ist.

Wenn die Abstände für alle Elemente (**all items**) angezeigt werden, wird der Abstand für die Leiterbahn angezeigt, und die Abstände für die Durchkontaktierung werden angezeigt, wenn sich die Durchkontaktierung innerhalb der, unter **Options > Online-DRC > Refine within distance**, definierten Entfernung befindet.

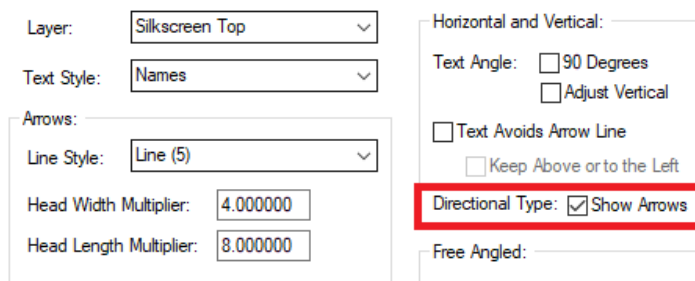


Diese Option funktioniert für **End Track On Via**, **End Track On Testpoint Via** und **End Track On Testpoint Pad**.

## Änderungen an den Dimensions (Bemassung)

### Ausblenden der Pfeile auf einer Richtungsbeimassung

Sie können jetzt die Pfeile an einer gerichteten orthogonalen Bemassung ausblenden. Ein neues **Directional Type: Show Arrows**, Kontrollkästchen, auf der **Defaults Dimension** Seite ermöglicht das Ein- oder Ausblenden von Pfeilen.

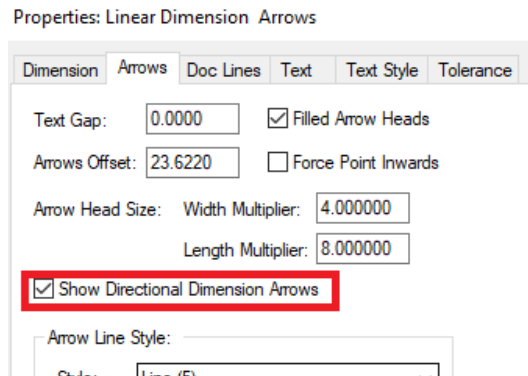


Wenn Sie eine neue gerichtete Bemaßung hinzufügen, werden die Pfeile abhängig von dieser Einstellung angezeigt.



**Show Arrows checked****Show Arrows unchecked**

Wenn Sie im Design eine gerichtete Bemaßung auswählen und **Properties** öffnen, enthält die Seite **Dimension Arrows** jetzt das Kontrollkästchen **Show Directional Dimension Arrows**, mit dem die Pfeile für die ausgewählten Bemaßungen angezeigt oder ausgeblendet werden können.



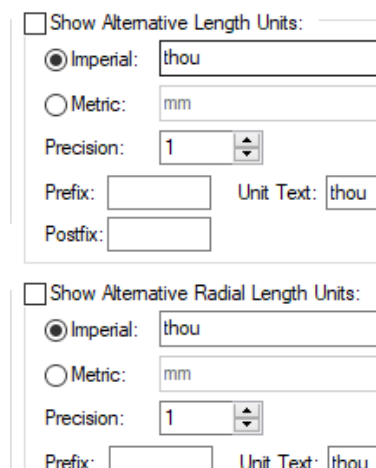
## Lineare und radiale Abmessungen - Anzeigen von metrischen und imperiale Einheiten

Lineare und radiale Bemaßungen können sowohl metrische als auch imperiale Einheiten für dieselbe Bemaßung anzeigen.



Zusätzliche Kontrollkästchen **Show Alternative Length Units** und **Show Alternative Radial Length Units** wurden zur **Defaults Dimension Units** Seite hinzugefügt.

Bei Auswahl dieser Option wird der Text für alternative Einheiten nach dem Text für den Abstand der normalen Bemaßung hinzugefügt, der im Präfix- und Postfix-Text enthalten ist, z. B. **4141 thou (22.61 mm)**. Klammern und Formatierungen können mithilfe von Präfix- und Postfix-Einträgen hinzugefügt werden.

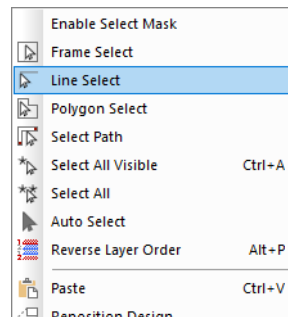


Wenn Sie im Entwurf eine lineare oder radiale Bemaßung auswählen und deren Properties öffnen, enthält die Seite Dimensions jetzt das **Show Alternative Units** Kontrollkästchen, mit dem Sie die für die ausgewählten Bemaßungen angezeigten alternativen Einheiten ändern können.

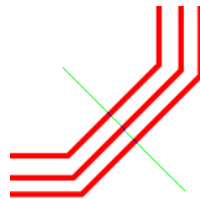
Es gibt einen neuen Abschnitt, um dies zu berücksichtigen:

## Line Select Modus

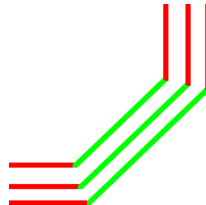
Wenn im Design nichts ausgewählt ist, klicken Sie mit der rechten Maustaste, und der neue Auswahlmechanismus für die Linienauswahl (**Line Select**) ist verfügbar. Wenn bereits etwas ausgewählt ist, befindet es sich im Unterordner **Select**. Verwenden Sie diese Option, um eine gerade Linie zu zeichnen und nur Elemente auszuwählen, die diese Linie kreuzen.



Nach der Auswahl aus dem Menü zeichnen Sie die Linie über die Elemente, die Sie auswählen möchten.



Die Auswahl wird dann getroffen:



Halten Sie wie bei **Frame Select** die **Strg**-Taste gedrückt, um die Auswahl zu ändern. Verwenden Sie die Umschalttaste, um die Auswahl auf ganze Elemente zu erweitern.

## Änderungen an den Modi Frame Select und Polygon Select

Sowohl der **Frame Select**- als auch der **Polygon Select**-Modus wirken sich nun auf einzelne Tracksegmente aus, um die Segmentauswahl vielseitiger zu gestalten. Dies verwendet die Einstellung unter **Options > Select Page: Select if Completely Framed**.



## Änderungen am Doppelklick zum Bearbeiten der Gehrung

Der Doppelklick auf eine Gehrung (**Edit Mitre**) wurde geändert, sodass sie unabhängig von der Gehrungsgröße in den **Edit Mitre** wechselt. Der Edit Mitre Modus ist auch im Kontextmenü für eine ausgewählte Gehrung verfügbar.

Zum Anpassen mehrerer Gehrungsecken, z. B. der von parallelen Linien, funktioniert diese Änderung in Verbindung mit den drei oben beschriebenen Auswahlmodi (Line, Frame und Polygon).

In Version 10.5 wurde diese Funktion geändert, diese Änderung wurde in Version 11 rückgängig gemacht.

## Insert PCB Track ist nun reaktionsschneller

Das Einrasten auf eine Linie, die orthogonal zum Ziel ist (Element am Ende der Verbindung oder der Punkt zwischen den beiden Verbindungen, wenn ein Differentialpaar vorhanden ist), reagiert jetzt schneller und ist einfacher zu fangen, wobei die Pad-Mitte auf der orthogonalen Spur bleibt.

Sie können jetzt auch vermeiden, in die Pad-Mitte zu schnappen, indem Sie die **Umschalttaste** gedrückt halten, während Sie den Track bewegen.

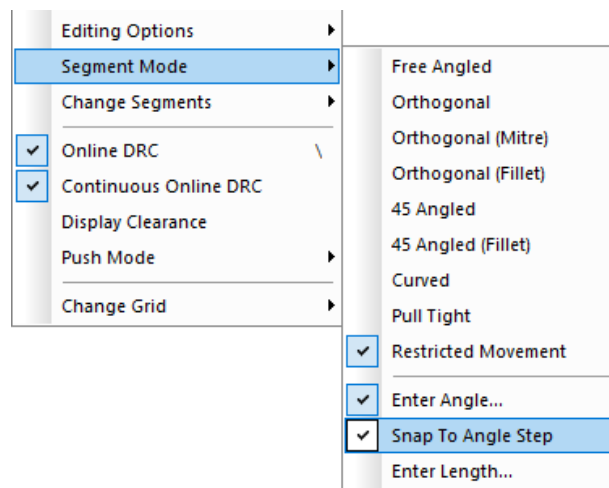
## Restricted Movement Segment Modus – Snap To Angle Step

Wenn Sie eine Leiterbahn oder Form im **Restricted Movement Segment** Modus bearbeiten und der beschränkte Winkel nicht Null ist, können Sie die Winkelausrichtung jetzt ändern.

Nach dem Routen im Restricted Movement Segment Modus gibt es im Kontextmenü Segment Mode eine neue Option **Snap To Angle Step**.

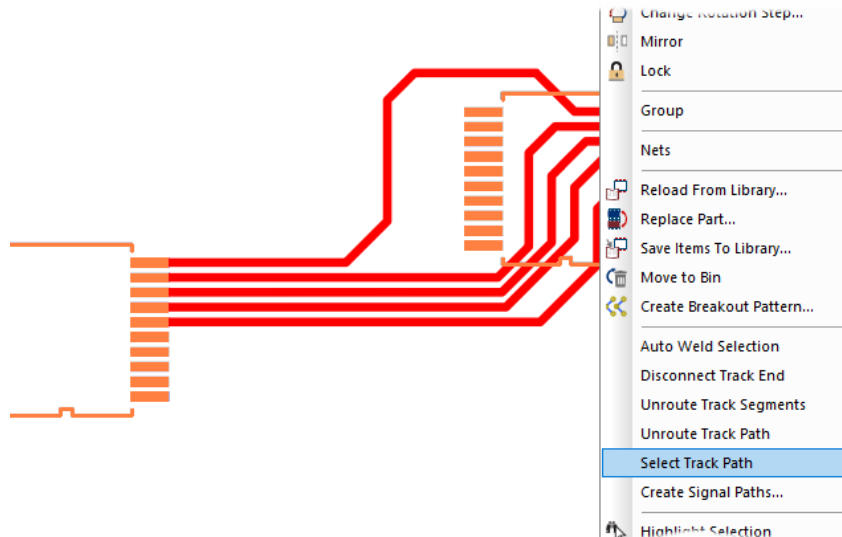
Diese Option wird nur angezeigt, wenn der Fangwinkel ein Vielfaches des beschränkten Bewegungswinkels ist.

Deaktivieren Sie diese Option, um einen 45-Grad-Schritt in Bezug auf den beschränkten Bewegungswinkel zu aktivieren (wie zuvor). In diesem neuen Modus können Sie ein beliebiges Vielfaches von 30 Grad einstellen. Bisher wurde nur der eingegebene Winkel und jeder 45-Grad-Schritt von diesem Winkel (30, 75, 120 ...) erfasst.



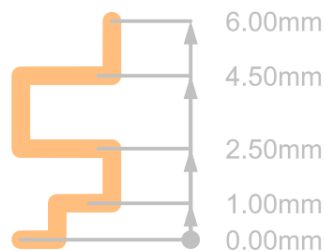
## Select Track Paths durch Auswahl der Komponente

Wenn im **Select** Modus zwei oder mehr Komponenten ausgewählt sind und Sie mit der rechten Maustaste klicken, wird im Kontextmenü **Select Track Path** angezeigt. Wenn Sie dies auswählen, wird die aktuelle Auswahl deaktiviert und alle direkten Leiterbahnpfade zwischen den zuvor ausgewählten Komponenten werden ausgewählt.



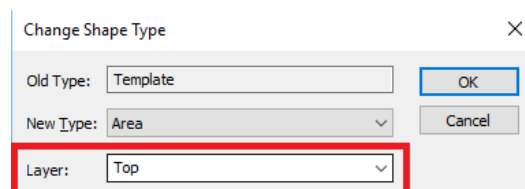
## Copy / Paste in neuen Shape Type

Sie können jetzt eine einzelne Leiterbahn als generische Doc-Form kopieren und einfügen. Auf diese Funktion kann zugegriffen werden, wenn Sie **Insert Doc Shape** und dann **Paste** verwenden, bevor Sie mit dem Zeichnen einer Form beginnen. Die ausgewählte und kopierte Leiterbahn wird als **Doc Shape** eingefügt.



## Lagensteuerung zum Ändern des Formtyp

Sie können die Lage jetzt im **Change Shape Type** Dialog über das **Layers** Dropdown-Listenfeld ändern. Bisher war ein Lagenwechsel nur mit einer anderen Option oder einem anderen Dialog möglich



## Pad Auto Necking

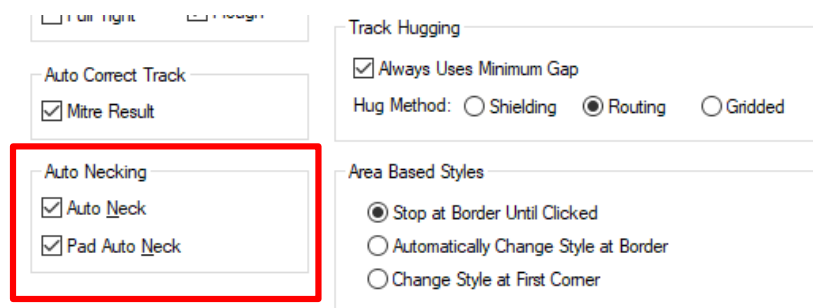
Den **Technology > DFM / DFT**-Regeln wurde eine neue Regelseite mit dem Namen **Pad Track Neck** hinzugefügt. Dies ist speziell für das Einschnüren von Leiterbahnen in und aus Pads.

Mit dieser Regel können Sie eine **Pad Track Percentage** definieren, die den Prozentsatz der eingeschnürten Leiterbahnbreite im Vergleich zur Pad-Breite angibt (wenn beispielsweise die Pad-Breite 50 und der Prozentsatz 80% beträgt, beträgt die Leiterbahnbreite 40).

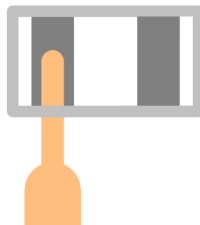
Die **Option Min Length** definiert die Länge des eingeschnürten Segments. Diese Länge wird vom Rand des Pads bis zur Spitze der breiten Leiterbahn gemessen. Die Abschlussform berücksichtigt diese neue Berechnung der Länge auch bei der Erstellung einer eingeschnürten Abschlussform.

Die **Global Pad Track Neck Rules** im unteren Bereich enthalten die Option **Always Create Style With Correct Width**. Wenn diese Option deaktiviert ist, wird beim Erstellen der eingeschnürten Leiterbahn und wenn der Stil noch nicht im Design enthalten ist, eine Meldung angezeigt, in der Sie gefragt werden, ob Sie den Stil hinzufügen möchten. Wenn die Option aktiviert ist, wird der Stil ohne Warnung hinzugefügt.

Damit diese Regel wirksam ist, müssen Sie die Option im **Options > Edit Track** Dialog bearbeiten und **Auto Neck** aktiviert haben. Sie kann auch im Kontextmenü aktiviert werden, wenn Sie eine Leiterbahn bearbeiten.



Während des Betriebs sieht es folgendermaßen aus, wenn Sie auf eine Ecke klicken:



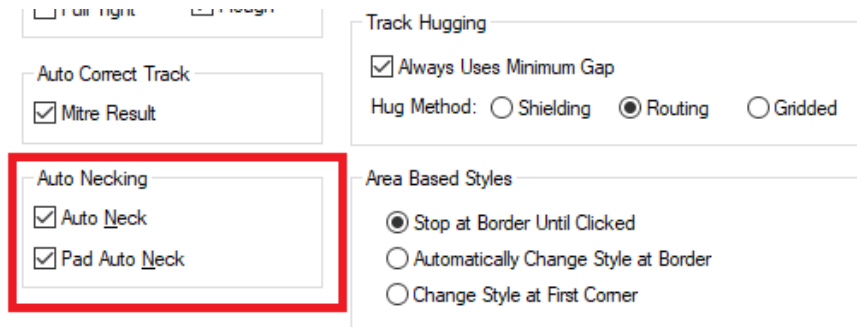
Wenn das Kontrollkästchen **Always Create Style With Correct Width** aktiviert ist und ein neuer **Track Style** hinzugefügt werden muss, wird ein Warndialog angezeigt

Der neue **Track Style** wird mit einer prozentualen Breite im Verhältnis zu der des gerade verlassenen Pads erstellt.

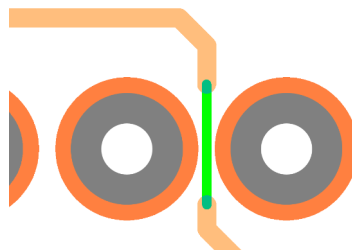
## Auto Necking

Leiterbahnen können jetzt zu und von Pads oder durch Lücken schlüpfen, die normalerweise einen DRC-Fehler verursachen würden. Es kann beim Routing an einer beliebigen Stelle im Design verwendet werden und verschmälert das aktuelle Segment, um DRC-Fehler zu vermeiden. Sobald die Problemstelle vermieden wurde, kehrt die Leiterbahn zum regulären Stil zurück und man kann dann das Routing fortsetzen.

Sie können diese Funktion unter **Options > Edit Track** bearbeiten und durch Auswahl von Auto Neck aktivieren. Sie kann auch im Kontextmenü aktiviert werden, wenn Sie eine Leiterbahn bearbeiten.

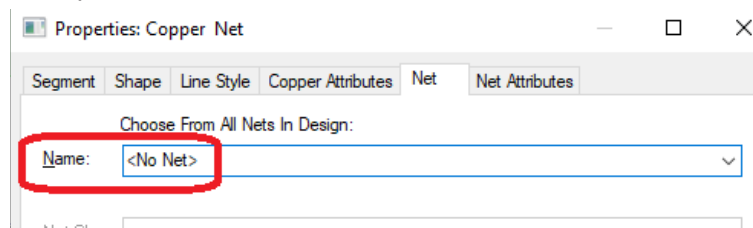


Wenn Sie eine Leiterbahn in der Nähe eines Pads bearbeitet wird und eine mögliche Verletzung vorliegt, wird das Einschnüren ausgeführt:



## Netz ein Element im Net Properties Dialog hinzufügen

Sie können jetzt Eigenschaften verwenden, um einem Netz ein Element hinzuzufügen, z. B. eine Kupferform oder ein Template.



Ein Element, das sich nicht in einem Netz befindet, wird als **<No Net>** angezeigt. Wenn Sie das in einen Netznamen ändern, wird es zum ausgewählten Netz hinzugefügt. Wenn Sie den Netznamen löschen, wird er einem Standardnetz hinzugefügt, aber Sie werden zuerst gefragt.

Wenn sich mehrere Elemente in unterschiedlichen Netzen befinden, wird es jetzt als **<Different>** angezeigt (während es bisher leer war).

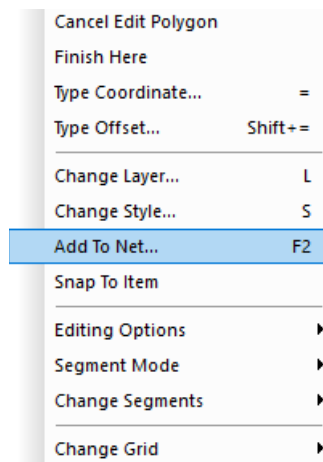
Durch Eingabe eines einzelnen Netznamens werden die Netze zu einem Netz zusammengeführt (nachdem Sie nach dem Zusammenführen gefragt wurden).

Wenn mehrere Netze oder mehrere **<No Nets>** vorhanden sind und der Netzname gelöscht wird, werden Sie gefragt ob Sie Standardnetznamen wünschen, ob Sie alle Netze zu einem Standardnetz zusammenführen oder mehrere Netze erstellen möchten.

**(Hinweis:** In Schaltplänen werden Sie nicht gefragt und es werden immer individuelle Standardnetze erstellt).

## Fügen Sie dem Netz beim Einfügen Copper und Templates hinzu

Während Sie Ihrem Design **Copper** oder **Templates** hinzufügen, können Sie diese jetzt mit der **Add To Net** Option aus dem Kontextmenü zu einem Netz hinzufügen.



Dies kann entweder vor dem Start des ersten Punkts oder während des Hinzufügens der Form erfolgen. Wenn Sie ein ähnliches Objekt vorausgewählt haben, wird das Netz daraus entnommen.

Wenn Sie beim Hinzufügen der Form den Netznamen ändern oder aus dem Netz entfernen möchten, verwenden Sie die **Change Net** Option aus dem Kontextmenü und bearbeiten Sie den Namen oder entfernen Sie ihn im Dialog.

## Highlight Farbe für nicht angeschlossenes Kupfer

Eine neue Kategorie für **Non-Connecting Copper** wurde in **Highlights > PCB Colours** hinzugefügt.

Der **Non Connecting** Schalter in **Technology > Copper Pour Rules** und **Copper Shape Properties** bewirkt, dass isolierte Kupferbereiche als nicht verbunden markiert werden. Das bedeutet, dass es isoliert bleiben kann und nicht Teil des Netzanschlusses ist, obwohl es immer noch den gleichen Netznamen behält. Damit kann z.B. das Kupfer auf der Platine maximiert werden.

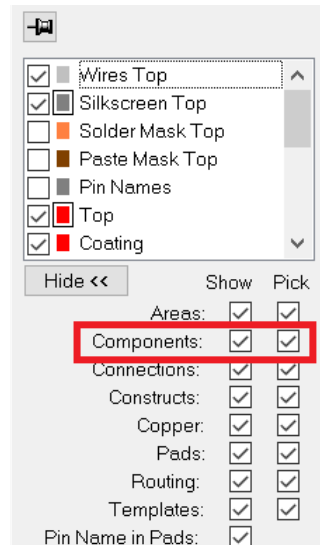
Branch Point Via	<input type="checkbox"/>	
Bus Tracks	<input checked="" type="checkbox"/>	
Clearances		
Component Pad 1	<input type="checkbox"/>	
Differential Pair Path	<input type="checkbox"/>	
Differential Paired Tracks	<input checked="" type="checkbox"/>	
Highlight		
Highlight 'Fail'		
Highlight 'Pass'		
Highlight 'Unchecked'		
Highlight 'Warning'		
Locked Track Segments	<input type="checkbox"/>	
Marked Net		
Non Connecting Copper	<input checked="" type="checkbox"/>	
Not Fitted	<input checked="" type="checkbox"/>	

## Reversed View Status speichern

Wenn in Ihrem Design die **Reversed View** aktiviert ist, wird dieser Status jetzt gespeichert, wenn **Save** oder **Save As** verwendet wird. Das bedeutet, dass das Design beim erneuten Öffnen in der Reversed View angezeigt wird.

# Components Filter in der Layers Bar

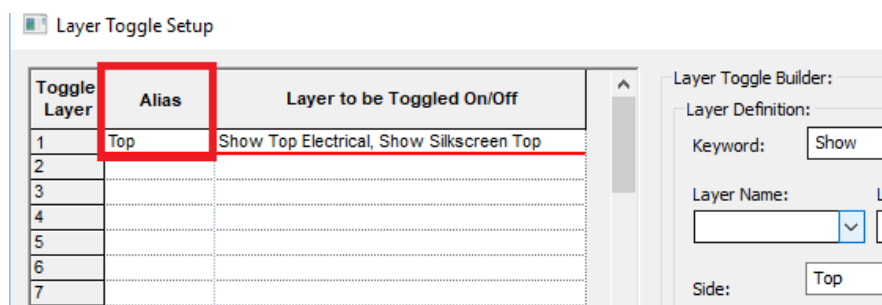
Im **Filter** Abschnitt der **Layers Bar** können Sie jetzt den **Show** - und **Pick**status von Komponenten umschalten:



## Toggle Layers Änderungen

### Alias Zuordnungen

**Layer Toggle** Befehlen kann jetzt ein Alias-Name zugewiesen werden; Dies ermöglicht kurze und besser lesbare Beschreibungen des Befehls. Diese Namen können im **Layer Toggle Setup** Dialog definiert werden.



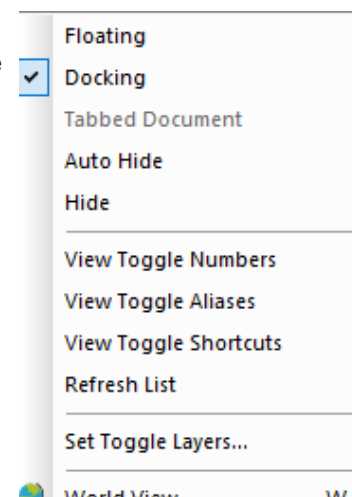
Layer Toggle Alias-Namen können in der neuen **Toggle Layer Bar** (siehe unten) angezeigt werden.

### Neue Toggle Layers Bar

Eine neue andockbare **Toggle Layers Bar** wurde hinzugefügt. Auf diese Weise können Sie während des Entwurfs jede Ihrer definierten Lagenwechsel im Handumdrehen aktivieren.

Über die Schaltfläche **Setup** gelangen Sie zum **Setup Toggle Layers** Dialog, in dem Sie die **Toggle Layer** definieren können.

Wenn Sie mit der rechten Maustaste auf die **Toggle Layers Bar** klicken, ist ein Kontextmenü verfügbar:





Drei aktive Einstellungen ermöglichen es Ihnen, zusätzliche Informationen anzuzeigen, wenn sie im **Toggle Layers** Dialog in der **Toggle Layers Bar** definiert wurden: **View Toggle Numbers**, **View Toggle Aliases** und **View Toggle Shortcuts**. Der Schalter **Set Toggle Layers** führt Sie dorthin, wo diese definiert werden können.

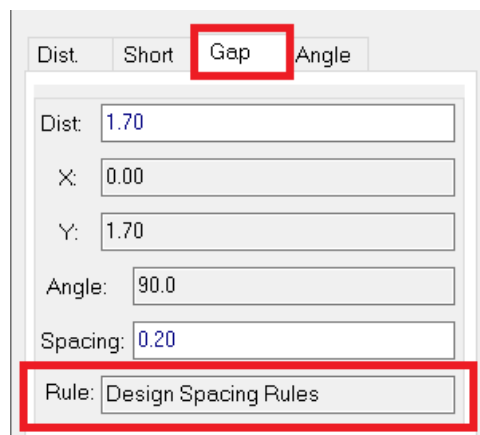
## Neuer Toggle Plane Befehl

Ein neuer Befehl wurde hinzugefügt, um die Anzeige von **Powerplanes** ein- und auszuschalten.

Wenn Sie eine Versorgungslage namens Ground haben, erstellen Sie einen **Toggle Plane** Ground. Dadurch wird der Powerplane-Anzeigestatus dieser Lage auf die gleiche Weise umgeschaltet, wie Sie beim Klicken auf das kleine Symbol auf der Lage in der **Layers Bar** erhalten.

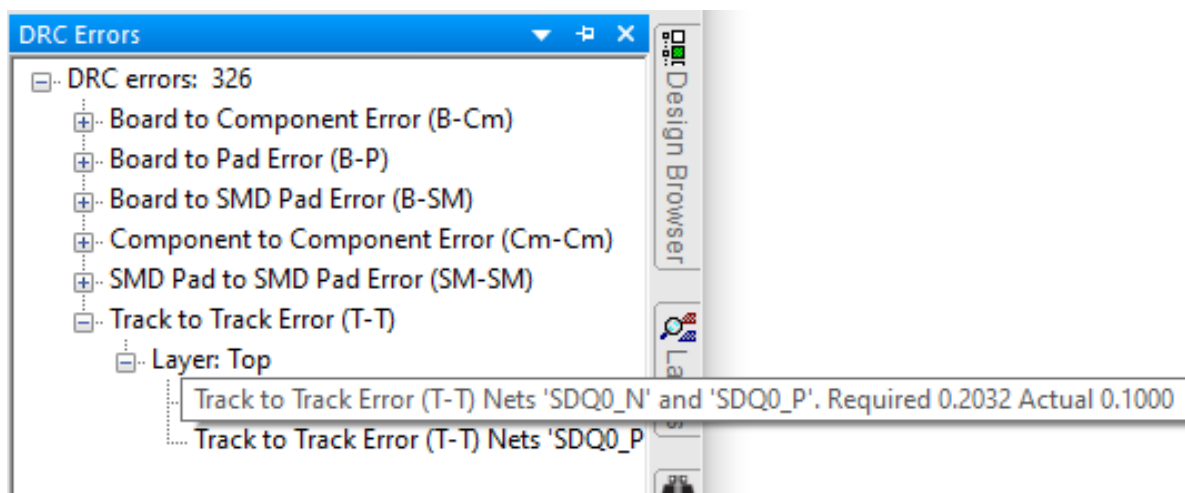
## Measure Bar zeigt Spacing Rule

Der **Measure Bar** zeigt nun die Regel an, die dem berechneten Abstand entspricht.



## Error Bar - Tooltip verfügbar für die Error Rule

Wenn in der **Errors Bar** ein Fehlermarker angezeigt wird, kann die verletzte Regel in einem **Tooltip** angezeigt werden, indem man mit der Maus über den Marker fährt. Dies ist verfügbar, wenn der vollständige Fehlername nicht angezeigt werden kann.

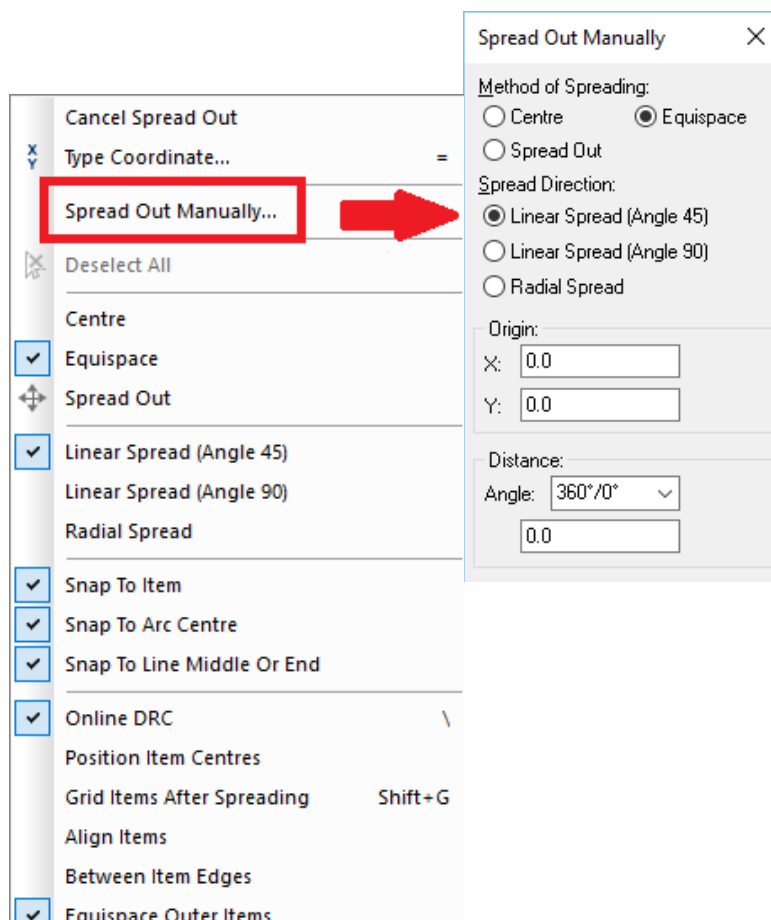


## Behalten Sie die vorhandene Rotation in den Positionen der Swap-Komponenten bei

Unter **Utilities > Swap Component Positions**, gibt es im Kontextmenü eine neue Funktion, die während der Verwendung dieser Option verfügbar ist. Sie können jetzt eine vorhandene Drehung beibehalten, wenn die **Keep Existing Rotation** Option aktiviert ist. Dadurch können ausgetauschte Komponenten ihre ursprünglichen Drehungen beibehalten, ihre Positionen jedoch weiterhin ändern. Wenn diese Option deaktiviert ist, werden die Positionen der Tauschkomponenten wie zuvor abgeschlossen (Rotationen werden geändert, um der ausgetauschten Komponente zu entsprechen).

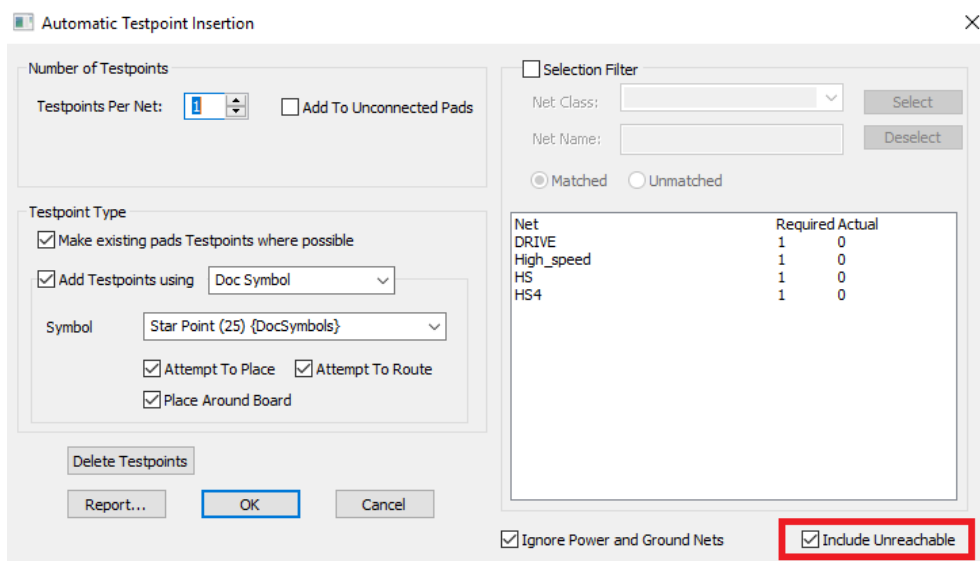
## Änderungen der Spread-Out-Option

Die **Spread Out** Funktion ist nun über das **Utility** Menü verfügbar und besitzt jetzt einen begleitenden **Spread Out Manually** Dialog, auf den über das Kontextmenü zugegriffen werden kann. Dies ermöglicht spezifischere Änderungen der Dimensionen und des Abstands sowie Verfeinerungen der Parameter.



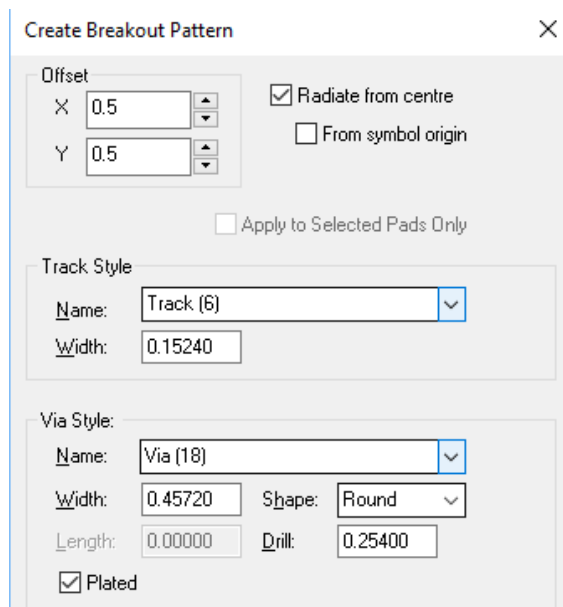
## Auto Insert Testpoints-Nicht erreichbare Testpunkte einschließen

Im **Menü Tools > Auto Insert Testpoints** gibt es jetzt eine Option, um zuvor platzierte unerreichbare Testpunkte einzuschließen.



## Erstellen eines Breakout Pattern (BGA Fanout) im PCB

Innerhalb des PCB-Designs gibt es jetzt im **Tools**-Menü einen Befehl namens **Create Breakout Pattern**. Der wird verwendet, um Fanouts innerhalb des Designs zu erstellen, ohne dass zuerst ein Breakout-Pattern im Footprint erstellt werden muss. Um die Option zu verwenden, wählen Sie eine Komponente oder ein Pad auf der Komponente aus und verwenden Sie die Option **Create Breakout Pattern** im Kontextmenü. Es wird ein Dialog angezeigt, in dem Sie das gewünschte Muster auswählen können: angezeigt, aus der Sie das gewünschte Muster auswählen können:



Der Dialog erstellt nur ein Muster für Komponenten, die mindestens ein Pad haben, das an ein Netz angeschlossen ist und noch keine geroutete Verbindung hat. Beim Anwenden eines Patterns werden keine vorhandenen Leiterbahnen gelöscht oder bearbeitet, die mit Pads auf der Komponente verbunden sind (an diesen Pads werden keine Änderungen vorgenommen).

Beim Anwenden eines Musters wird eine DRC-Prüfung durchgeführt. Wenn Sie **No** wählen, wird das eingefügte Muster entfernt.

Der Befehl für diese Option wurde von **Create Footprint Breakout Pattern** zu **Create Breakout Pattern** geändert. Sie müssen diese erneut zuweisen, wenn Sie sie bereits einer Tastenkombination zugewiesen haben.

Eine weitere Änderung besteht darin, dass Sie diese Option nicht mehr verwenden können, wenn die ausgewählte Komponente in Ihrem PCB-Design bereits Fanouts hat.

## Änderungen des CAM-Plots

### Multithreading für Gerber-Plots

Wenn **CAM Plots** ausgeführt werden, können Gerber-Plots jetzt mit mehreren Threads erstellt werden.

Die Auswahl zum aktivieren mehrere Threads für den CAM Plots Gerber Export wurde dem **Options** Dialog auf der Seite **General** hinzugefügt. Diese Einstellung wird von allen Multithreading-Technologien in Pulsonix verwendet.

### Excellon Setup für minimalen Bohrdurchmesser

Im **CAM Plot > Setup Excellon**, gibt es eine neue Einstellung zum Definieren des **Min Tool Diameters**.

**Setup Excellon**

Drilling Area

Units: mm

Lower Left (X,Y): 0.000 0.000

Upper Right (X,Y): 254.000 254.000

Registration Point

Auto Shift 0.000 0.000

Options:

Format Type:

☒ Format 1

☐ Format 2

☒ Include FMAT format statement

☐ Include FILE\_FORMAT comments

☐ Include Format After Units

☒ Include Drill Sizes

Min Tool Diameter: 0.500

Units Format:

Units: millimetres

Type: Absolute

Omit Zeroes: None

Integer: 3

Decimal: 5

Change Units Format...

OK

Cancel

Dies ist sehr nützlich für die Ausgabe von **Pad Slots** mit speziellen oder komplizierten Formen. Diese Option definiert den kleinsten gültigen Werkzeugdurchmesser, der für diese Formen verwendet wird. Dies wären Formen, die keine regulären Schlitze sind, die mit einem Standardfräser gefräst werden können. Beim Fräsen von anwenderdefinierten Formen wird nicht versucht, diese Formen zu schrumpfen, daher sollte der Bohrer so klein wie möglich sein, entsprechend dem, was Ihr Hersteller fräsen kann.

## Optionale Formatierungsinformationen für die Excellon Ausgabe

Im **CAM-Plot > Setup Excellon**, können Sie optionale Formatierungsinformationen am Anfang der Excellon-Datei einfügen.

**Include FILE\_FORMAT comments** enthält einige Kommentare am Anfang der Datei in der Form **;FILE\_FORMAT=2:5** (wobei 2:5 das Integer:Decimal Format ist), **,INC** ist die Verwendung von Inkremental und **,LZ** ist die Verwendung führender Nullen. Gegebenenfalls erhalten Sie auch einen Kommentar der Form **;TYPE=PLATED** oder **;TYPE=UNPLATED**.

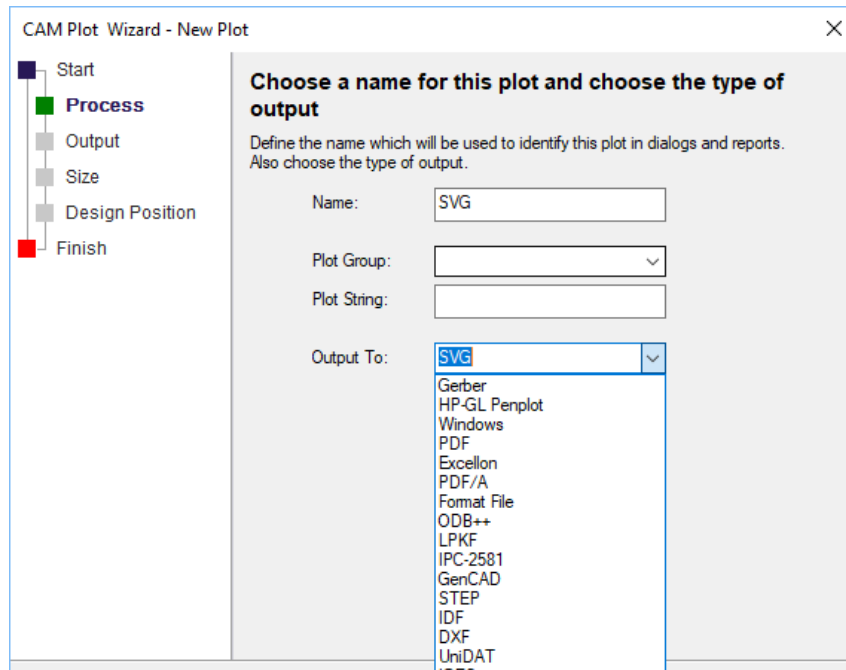
**Include Format After Units** enthält **LZ** (für führende Nullen) oder **TZ** (für folgende Nullen), gefolgt vom Zahlenformat, das für 2.5 als 00.00000 angezeigt wird (z. B. **METRIC,LZ,00.00000**). Dies ist nur relevant, wenn Sie führende oder nachfolgende Nullen verwenden.

## Panel Editor – Reset Layout Befehl

Im **Panel Editor** gibt es einen neuen **Reset Layout** Befehl. Dieser ist im Kontextmenü verfügbar und wird verwendet, um **Panel Gap/Spacing** zwischen Leiterplatten erneut anzuwenden.

## Ausgabe an SVG- Gerät

Über das **Output > CAM-Plot** Menü können Sie jetzt eine SVG-Datei ausgeben. Die SVG-Datei ist eine Vektorgrafik des Designs, das die für Inhalt und Skalierung ausgewählten Standardregeln verwendet. Dies ist sowohl für Schaltpläne als auch für PCB-Designs verfügbar.



Die SVG-Ausgabe ist in der Liste der **Devices** in der Dropdown-Liste verfügbar:

Die CAM-Plots-Tabelle zeigt **SVG** als Gerätenamen an:

CAM Plots									
Plot Settings									
Drill Sizes									
Plot Preview									
Name	Enabled	Group	Device	Process	Scale	Rotate	Mirror	Position	
Top Electrical	<input type="checkbox"/>		Gerber	Layer Top Electrical	1.000	Auto Rotate	<input type="checkbox"/>	Auto Shift	<D
Bottom Electrical	<input type="checkbox"/>		Gerber	Layer Bottom Electrical	1.000	Auto Rotate	<input type="checkbox"/>	Auto Shift	<D
Top Silk Screen	<input type="checkbox"/>		PDF	Layer Silkscreen Top	1.000	Auto Rotate	<input type="checkbox"/>	Auto Shift	<D
Bottom Silk Screen	<input type="checkbox"/>		PDF	Layer Silkscreen Bottom	1.000	Auto Rotate	<input type="checkbox"/>	Auto Shift	<D
<Through Hole>	<input type="checkbox"/>		Excellon	Layer Span <Through Hole>	1.000	Auto Rotate	<input type="checkbox"/>	Auto Shift	<D
<b>SVG</b>	<input checked="" type="checkbox"/>		<b>SVG</b>	<b>Layer Top Electrical</b>	<b>1.000</b>	<b>Auto Rotate</b>	<input type="checkbox"/>	<b>Auto Shift</b>	<b>&lt;D</b>
				Layer Silkscreen Top					

**Hinweis:** SVG steht für Scalable Vector Graphics. Dies ist die vom World Wide Web Konsortium empfohlene Spezifikation für zweidimensionale Vektorgrafiken.

## Ausgabe in ZIP- Datei

Sie können nun alle generierten Ausgabedateien (aus der Option CAM Plot) in eine ZIP-Datei packen.

Im **CAM Plots** Dialog gibt es auf der **Plot Settings** Seite drei neue Kontrollkästchen:

Output Device: Gerber [Setup...] [New...] [Delete] [Save To File...] [Load From File...]

Folder For Output Files: Design Folder [Browse...]

☒ Pack output files into a ZIP  
☒ Remove individual files after ZIP

Output File Names Template: \$(DesignName)\$(PRE)-\$(Variant)\$(PRE)\$(PlotName)\$(POST)

☐ Change Output File Name:

Plot Report ☒ Create A Report  
☒ View When Run ☒ Save With Output Files  
☐ Append To Existing ☐ Save To Reports Folder  
☒ Include In ZIP

Gerber  
Plotting area:  
0.000, 0.000 to 297.000, 210.000 mm  
Registration Point: Auto Shift  
Hardware arcs: Yes  
Hardware fill: Yes  
Extended Fill: Yes  
Include apertures: Yes  
Include format: Yes  
Include mode: Yes  
Include image name (IN): No  
Include image offset (OF): No  
Include image polarity (IP): No  
Include layer/level name (LN): No  
Include layer/level polarity (LP): Yes  
Include X2 Aperture Function: Yes  
Include X2 Generation Software: Yes  
Include X2 File Function: Yes  
Include X2 Part Command: Yes  
Include X2 in GMI comments: No

Aktivieren Sie **Pack output files into a ZIP**, um eine ZIP-Datei aller generierten Ausgabedateien in dem im Abschnitt **Folder for output files** angegebenen Ordner zu erstellen.

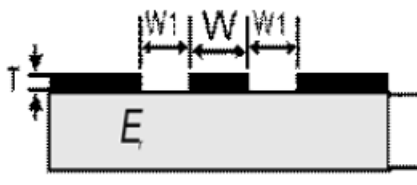
Aktivieren Sie **Remove individual files after ZIP**, um alle erstellten Ausgabedateien zu löschen, sodass nur die ZIP-Datei übrig bleibt.

Aktivieren Sie **Include in ZIP** im **Plot Report**, um auch den **CAM Plot**-Bericht zur ZIP-Datei hinzuzufügen.

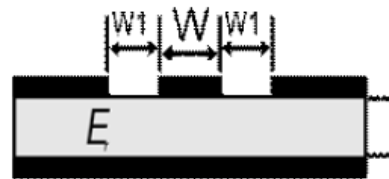
## Track Impedance Calculator

Die **Utilities > Design Calculators** wurden um Differentialpaar-Impedanzberechnungen (CPWG) erweitert..

### Coplanar Waveguide



### Coplanar Waveguide with Ground



### Edge Coupled Coplanar Waveguide with ground



## Design Calculators nimmt nun Werte aus dem Design

Die Dialoge des **Design Calculators** übernehmen jetzt mehr Parameter von der ausgewählten Leiterbahn oder dem Via. Die Dialoge zeigen durch Fettdruck an, welche Werte aus dem Design stammen.

Heat Sink Basic RLCF Convert

Scientific Track Width and Resistance Track Impedance Via Resistance

Calculate: Required Track Width

Inputs:

Track Layer: ☒ External ☐ Internal

Track Thickness: 0 oz (per sq. foot)

Current: 1.2 Amps

Temperature Rise: 10 Celsius (C)

Ambient Temperature: 10 Celsius (C)

Track Length: **4.053** mm

Copper Resistivity: 1.7e-06 Ohm-cm Use Default

Hide

## Neue Materialparameter

Die **Design Calculators** verwenden neue Parameter für die **Electrical Conductivity** und **Dielectric Constant**, die im **Materials** Dialog definiert werden.

Außerdem wurde die Möglichkeit hinzugefügt, für die spezielle Verwendungszwecke **Hole Plating** und **Micro-Via Hole Plating**, ein Material anzugeben. Dies wird im Dialogfeld **Materials** ausgewählt:

Name: Copper 1oz

Used: ☒

Thickness: 0.0350

Electrical Conductivity: S/m

Dielectric Constant (Er):

Special Use: **Hole Plating**

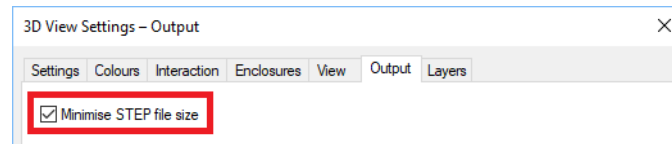




# STEP 3D

## Minimieren der STEP-Dateigröße in der STEP-Ausgabe

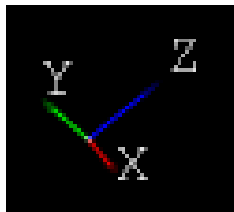
Auf der neuen **Output** Seite der **STEP 3D-Settings** ist eine neue Option **Minimise STEP File Size** verfügbar. Diese reduziert die Größe der generierten STEP-Datei, indem nicht wesentliche parametrische Kurvendaten weggelassen werden. Dies ist standardmäßig aktiviert.



## Verbesserter Trihedron Achsen Indikator für STEP Vorschau & Modelle

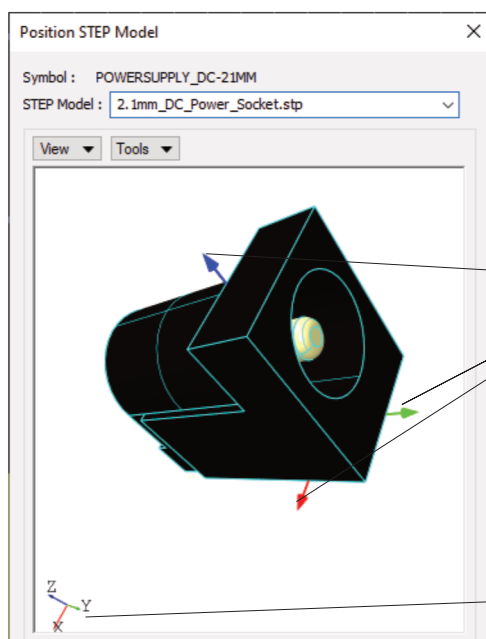
Der alte Knötchen-Achsenindikator wurde durch Standard-Trihedronachsen ersetzt. Darauf werden Pfeile angezeigt, die die positive Richtung vom Ursprung auf dieser Achse angeben, wobei die Farben Rot, Grün und Blau mit den Achsen übereinstimmen.

Neben dem Hauptfenster der 3D-Vorschau wurden die Dreiecksachsen auch zu den **3D View Settings**, **Enclosures (New und Edit Schaltern)** und **Library > STEP Models** hinzugefügt.



## STEP Modell Trihedron Ansicht

Die Modell-Trihedron-Achsen (zusätzlich zu den gesamten Trihedron-Achsen) werden jetzt auch im Footprint-Editor und in den 3D Settings Enclosures > Position STEP Model angezeigt. Die Linien und Kugeln in früheren Versionen wurden durch farblich abgestimmte Pfeilspitzen ersetzt, um die Richtung darzustellen, in die das Modell vom Ursprung weg zeigt.



Diese Pfeilspitzen stimmen mit den Hauptrichtungen der Trihedronachsen am unteren Rand der Vorschau überein.

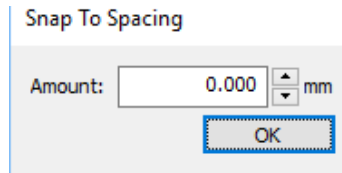
Die Hauptrichtungen der Trihedronachsen.}

## Hinzugefügte Fähigkeit zum Ausrichten von STEP Objekten

In der **STEP Preview** kann im Menü **Extras** ein neuer **Align>** Modus ausgewählt werden. Sie können zwei beliebige Formen, Flächen, Kanten oder Scheitelpunkte (oder eine beliebige Kombination davon) auswählen. Das erste ausgewählte Element wird sofort am zweiten ausgerichtet. Auf diese Weise können Sie ein Element in der 3D-Vorschau auswählen und eine Unterauswahl dieser Form an einer Unterauswahl einer anderen Form ausrichten, sodass sie auf dieser Achse ausgerichtet sind.

Unter der Option **Align>** stehen vier neue Modi zur Auswahl: **Snap To**, **Align by X**, **Align by Y** und **Align by Z**.

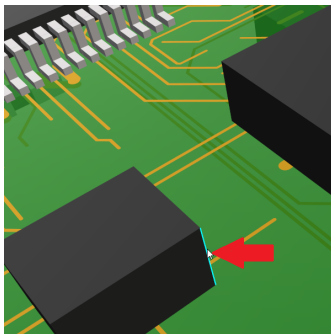
Wenn einer dieser Modi ausgewählt ist, kann der Schwellenwert des Abstands jetzt vor dem Ausrichten auf einer Achse oder dem Einrasten festgelegt werden. Dies bedeutet, dass die beiden ausgewählten Punkte nach der Operation genau diesen Abstand voneinander haben. Im **Snap to Spacing** Dialog wird der Wert definiert. Der Dialog ist mit dem Standardwert für die Abstandsregel aus dem PCB-Design voreingestellt.



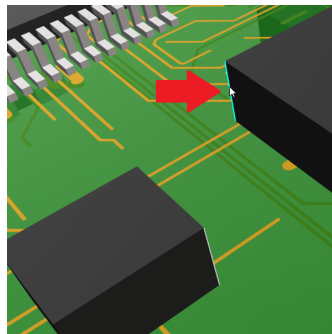
Die **Snap To** Option ist ein interaktiver Modus, in dem die erste Fläche ausgewählt und das Element am zweiten ausgewählten Objekt ausgerichtet wird.

Dadurch wird das STEP-Modell (zusammen mit der Komponente) an eine neu gewählte Position verschoben. Diese Positionsänderung spiegelt sich im PCB-Design mit einer Neupositionierung der Komponente wider.

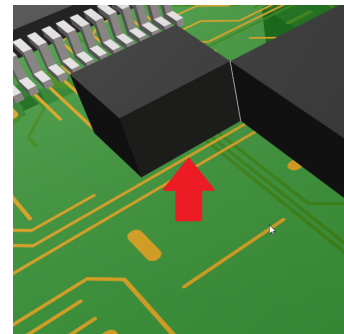
Die Bilder zeigen den Prozess zur Ausrichtung:



Wählen Sie die erste Linie aus



Wählen Sie die zweite Linie aus

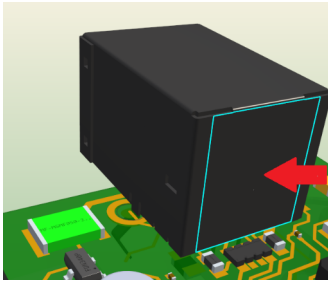


Die erste Form wird verschoben / ausgerichtet

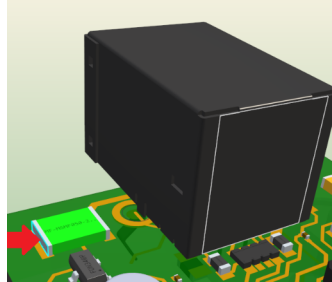
## Fähigkeit zur Orientierung von STEP Objekten

In der **STEP Preview**, können Sie bei ausgewähltem **Orient** Modus im Menü **Tools** zwei beliebige Flächen beliebiger 3D-Elemente (einschließlich zwei desselben Elementes) auswählen. Die erste Fläche wird zusammen mit der angehängten Form gedreht, um in dieselbe Richtung zu zeigen wie die zweite Fläche.

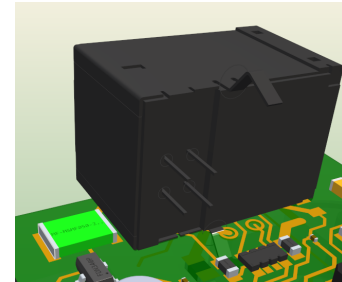
Dadurch wird das STEP-Modell (zusammen mit der Komponente) an eine neu gewählte Position verschoben. Diese Positionsänderung spiegelt sich im PCB-Design mit einer Neupositionierung der Komponente wider.



Wählen Sie die ersten Eckpunkte oder Flächen aus



Wählen Sie den zweiten Eckpunkt, in diesem Beispiel die Kante des Kondensators



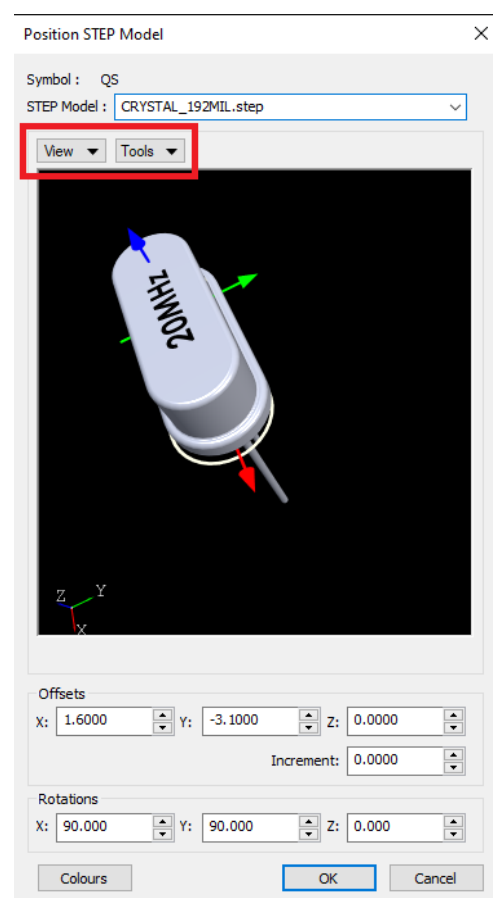
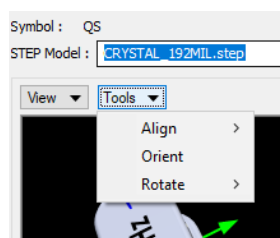
Die erste Form dreht sich entsprechend dem Kondensator

## Ansicht und Ausrichtungs Optionen zum Position STEP Model Dialog hinzugefügt

Beim Bearbeiten eines Footprints wurden im **Position STEP Model** Dialog die Optionen **View** und **Tools** hinzugefügt.

Über das Dropdown-Menü **View** können Sie eine der verfügbaren voreingestellten Ansichten auswählen. Dies sind die gleichen Ansichten wie in der vorhandenen **3D View Orientations** Symbolleiste.

Über das Dropdown-Menü **Tools** können Sie Ihr STEP-Modell interaktiv positionieren und an der Grundfläche ausrichten. Optionen zum **Align**, **Orient** und **Rotate** sind verfügbar. Diese sind die gleichen wie oben für das Hauptfenster der **STEP View** beschrieben.

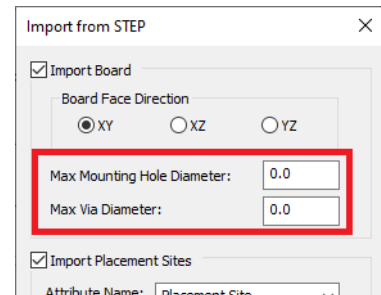


### Design-Einheiten werden verwendet

Eine weitere Änderung in diesem Dialog besteht darin, dass alle angezeigten Einheiten jetzt aktuelle Designeinheiten sind und nicht mehr wie zuvor auf mm (metrisch) gezwungen werden.

## Import von Montagelöchern und Vias aus STEP Modell in Design

Der **Import STEP Board** Dialog, aus dem Menü **File > Import Design Data on a STEP File**, wurde um zusätzliche Felder erweitert, um die maximalen Größen von Montagelöchern und Vias anzugeben, die im STEP-Modell angezeigt werden, das in die Konstruktionsdaten importiert wird. Wenn ein Kreis entdeckt wird, der kleiner als der angegebene **Mounting Hole** Durchmesser ist, wird das kreisförmige Element aus der Form entfernt und an seiner Stelle ein Montageloch oder ein Via erstellt, sofern es dafür klein genug ist. Es wird davon ausgegangen, dass die Befestigungslöcher größer sind als die Vias, daher werden die Tests auf diese Weise durchgeführt.

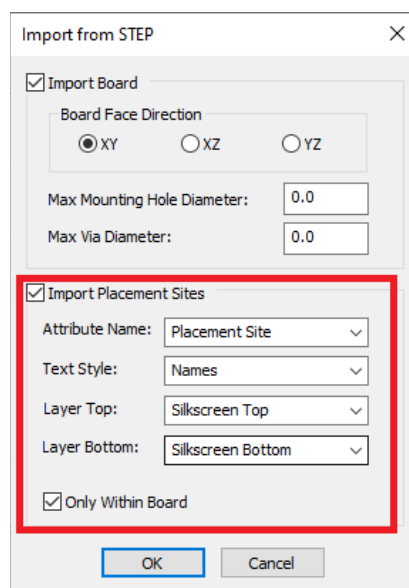


## Import STEP Board Placement Sites

Das Dialogfeld **Import STEP Board**, das über das Menü **File > Import Design Data on a STEP file** verfügbar ist, wurde erweitert, um zusätzliche Optionen bereitzustellen, mit denen die Position von Elementen in den STEP-Daten in **Placement Site attribute positions** im Design umgewandelt werden kann. Diese werden nur hinzugefügt, wenn sie sich innerhalb eines Board-Umrisses im Design befinden. Die STEP-Dateien enthalten einen **Object Location Catalog** für die meisten Elemente, Komponenten wie Steckverbinder, Schalter und andere Objekte, die die Mechanikabteilung für die Platzierung dieser Objekte vorbereitet hat.

Mit zusätzlichen Steuerelementen können Sie den zu verwendenden **Attribute Name**, den **Text Style** sowie die **Top** und **Bottom Layers** für die Attributpositionen auswählen, die zum Markieren von Platzierungsorten hinzugefügt werden. Die Top Lage wird für STEP-File Lokationen mit **Z >= 0** und die untere Ebene für **Z < 0** verwendet.

Wählen Sie aus den in der Dropdown-Liste aufgeführten **Attribute Names** oder geben Sie einen neuen Attribute Namen ein.



Sie können auch das Kontrollkästchen **Only Within Board** verwenden, um auszuwählen, ob Positionen beibehalten werden sollen, die außerhalb aller Board-Konturen liegen.

## 3D Package Viewer entfernt

Der alte **3D Package Viewer** (nicht mit der Anzeige von STEP-Modellen verknüpft) ist nicht mehr im Menü verfügbar. Der Eintrag wurde entfernt und zusammen mit der **Packages**-Funktion aus dem **Setup**-Menü des Bibliotheksmanagers und den **3D-Settings** entfernt. Wenn Sie diese Funktion weiterhin verwenden möchten, können Sie sie mit der Option **Customise** oder mit der **Run Command** zu Ihren Menüs hinzufügen oder einer Tastenkombination zuweisen.

# Interactive High Speed Option

Die folgenden Funktionen stehen nur in der kostenpflichtigen Interactive High Speed Option zur Verfügung.

## Back Drilling

**Back Drilling** ist ein Prozess der verwendet wird, um nicht verwendete „Stubs“ von durchgehenden Bohrlöchern zu entfernen.. Diese Technik stellt sicher, das Signal Stubs minimiert werden (die eine Quelle von Impedanz Diskontinuitäten und Signalreflexionen sein können). Mit erhöhten Datenraten unterstützt dies die Verringerung der Signalverzerrung. Dies ist ein alternatives Verfahren zur teuren Verwendung von Blind und Buried Vias.

## Der allgemeine Back Drilling Prozess

- Identifizieren Sie einen Bedarf für Backdrilling
- Fügen Sie Back Drill Spans hinzu, um in Ihrer Technologie Back Drilling zu berücksichtigen
- Erstellen Sie Backdrilling in Ihrer Technologie
- Routen Sie Ihr Design: Vias und Lagenspannen, die den Back Drilling Regeln entsprechen werden erstellt
- Exportieren Sie mit der CAM-Plot-Option die Back Drill Vias in das Excellon NC Drilling-Format. Sie können mit dem Report Maker auch einen User Report exportieren.

Zusätzlich wurden neue Features für den Design Rule Check, den Export zu verschiedenen anderen Formaten (beispielsweise IPC-2581, GenCAD, ODB ++ usw.) und User Reports hinzugefügt.

## Technologie für Back Drilling Spans

Der Technologie unter **Layers** wurde eine Seite **Back Drill Span** hinzugefügt. Diese Spans definieren die Lagen eines Vias, die freigebohrt werden müssen. Die Startlage dieser Spanne ist entweder **Top** oder **Bottom**, und die Endlage ist immer eine Innenlage . Alle Lagenspannen müssen einen eindeutigen Namen haben; Ein Layer Span darf nicht denselben Namen wie ein Back Drill Span haben.

	Name	Start Layer	Stop Layer	Depth	
				Use Layer Thicknesses	Depth
Y	Top - Inner BD	<Top Side>	<Inner>	<input checked="" type="checkbox"/>	2.4-
Y	Bottom - Inner2 BD	<Bottom Side>	Inner2	<input checked="" type="checkbox"/>	3.7+

New...  
  
 Delete  
 Delete Unused  
 Up  
 Down  
☐ Only Show Used Entries  
 Auto Gen...  
 View Layers...

Name: 
☒ Use Layer Thicknesses
 Back Drill Depth: 
Type: Back Drill Span Bottom

Used: ☒
 Start Layer: 
 Stop Layer:

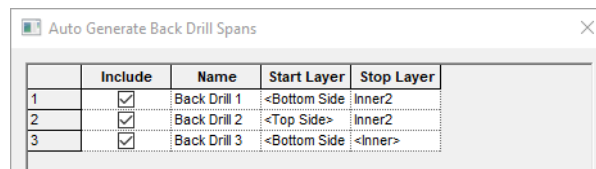
Die **Back Drill Depth** ist die Tiefe des übergroßen Bohrlochs nach dem **Back Drilling**. Dieser Wert berücksichtigt die Länge des **Back Drill Stubs** (von der Seite **Back Drill Rules**) und wird von der Ober- oder Unterseite der Platine bis zur inneren elektrischen Stoplage der **Back Drill Span** gemessen (dies beinhaltet nicht die Dicke der Stopplage). Sie wird aus den Lagendicken berechnet oder kann als expliziter Wert angegeben werden, indem diese Option deaktiviert und der erforderliche Wert eingegeben wird. Wenn Sie Lagendicken angegeben haben, möchten Sie diese wahrscheinlich verwenden.

Wenn das **Use layer thickness** Kontrollkästchen deaktiviert ist, können Sie Ihre eigene Dicke für die Spanne definieren. Wenn die Bohrtiefe <undefined> ist, ist die berechnete Bohrtiefe kleiner als Null. Die wahrscheinlichste Ursache hierfür ist, dass die definierte Länge des Back Drill Stubs zu groß ist.

Die Schaltfläche **View Layers** zeigt eine Querschnittsansicht des Lagenstapels an, genau wie im **Layers** Dialog.

## Automatische Generierung von Back Drilling Spans

Mit der Schaltfläche **Auto Gen** auf dieser Seite können Sie automatisch eine Liste von Back Drill-Bereichen generieren, die von Ihrem aktuellen Design verwendet werden können. Diese werden aus den in den **Back Drill Rules** definierten Regeln generiert. Die Tabelle ist mit Back Drill-Spannweiten gefüllt, die im Design verwendet werden können.



	Include	Name	Start Layer	Stop Layer
1	<input checked="" type="checkbox"/>	Back Drill 1	<Bottom Side	Inner2
2	<input checked="" type="checkbox"/>	Back Drill 2	<Top Side>	Inner2
3	<input checked="" type="checkbox"/>	Back Drill 3	<Bottom Side	<Inner>

Das **Include** Kontrollkästchen ermöglicht, dass die verwendeten Back Drill Spans-Regeln überschrieben werden, wenn sie nicht erforderlich sind.

## Technology Back Drilling Rules

Auf der Seite **Back Drill Span Rules** im **Technology > Layers** Dialog können Sie die Netze definieren, die aufgebohrt werden (oder nicht, wenn sie aus der Liste ausgeschlossen sind). Die Reihenfolge der Regeln ist wichtig. Wie bei allen Regeln sind Wildcard-Matches erlaubt.

Enable	Attribute Name	Match Value	Back Drill	Comp. Pads	Mounting Holes
<input checked="" type="checkbox"/>	<Net Name>	DQS*	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>

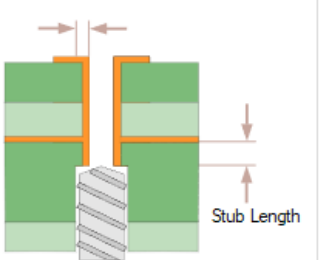
  

Attribute:   
Match:

Include:  
☒ Vias  
☐ Component Pads  
☐ Mounting Holes

Global Back Drill Rules:  
Drill Oversize:  
  
☐ Absolute Size  
☒ Percent of Drill Size  
Stub Length:  
Distance:



Verwenden Sie die Optionen des **Include** Kontrollkästchens, um die Vias, Komponentenpads oder Montagelöcher auszuwählen, die aufgebohrt werden sollen. Das Kontrollkästchen **Vias** ist immer aktiviert, aber Komponenten und Montagelöcher können bei Bedarf optional hinzugefügt werden.

Mit den globalen **Back Drill-Rules** unten im Dialogfeld können Sie eine **Drill Oversize** für den größeren Drill definieren, der für alle Back Drillings im Design verwendet wird.

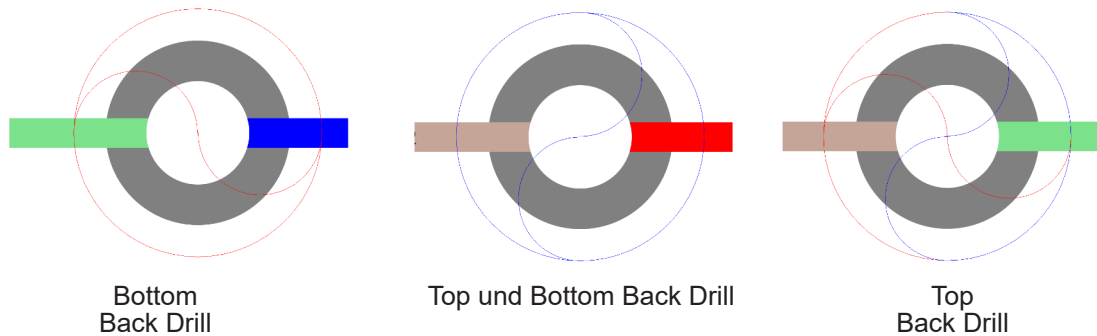
**Drill Oversize** ist die Zunahme des Bohrerradius im Vergleich zur definierten Bohrergröße der Vias oder als prozentuale Zunahme des Radius im Vergleich zur Bohrergröße der Vias.

Sie definieren auch die verbleibende **Stub Length**, die nach dem Back Drilling benötigt wird. Dies ist Ihre Sicherheitsmarge, um absolut sicherzustellen, dass das erforderliche Via-Stopp-Pad nicht aufgebohrt wird.

**Hinweis:** Die Größen und Werte für Bohrer-Übergröße und Stub Length werden von Ihrem Leiterplattenhersteller bereitgestellt. Es ist wichtig, diese sehr sorgfältig zu definieren, um Fehler zu vermeiden.

## Identifizieren von Back Drilled Vias im Design

Back Drilled Vias haben einen Kreis (mit dem gleichen Durchmesser wie der übergroße Bohrer) mit einer gekrümmten Linie um sie herum. Die Farbe des Kreises hängt davon ab, ob es sich um einen Top Back Drill (gleiche Farbe wie die obere Schicht) oder einen Bottom Back Drill (gleiche Farbe wie die untere Schicht) handelt, und die gekrümmte Linie hat die gleiche Farbe wie die Stopp-Lage des Back Drills. Die gekrümmte Linie ist bei einem Top Back Drill horizontal und bei einem Bottom Back Drill vertikal. Wenn die Durchkontaktierung sowohl eine Top- als auch eine Bottom-Back-Drill-Spanne hat, werden beide Formen zusammen gezeichnet.



## Back Drill Farben

Die Farben für die drei Back Drill-Typen können über einen neuen Reiter in **PCB Colours**, genannt **Back Drill Spans**, und durch Auswahl des entsprechenden Back Drill Spans in der Liste eingestellt werden.

Back Drill	Displayed	Colour
Top > Inner 3	<input checked="" type="checkbox"/>	Blue
Top > Inner 4	<input checked="" type="checkbox"/>	Grey
Bottom > Inner 6	<input checked="" type="checkbox"/>	Black
Bottom > Inner 7	<input checked="" type="checkbox"/>	Light Blue

## Back Drills aktualisieren

Dem **Utilities** Menü wurde eine neue **Update Back Drills** Funktion hinzugefügt. Verwenden Sie diese Option, um die am besten geeigneten Back-Drill-Spans zu überprüfen und den Vias zuzuweisen, die sich auf Back-Drilled-Netzen befinden und derzeit nicht diesen Status haben.

Diese Option wird auch automatisch ausgeführt, wenn die CAM-Plot-Option zum ersten Mal ausgeführt wird.

Back Drilled Vias können mit neuen Checks in der DRC-Option überprüft werden, siehe unten.



## Back Drill Spacings

Back Drills werden sowohl beim Design Rules Check als auch beim Online DRC berücksichtigt.

Den **Design Level Spacing Rules** auf der Registerkarte **Drill** wurde ein neuer Bohrabstand mit dem Namen **Back Drill to Copper Items** hinzugefügt. Dies ist der Abstand zwischen Back Drills und Elementen wie Pads, Vias, Kupfer usw.

Der „allgemeine“ **Drill to Drill** Abstand behandelt den Back-Drill zu Back-Drill-Abstand und **Drill to Board** behandelt den Back-Drill zu Board-Abstand.

The screenshot shows the 'Additional Design Level Spacings and Rules' dialog box with the 'Drill' tab selected. The 'Drill to Drill Space' section has a 'Minimum' value of 0.254 and an unchecked 'Allow Coincident Holes' checkbox. The 'Micro-via Drill Space' section has 'Minimum' and 'Stagger' values both set to 0.000, with an unchecked 'Allow Stacked Micro-Vias' checkbox. The 'Drill to Board Space' section has a 'Minimum' value of 0.000. The 'Back Drill To Copper Items' section, which is highlighted with a red rectangle, has a 'Minimum' value of 0.254.

## Back Drilling DRC

Das Dialogfeld **Design Rules Check** verfügt jetzt über das Kontrollkästchen **Back Drill** im Abschnitt **Spacing**.

Dadurch wird der Abstand zwischen Back Drills und anderen Elementen überprüft, wobei der in Ihrer Technologie definierte **Back Drill to Copper Items** Spacing verwendet wird. **Back Drill to Board** und

The screenshot shows the 'Design Rules Check' dialog box with the 'Spacing' section expanded. The 'Back Drill' checkbox is checked and highlighted with a red rectangle. Other checked items in the 'Spacing' section include Board, Components, Copper, Drills, and Mount Holes. The 'Manufacturing' section is also expanded, showing various manufacturing-related checkboxes.

**Back Drill to Drill** sind im **Drills** Spacing aktiviert.

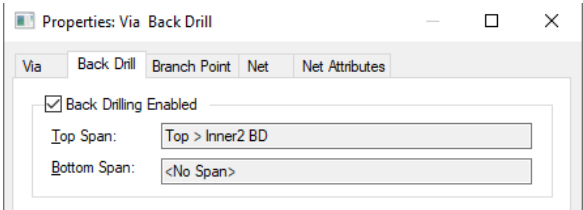
Im **DRC** wurde im Abschnitt **Manufacturing** eine neue Prüfung namens **Incorrect Back Drills** hinzugefügt. Bei dieser Prüfung wird ein Fehler gemeldet, wenn ein Via-Back-Drill-Span derzeit falsch ist (gegen die Back Drill Rules) und mit der Option **Update Back Drills** aktualisiert werden muss.

The screenshot shows the 'Design Rule Check' dialog box with the 'Manufacturing' section expanded. The 'Incorrect Back Drills' checkbox is checked and highlighted with a red rectangle. Other checked items in the 'Manufacturing' section include Acid Traps, Bond Wire Length, Component Name, Copper Shapes, Copper Text On Board, Drill Backoff, Footprint Rules, Isolated Copper, and Minimum Pad Land. The 'Nets' section is also expanded, showing various net-related checkboxes.

Wenn Sie dies ausführen, wird auch überprüft, ob Back Drill-Spannen mit einer negativen Bohrtiefe vorhanden sind. Dies geschieht, wenn die **Global Back Drill Stub Length** größer ist als die Tiefe der Spanne selbst (wie auf der Seite **Back Drill Rules** definiert).

Via & Component Pad Properties

Die **Via & Component Pad Properties** Dialoge haben jetzt eine Registerkarte **Back Drill**, die die verwendeten Back Drill-Spannen anzeigt. Durch Aktivieren und Deaktivieren der Option können Sie Back Drilling für dieses bestimmte Via aktivieren oder deaktivieren. Die Back-Drill-Spanns können in den Via/Pad-Eigenschaften nicht geändert werden.



Back Drilling Pin Depth Attribute for Component Pads

Ein neues Attribut für einen Komponenten-Pin namens **Pin Depth** wurde hinzugefügt. Auf diese Weise können Sie die Tiefe des Pins definieren, sodass Sie die maximal zulässige Tiefe für das Back Drilling kennen. Das bedeutet, dass dieses Attribut durch das Setzen dieses Attributs auf ein Part nicht auf jedem Pin des Footprints gesetzt werden muss. Dadurch werden alle Werte überschrieben, die mit dem **Pin Depth** Attribut zugewiesen wurden.

Wenn eine definierte Back Drill-Regel Komponenten-Pads enthält, wird keines dieser Attribute verwendet.

Layer Span Layers automatisch im Layer Stack Preview beinhaltet

Der **From Layer** oder **To Layer** eines Layer Span, oder der **Stop Layer** eines Back Drill Span ist jetzt in der Layer Stack Preview enthalten. Für die entsprechende Lage, in dem diese verwendet werden, wird das Kontrollkästchen **In Layer Stack Preview** auf der Seite **Technologie > Layer** aktiviert und deaktiviert (ausgegraut).

	Inner 5		Electrical	Inner	X		0.0000
Y	Bottom		Electrical	Bottom	Y	Copper 1oz	0.0350
Y		Silkscreen Bottom	Silkscreen	Bottom	None		0.0000
		Solder Mask Bottom	Solder Mask	Bottom	None	Mask (0.025)	0.0250
		Paste Mask Bottom	Paste Mask	Bottom	None		0.0000
Y		Pin Names (Bottom)	Non-Electrical	Bottom	None		0.0000
	Board		Board		None		0.0000
	Construction Lines		Documentation		None		0.0000

Name: Inner 5

Used: ☐

Class: Electrical New Class...

Type: Electrical Physical Copper Layer

Layer Association:

☐ Can Have Associated Layers

☒ Top Facing Side: Inner 

Bottom Facing (Mirror Components)

Electrical Details:

Routing Bias: X

Power Plane Net:

Construction Details:

Material: New Material...

☐ Thickness: 0.0000

☒ Usually Plotted

☒ In Layer Stack Preview

Suppress Unconnected Lands:

Only Show Used Entries

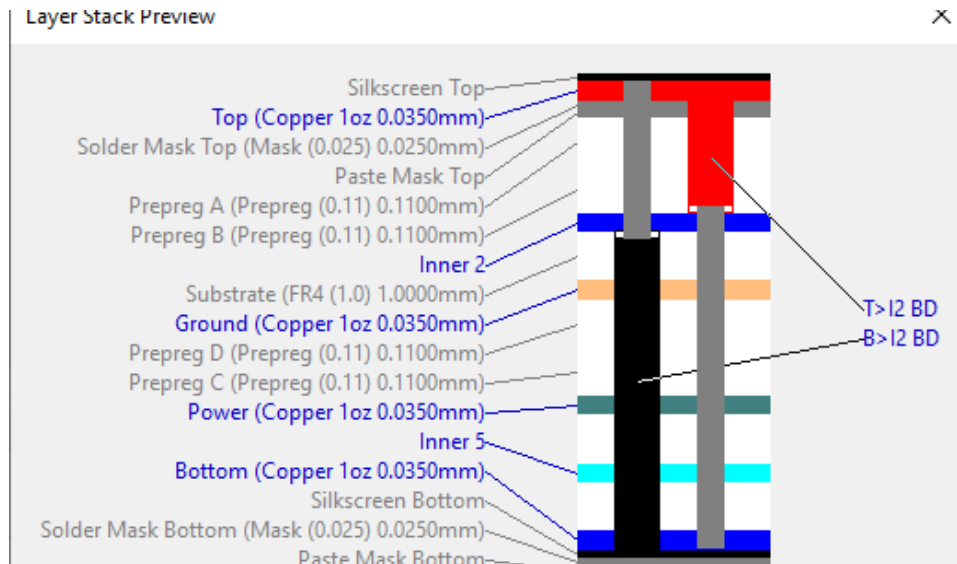
Physical Copper Layers: 6

Board Thickness: 1.6300

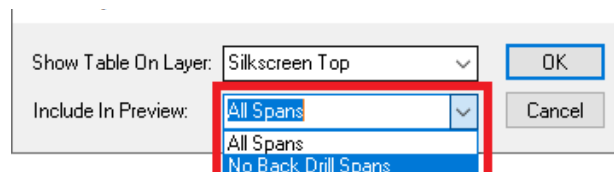
## Eingefügte Layer Stack Previews

Sowohl die in das Design eingefügte **Layer Stack Preview** als auch die **View Layers** Option (in **Technologie > Layer > Layerspans** und **Back Drill Spans**) zeigen jetzt Back-Drills an.

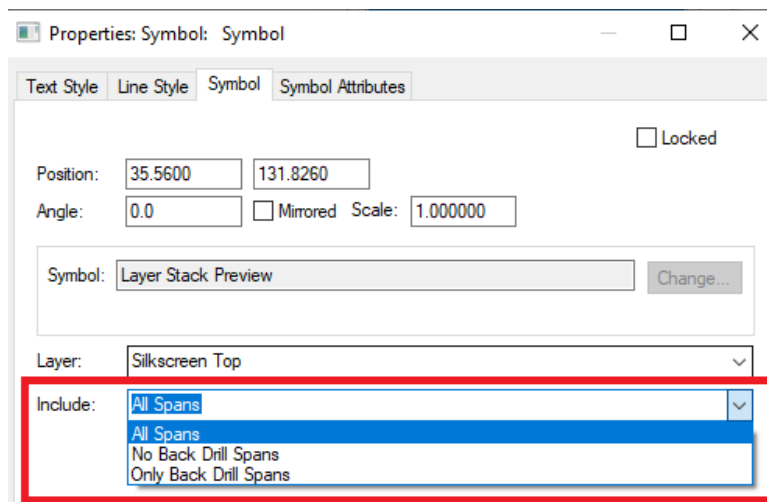
In der Technologie funktioniert die **View Layers** Schaltfläche auf den Seiten Layers und Layer Spans gleich (d.h. sie zeigt Lagen und reguläre Lagenspannen), aber auf der Back Drill Span Seite werden die Lagen zusammen mit den Back Drill Spans angezeigt, es werden keine regulären Layer Spannweiten angezeigt.



Im **Insert Layer Stack Preview** Dialog gibt es jetzt eine Option zum Einschließen (Include). Dadurch wird definiert, welche Spannen in der Vorschau enthalten sind – **All spans**, **No Back Drill spans** oder **Only Back Drill spans**.



Dies kann auch später geändert werden, indem die neu hinzugefügte **Include** Option in den **Symbol Properties** für die ausgewählte **Layer Stack Preview** geändert wird.



Wenn Sie die Füllfarbe des Textfelds eines **Callouts** in einer **Layer Stack Preview** ändern, wird auch der Umriss der Spanne in der ausgewählten Farbe angezeigt – dies wurde geändert, um die Form der Back Drill-Spanne in der Layer Stack Preview zu ergänzen.

## CAM Plot Wizard

Im **CAM Plot Wizard** können Sie jetzt **Back Drill Spans** als Prozess auswählen und so Bohrdateien und Bohrzeichnungen erstellen.

Der **Insert Drill Table** Dialog ermöglicht jetzt auch Bohrtabellen für Back Drill Spannen. Damit die Werte korrekt sind, muss der Back Drill Span von einem Via verwendet und ein Drill Oversize definiert werden.

Beim Erstellen einer Pad-Ausnahme können die Ausnahmetypen **Back Drill Top** und **Back Drill Bottom** verwendet werden.

Dies ermöglicht das Hinzufügen einer Pad-Ausnahme zu einer Durchkontaktierung mit Back Drill, je nach Ausnahmetyp auf der oberen oder unteren Lage.

## Änderungen im Excellon Report

Die Back Drill-Tiefe und die Back Drill-Seite werden beide im Excellon-Bericht ausgegeben. Die Bohrung ist immer unplattiert.

Excellon Drill Output

Output File: C:\Designs\ExcellonPlots\Job66(Excellon).drl

Plot Name: Excellon

Variant: <Master Design>

**Contains: Bottom >Inner 2 BD Unplated**

**Side: Bottom**

**Drill Depth: 0.0500**

Drill Type: Unplated

Scale: 1.000

Mirrored: No

Rotated: No

Offset: -41.9040 -65.1905mm

Step & Repeat: Not used

## IPC-2581- und ODB ++-Exporte enthalten Back Drills

Back Drills sind jetzt in IPC-2581- und ODB++-Exporten enthalten. Es ist keine zusätzliche Auswahl erforderlich, dies wird automatisch für Sie erledigt.

## Back Drilling Befehle im Report Maker

Neue Befehle wurden hinzugefügt, damit **Back Drilled Vias** gemeldet und/oder als **User Report** zum Design hinzugefügt werden können, um Fertigungsinformationen darüber anzuzeigen.

## Leiterbahn Impedanz Regeln

Eine neue Regel unter **Technology > Rules - High Speed > Track Impedance**, ermöglicht Ihnen die Zuweisung einer **Single-Ended Track Impedance** und/oder einer **Differential Track Impedance** (auch **Edge-Coupled** genannt) zu Netzen oder Differentialpaaren auf definierten Lagern und optional innerhalb benannter Bereiche. Der **Design Calculator** verwendet die Regeln für die Impedanz für eine selektierte Leiterbahn.


Diese Regeln werden beim **Importieren eines IPC2581-Lagenstapels** eingerichtet und, bei der Berechnung der Leiterbahnbreite, vom **Design Calculator** und **Track Impedance Calculator** verwendet.

Bei Verwendung dieses Dialogs erfolgt die Attributauswahl über die Dropdown-Liste, in der ein Netz oder Attribut definiert werden kann, dazu gehören auch **<Differential Pair Names>**.

Enable	Attribute Name	Match Value	Side	Layer	Area	Single Ended Impedance	Differential Impedance
<input checked="" type="checkbox"/>	<Differential Pair Name>	DQS*				50.000000	90.000000

Attribute:



Match:  

Differential Impedance:  Ohms

On Layers

Side:

Layer:

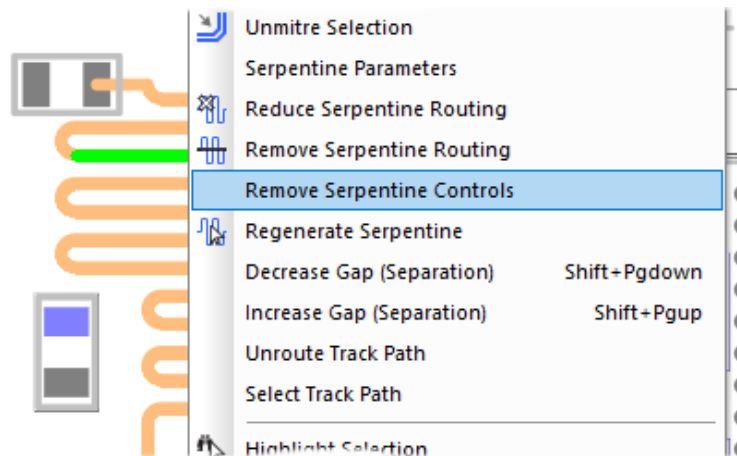



Within Areas:

Single Ended Impedance:  Ohms

## Kontrolloptionen für Remove Serpentine

Sie können jetzt die Kontrollemente einer ausgewählten Serpentine entfernen, indem Sie die Option **Remove Serpentine Controls** aus dem Kontextmenü verwenden. Die Serpentine wird dann als normale Leiterbahn definiert. Sobald dies erledigt ist, kann es nicht wieder in eine kontrollierte Serpentine umgewandelt werden (obwohl die Routingbefehle zum Reduzieren und Entfernen von Serpentinaen möglicherweise noch funktionieren, da Pulsonix Serpentinaenmuster erkennt).



## Multi-Threading für das Rules Spreadsheet

Das **Rules Spreadsheet** kann jetzt durch mehrere Threads gefüllt werden, wenn die Optionen **Only show selected or Dynamic item** nicht verwendet werden. Dies beschleunigt das Füllen bei Designs mit großen Netzen oder wenn das Design viele Netze enthält.

Die Option zum Aktivieren von Threads für das Rules Spreadsheet wurde dem **Options > General** Dialog hinzugefügt. Diese Einstellung wird von allen Multithreading-Technologien in Pulsonix verwendet.

## Differentialpaare aus Regeln erstellen

Sie können jetzt differenzielle Paare in einem Schaltplan oder PCB-Design erstellen, indem Sie neue Regeln für Differential Pairs einrichten und dann anwenden, die im **Technology > High Speed Rules > Differential Pair Nets** Dialog definiert sind.

Auf diese Weise können Sie eine Regel oder Regeln erstellen, die die Netznamen in Ihrem Design erfassen und auf Netze anwenden, die zu **Differential Pairs** werden sollen, ohne diesen Vorgang manuell ausführen zu müssen.

Jede Regel definiert ein Paar von **Net Match Strings**, die verwendet werden, um zwei Netze zu finden, die mit den Zeichenfolgen übereinstimmen, bei denen der gemeinsame Teil des Namens gleich ist.

Der Attributwert, beispielsweise der Netzname, ist das Match-Kriterium. Sie können dies auf eine bestimmte Übereinstimmung einstellen, z. B. **SDQ0\***, oder allgemeiner sein, z. B. **\***.

Sobald das Attribut **Match** erfüllt ist, verwendet die Regel die Regel für differenzielle Paare, um die Paarung vorzunehmen. Regel **\*\_P** und **\*\_N** stimmen beispielsweise mit den Netzen **SDQ0\_P** und **SDQ0\_N** überein. Wenn zwei Netze übereinstimmen, definiert die Regel, welchen Namen das Differentialpaar annehmen wird, ob ein Attribut hinzugefügt werden soll, das beim Zuweisen von Längenregeln verwendet wird, sowie einige Standardparameter für das Paar.

Enable	Attribute Name	Match Value	Differential Pair Nets		Match Within		Template String	Edge Coupled	E
			Net 1 Match	Net 2 Match	Item Type	Name Match			
<input checked="" type="checkbox"/>	<Net Name>	DQS_*	*P	*N	Area	<None>	<netCommonName>	<input checked="" type="checkbox"/>	
<input checked="" type="checkbox"/>	<Net Name>	LCO_D*	*1	*2	Area	<None>	<netCommonName>	<input checked="" type="checkbox"/>	
<input checked="" type="checkbox"/>	<Net Name>	SDI_In*	*_1	*_2	Area	<None>	<netCommonName>	<input checked="" type="checkbox"/>	
<input checked="" type="checkbox"/>	<Net Name>	SDQ0*	*_P	*_N	Area	<None>	<netCommonName>	<input checked="" type="checkbox"/>	

Attribute: <Net Name>

Match: SDI\_In\*

Differential Pair Nets:

Net 1 Match: \*\_1

Net 2 Match: \*\_2

Match Within:

Item Type: Area

Name Match: <None>

Differential Pair Name:

<netCommonName>

Field: Common part of the net names

Match Separator:

Add Differential Pair Attribute:

Attribute:

Value:

New Differential Pair Values:

Tracks Are Paired When:

Edge Coupled: ☒

Broadside: ☐

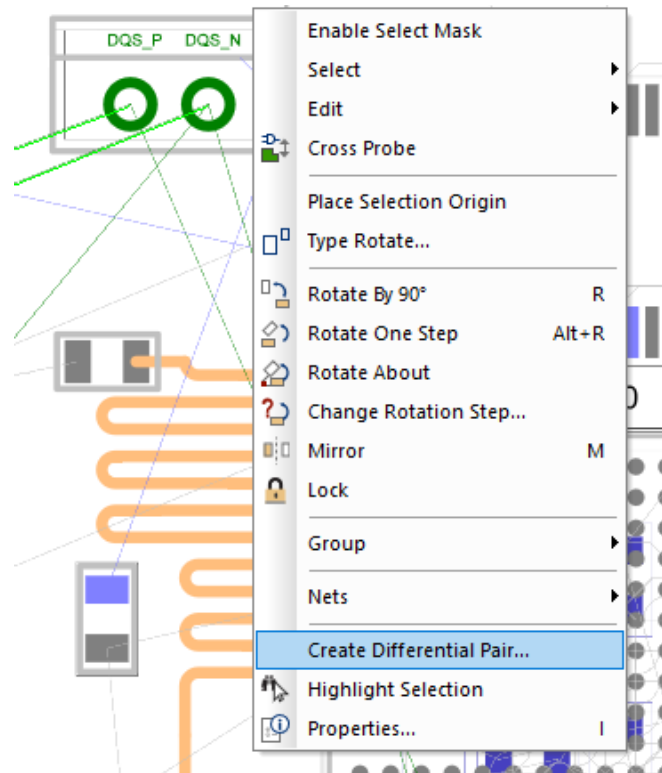
Allow Track Spurs: ☐

Include All: ☐

## Erstellen eines Differential Pair mit dem Kontext Menu

Sie können nun zwei Netze in einem PCB- oder Schematic-Design auswählen und aus dem Kontextmenü mit **Create Differential Pair** das „Paar“ erstellen. Sobald diese Netze ausgewählt sind, wird das Dialogfeld **Differential Pair Rules** in Ihrer **Technology** geöffnet, in dem diese Netze vorausgewählt und zum Definieren bereit sind.

Wenn vier Pads ausgewählt sind, werden diese für das Paar verwendet, andernfalls werden die Pads automatisch zugewiesen. Dieser Befehl wird im Kontextmenü nicht angezeigt, wenn die Netze bereits ein Differentialpaar bilden oder nicht mindestens zwei Pins in jedem Netz haben.

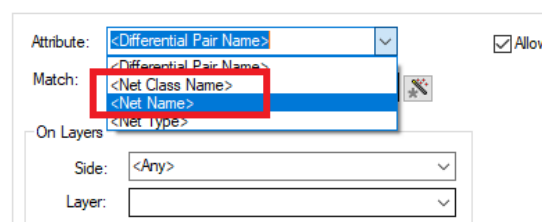


## Definieren Sie Differenzial Paar-Regeln mithilfe von Net und Net Class Attribute

Sie können jetzt **Differential Pair Gap** und **Skew** Regeln mit einem Netz- oder Netzklassenattribut definieren. Die Regel wird nur bei Differentialpaaren verwendet, bei denen beide (gepaarten) Netze mit dem Attribut übereinstimmen. Beispielsweise, für einen bestimmten Netzklassenamen definiert.

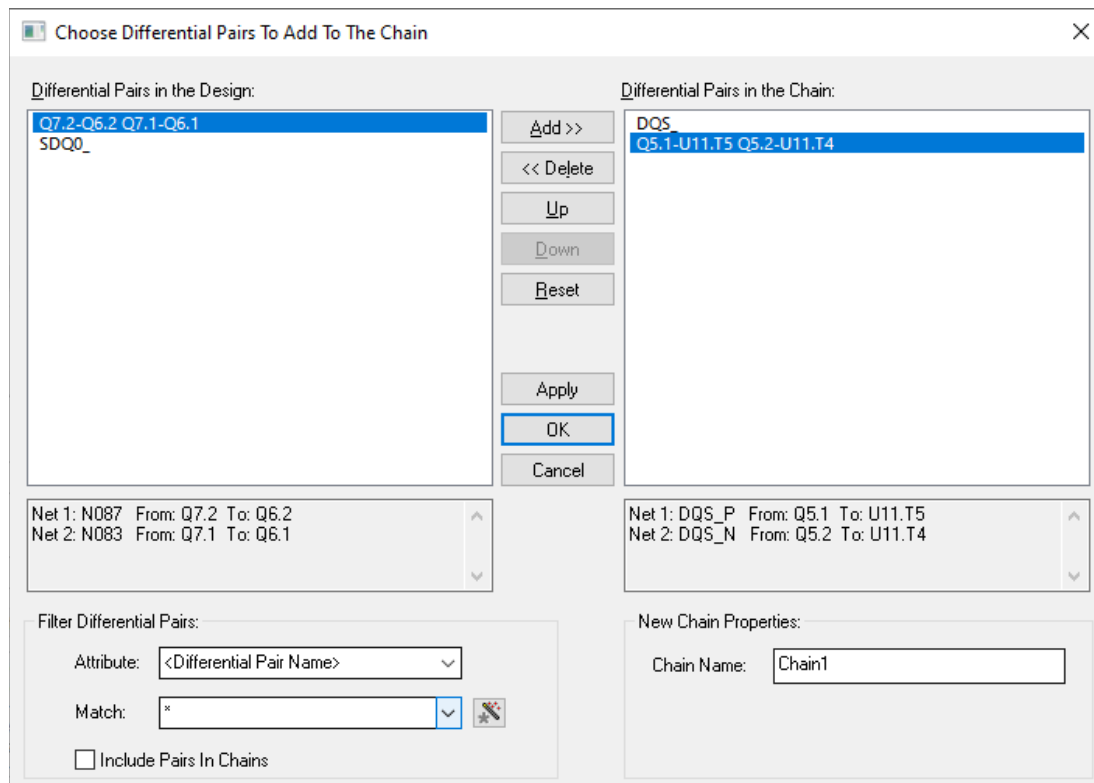
Bisher konnte nur der Name des Differential Pair oder das Differential Pair Attribut verwendet werden, jetzt können Sie ein Netzattribut zuweisen und beide Netze auf Übereinstimmung prüfen.

**Hinweis:** Auf diese Weise definierte Differential Pair Skew-Regeln werden nicht auf Differential Pair Chains (die mehrere Netze haben können) verwendet, sondern nur auf Differential Pairs.



## Erstellen der Differential Pair Chain

Der **New Chain** Dialog im **Differential Pairs** Dialog wurde geändert, um die Auswahl der richtigen Differentialpaare für eine Kette zu vereinfachen.



Es enthält jetzt zwei Listen; die linke enthält eine gefilterte Liste von Differentialpaaren im Design zur Auswahl, und die rechte Liste enthält die ausgewählten Differentialpaare, die die Kette darstellen.

Wenn Sie einen Namen für ein Differentialpaar in einer der Listen auswählen, werden dessen Netze und Pins in einem Informationsfeld unter der Liste angezeigt. Sie können die linke Liste nach Attribut filtern, das ein **Differential Pair** Attribut, **Net** Attribut, **Component** Attribut oder **Pin** Attribut sein kann. Das **Net** Attribut muss entweder im Netz des Pairs vorhanden sein und das **Component** oder **Pin** Attribut muss auf jedem der vier Pins im Paar vorhanden sein.

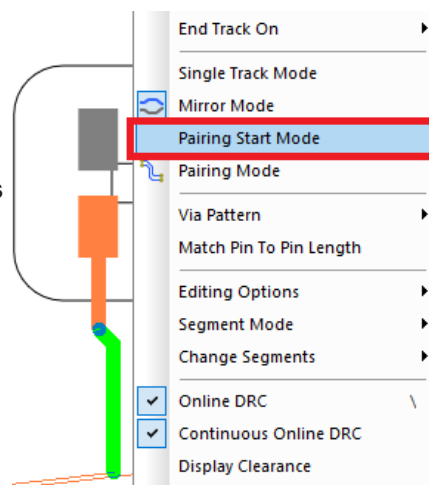
## Neuer 'Start Pairing'-Modus für Differential Pairs

Es wurde die Möglichkeit hinzugefügt, das Routing eines Differentialpaars im neuen **Pairing-Start Mode** anstelle des **Mirror Mode** zu starten.

Wenn Sie mit der Bearbeitung einer Differentialpaarspur beginnen, wird der Modus verwendet, der auf der Seite **Options > Edit Track** definiert ist.

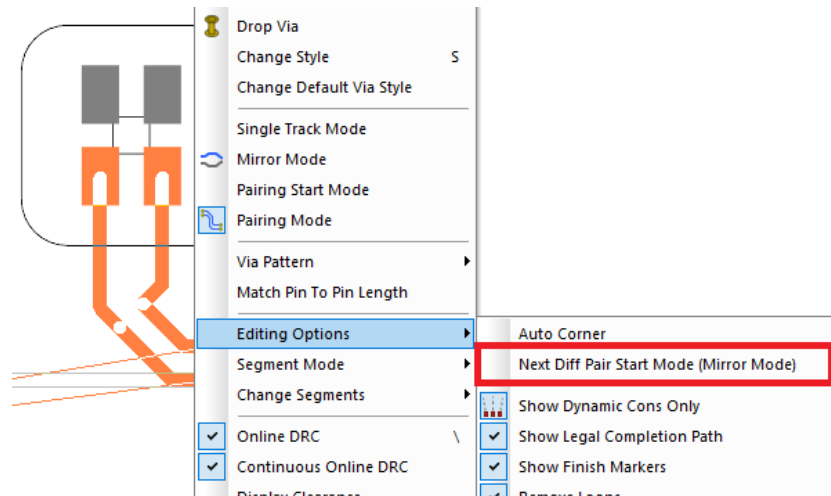
Zur Auswahl stehen **Single Track Mode**, **Mirror Mode** und der neue **Pairing Start Mode**.

Der Pairing-Start-Modus entspricht im Wesentlichen der Verwendung der Option **Insert Bus Route**, da er die beiden Leiterbahnen durch einseitiges Routing zu den beiden Anschlußpunkten zusammenführt, die den Anfang des gepaarten Abschnitts darstellen. Durch Bewegen des Cursors wird das Verbindungspaar an die gewünschte Position verschoben, und ein Linksklick startet die Paarung. Sie können zwischen den drei Modi über das Kontextmenü wechseln, das anzeigt, in welchem Modus Sie sich befinden.





Während der Bearbeitung können Sie über das Untermenü **Editing Options** aus dem Kontextmenü überprüfen, welcher Autostart-Modus derzeit eingestellt ist. Der Modus wird in Klammern angezeigt.

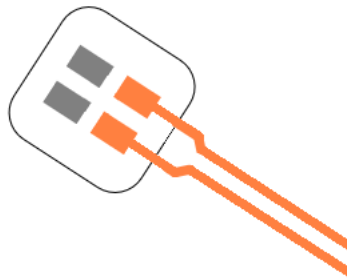


Wenn Sie **Next Diff Pair Start Mode** auswählen, wird vom angezeigten Modus zum nächsten Modus gewechselt. Dies ersetzt die Option **Start Mirroring Paired Track** in 10.5.

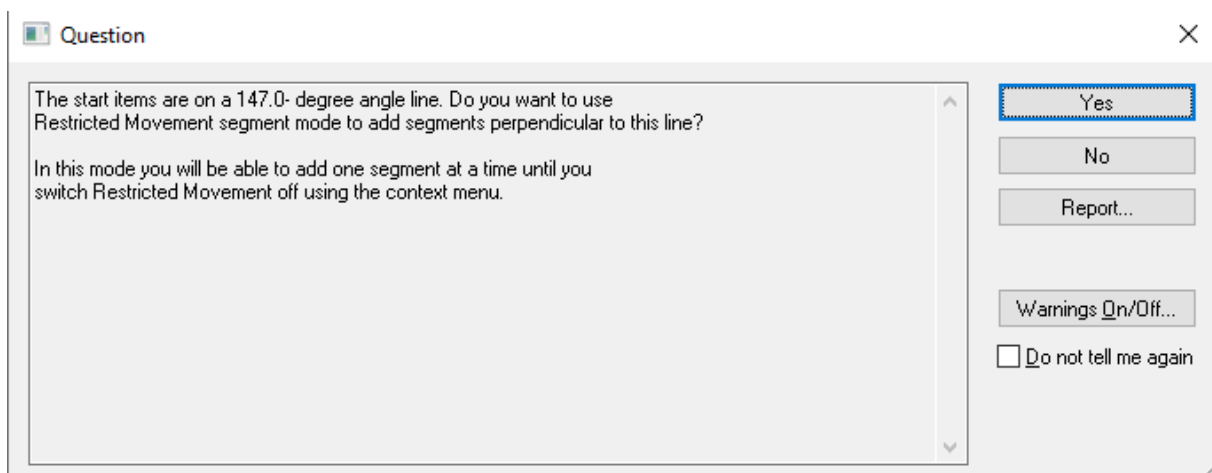
Während Sie gepaarte Segmente hinzufügen, können Sie die Paarung beenden, indem Sie einen der drei Modi auswählen, um die Bearbeitung fortzusetzen. Wenn Sie hier den **Pairing Start** Modus verwenden, können Sie die Leiterbahnen automatisch um ein Hindernis herumführen und das Pairing erneut starten.

## Differential Pair Mirror Mode

Wenn Sie den **Mirror Mode** verwenden und Differential Pairs spiegeln, müssen die Anfangssegmente und die Spiegellinie jetzt senkrecht zur Linie durch die Pads stehen. Bisher basierte der Winkel dieser Linie darauf, wo Sie geklickt haben, um den Track zu starten. Dies betrifft hauptsächlich Differentialpaare, die auf abgewinkelten Pads beginnen.



Wenn Sie auf einem abgewinkelten Pad beginnen, das nicht 45 Grad hat, wird eine Meldung angezeigt, die Sie darüber informiert:



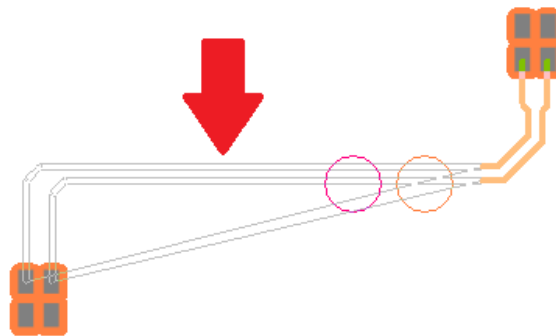
Wenn Sie den Winkel der Spiegellinie ändern möchten, verwenden Sie, falls verfügbar, die neue **Rotate Mirror Angle** Option aus dem Kontextmenü.

Wenn Sie diesmal nicht mit der Spiegelung beginnen und nur die Einzelspur bearbeiten möchten, wechseln Sie aus dem Kontextmenü in den **Single Track Mode**.

## Legal Completion Path für Differential Pairs

Die **Show Legal Completion Paths** Option funktioniert jetzt auch für ein differentielles Paar. Der gezeigte Pfad ist so, als ob Sie den Pairing-Startmodus von den Ziel-Pads zu den Verbindungspunkten am Ende der sich bewegenden gepaarten Leiterbahnen verwenden würden. Die Verwendung von **Complete As Track** konvertiert diese Pfade in Leiterbahnen.

Dieser Modus funktioniert jetzt auch im Spiegelmodus.

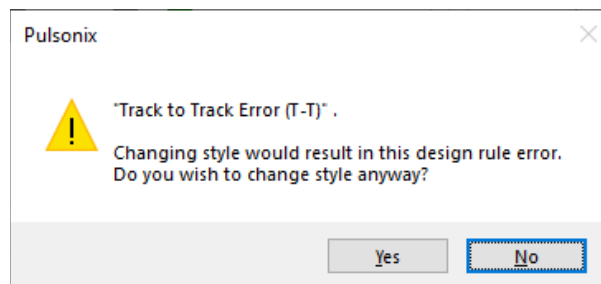


## Stil von Differentialpaaren ändern

Sie können jetzt den Stil von gepaarten Differential Pair Leiterbahnen ändern, wenn mehrere Leiterbahnen ausgewählt sind. Der Stil beider gepaarter Spuren wird entlang des gesamten gepaarten Abschnitts geändert.

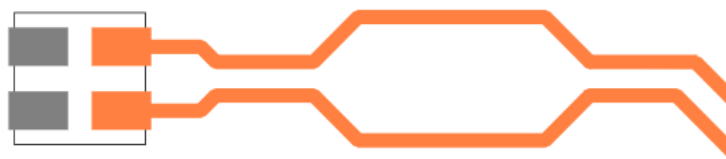
Ändern Sie dazu den Stil im Change Style Dialog Stil oder in den **Track Properties**.

Wenn Sie einen Track Style auswählen, der einen DRC-Fehler verursachen würde, wird eine Warnmeldung angezeigt:



## Mit Umschalttaste eine Ecke hinzuzufügen

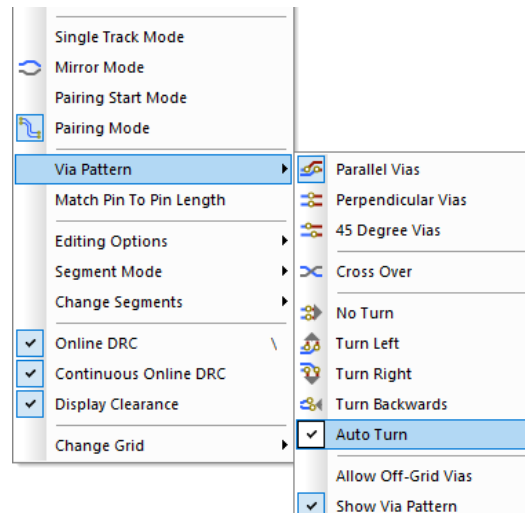
Wenn Sie den **Mirror Mode** verwenden und Differentialpaare spiegeln, wird durch das Hinzufügen einer Ecke, wenn die Spuren nahe beieinander liegen, der Mirror Mode beendet und die Bearbeitung des Paares gestartet. Wenn Sie nun beim Hinzufügen der Ecke die **Umschalttaste** gedrückt halten, bleiben Sie im Mirror Mode. Auf diese Weise können Sie mehrere Ecken hinzufügen, um die erforderliche Leiterbahn zu entwerfen, bevor die Paarung beginnt.



## Neue Via Pattern-Auto Turn Option

Es ist eine neue **Via Pattern** Option verfügbar - **Auto Turn**. Verwenden Sie die beim Lagenwechsel, um die Vias anfänglich gerade zu verlassen, aber wenn Sie den Cursor nach dem Setzen der Vias bewegen, ändert sich das Muster, um **links**, **rechts** oder **rückwärts** weiterzumachen. Sobald Sie die Ecke setzen oder die Rücktaste drücken, wird der Auto Turn-Modus ausgeschaltet. Dies ist jetzt die Standardaktion.

Wählen Sie **Via Pattern>** und **Auto Turn** aus dem Kontextmenü:

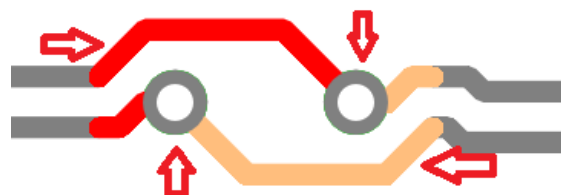


## Kopie des vorhandenen Differential Pair Via Pattern verwenden

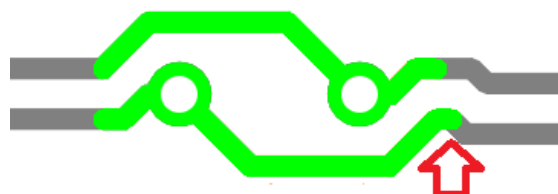
Sie können jetzt wählen, ob Sie eine Kopie eines vorhandenen Differential Pair Via Pattern verwenden möchten, wenn Sie die Lage wechseln, während Sie gepaarte Spuren hinzufügen. Möglicherweise haben Sie bereits ein Muster erstellt, das Sie wiederverwenden möchten, dieses kann kopiert und wiederverwendet werden.

Bevor Sie mit dem Routing von Differentialpaaren beginnen, müssen Sie das zu verwendende Muster auswählen. Wählen Sie dazu zunächst alle Elemente in einem bestehenden Pattern vom Ende der gepaarten Spuren auf einer Lage bis zum Anfang der gepaarten Spuren auf der anderen Ebene aus. Die Verwendung von Frame Select bei aktivierter **Select If completely Framed** Option hilft dabei, eine präzise Auswahl sicherzustellen. Fügen Sie dann bei Bedarf alle Masse-Vias, die um das Muster herum platziert wurden (Abschirmung), zu dieser Auswahl hinzu.

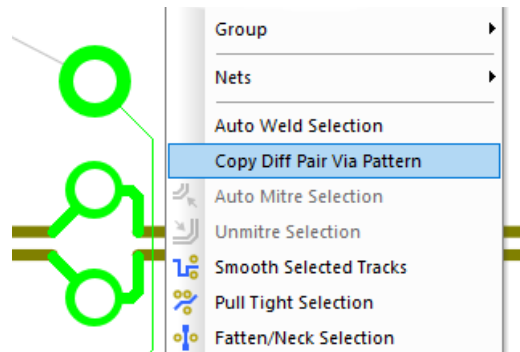
Im folgenden Beispiel wäre die Auswahl der roten und gelben Spuren sowie der Vias geeignet:



Im folgenden Beispiel wird die Auswahl erweitert, um ein Segment des Differentialpaars einzuschließen, dies kann nicht mehr für die Copy Option im Kontextmenü angezeigt werden.

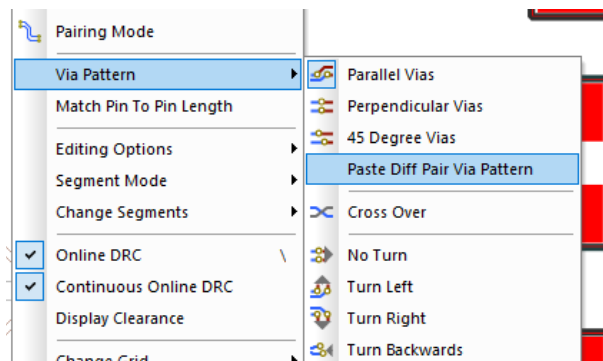


Wenn das Muster wie gewünscht ist, können Sie es dann über das Kontextmenü mit **Copy Diff Pair Via Pattern** an einem speziellen Ort in der Zwischenablage speichern.



Das Muster muss Leiterbahnen und Vias auf zwei Netzen enthalten, jede Netzauswahl muss eine Leiterbahn enthalten, die von einer gepaarten Spur auf einer Lage ausgeht, und dann einen durchgehenden Pfad von dieser zu einer Leiterbahn, die auf einer gepaarten Spur auf einer anderen Lage endet. Dieser Pfad kann mehrere Micro-Vias enthalten. Das Muster kann die Richtung ändern und sich kreuzen.

Wenn Sie dann neue gepaarte Leiterbahnen hinzufügen, können Sie jetzt mit der rechten Maustaste klicken, um das Untermenü **Via Pattern** zu verwenden und Paste **Diff Pair Via Pattern** wählen.



Wenn das kopierte **Via Pattern** für dieses Paar geeignet ist, sehen Sie alle seine Vias, wenn Sie die gepaarten Leiterbahnen verschieben. Ändern Sie die Lage und das kopierte Via-Muster wird eingefügt, damit Sie die Lage ändern können. Wenn das Muster nicht geeignet ist (falsche Lücke zwischen den Spuren, falsche Lage usw.), ist der Lagenwechsel erst verfügbar, wenn Sie das Via-Pattern wechseln.

Die **Via Pattern** Option **Paste Diff Pair Via Pattern** wird gespeichert und in Zukunft verwendet, solange das Pattern in der Zwischenablage verfügbar ist. Wenn Sie die Lage zurück zur Startlage ändern, wird dasselbe Muster verwendet, das um 180 Grad gedreht ist.

Mit dieser Funktion können Sie **Auto Turn** oder **Drop Via** nicht verwenden. Wenn Sie **Change Layer** verwenden, wird sie auf die Lage festgelegt, auf der das ausgewählte Muster endet.

## Bearbeiten von Differentialpaaren in Areas

Wenn Sie Differentialpaare hinzufügen und Sie damit eine Area-Grenze überqueren, für die verschiedene Leiterbahnstile oder **Differential Pair Gaps** definiert sind, wird die Paarung automatisch auf der nahen Seite gestoppt und auf der anderen Seite erneut gestartet, wobei zwei Übergangsleiterbahnen über der Grenze, die Enden der gepaarten Abschnitte miteinander verbinden. Mit der Rücktaste kann der Schritt rückgängig gemacht werden, solange die Leiterbahnen noch am Cursor hängen.

Enable	Attribute Name	Match Value	Net Type	Area	Track Styles				
					Track Side	Track Layer	Def. Track	Alt. Track	Fat/Neck Min Len
<input checked="" type="checkbox"/>	<Net Name>	SDQ0*		DiffArea			Signal (4)	Signal (4)	<Default>
<input checked="" type="checkbox"/>	<Net Name>	SDQ0*					Track (6)	Signal (4)	<Default>
<input checked="" type="checkbox"/>	<Net Name>	ADD*					Track (6)	Track (8)	<Default>
<input checked="" type="checkbox"/>	<Net Name>	DQS_*		BGA			Signal (4)	Signal (4)	<Default>
<input checked="" type="checkbox"/>	<Net Name>	DQS_*					Track (8)	Track (6)	<Default>
<input checked="" type="checkbox"/>	<Net Name>	DQS_*		Inner			Track (8)	Track (8)	<Default>

Attribute: <Net Name> For Nets of Type: <Any>

Match: SDQ0\* Within Areas: DiffArea

☒ Define Default Track Styles

For Tracks:

On Side: <Any> or On Layer:

Default Track Style:

Name: Signal (4) Width: 0.1016

Alternate Track Style:

Name: Signal (4) Width: 0.1016

Fatten/Neck Min Length: <Default>

☒ Define Via Defaults

For Vias with Layer Span: <Any>

☐ Vias Not Allowed

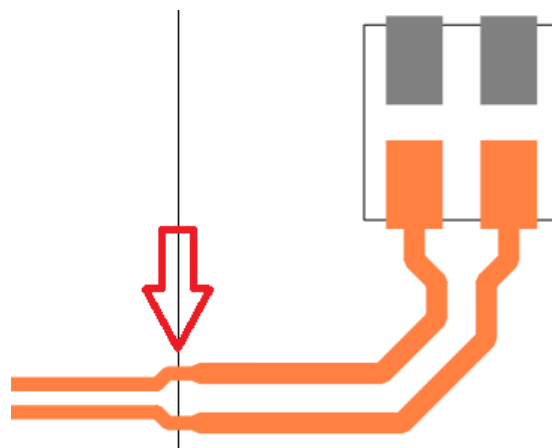
☐ Define Via Protection: ☒ Delete if not Routed ☒ Reduce Span

☒ Define Default Via Style

Name: Via (18) Width: 0.4572 Shape: Round Length: 0.4572 Drill: 0.2540

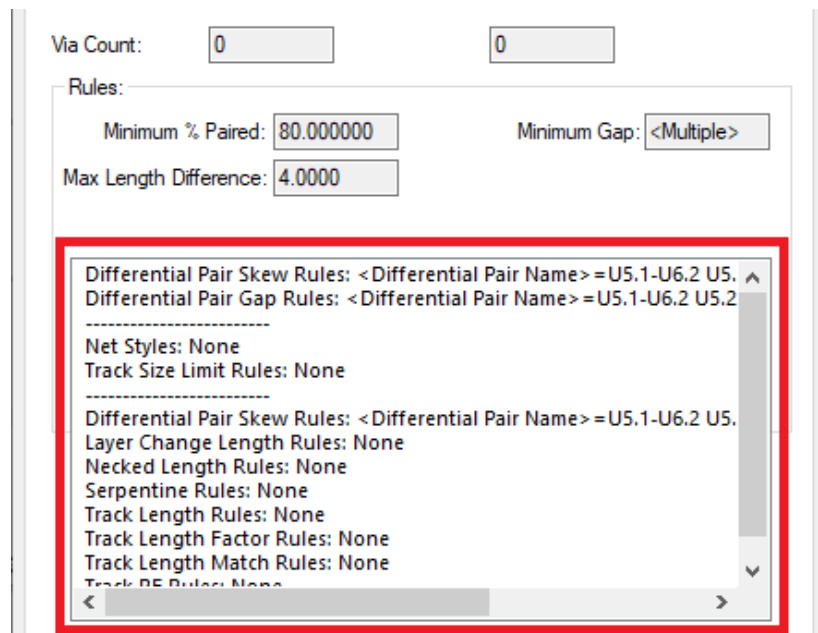
☒ Plated

Wenn das Differentialpaar in die benannte Area eintritt, ändert es sich in die im Dialogfeld Netzstile definierten Stile.



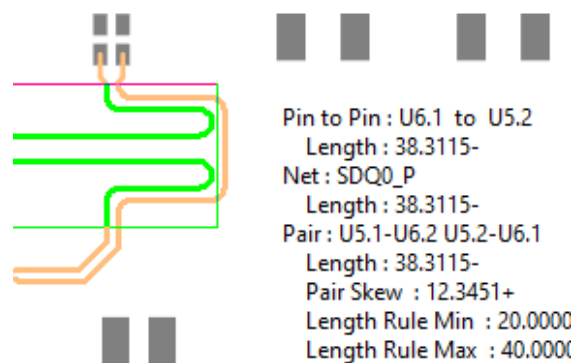
## Differential Pair Eigenschaften

Der Vollständigkeit halber zeigt die Registerkarte **Differential Pair Properties** bei der Auswahl eines Differential Pair Tracks jetzt eine Liste von Differential Pair Rules (wie die Seite Differential Pair Technology).



## Anzeige der Differential Pair Track Limits

Die Anzeige für die Bearbeitung von Differentialpaaren zeigt jetzt immer die **Skew Min-** und **Max-** Grenzen sowie die anderen **Min-** und **Max-** Regelgrenzen. Zuvor wurden **Skew**-Begrenzungen nur angezeigt, wenn es sich um die Mindest- oder Höchstgrenze handelte, und wenn dies der Fall war, wurden keine Grenzen für die Netzlänge angezeigt (z. B.).

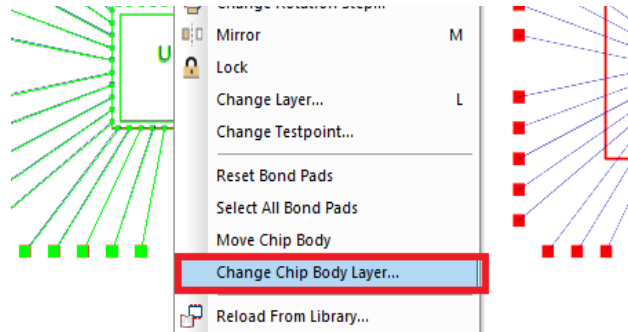


## Chip-On-Board-Option

Die folgenden Funktionen stehen nur in der kostenpflichtigen **Chip-On-Board** Option zur Verfügung.

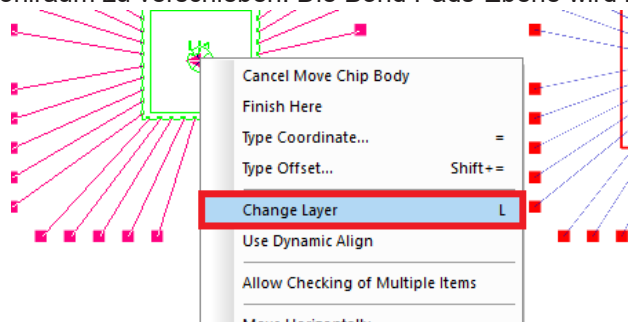
### Ändern der Chip Lage

Wenn Sie mit der rechten Maustaste auf eine Chip-On-Board-Komponente mit ausgewählten Bond-Pads klicken, steht im Kontextmenü die neue **Change Chip Body Layer** Option zur Verfügung. Verwenden Sie diese Option, um den Chip-Körper nach unten in einen Hohlraum zu bewegen, während die Bond-Pads auf der Oberseite belassen werden. Dies vermeidet es, den Chip-Körper bewegen zu müssen, damit der Lagenwechsel Befehl verfügbar wird. Diese Option ist nur verfügbar, wenn das Design über eine geeignete Lage verfügt, auf die die Komponente verschoben werden kann.



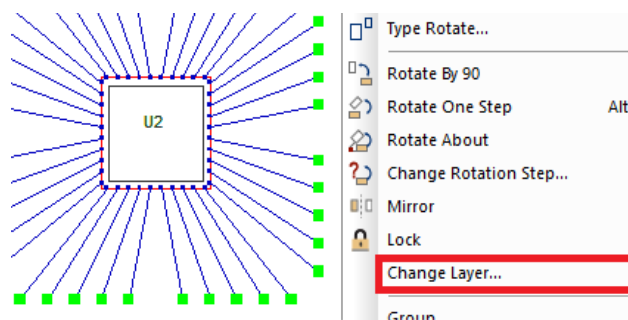
### Ändern der Lage des Chips während des Verschiebens

Wenn Sie eine Chip-On-Board-Komponente über die Kontextmenü-Option **Move Chip Body** verschieben, können Sie jetzt den Befehl **Change Layer** aus dem Kontextmenü verwenden, um die Komponente in einen Hohlraum zu verschieben. Die Bond Pads-Ebene wird nicht geändert.



### Ändern der Lage der Chip Bond Pads

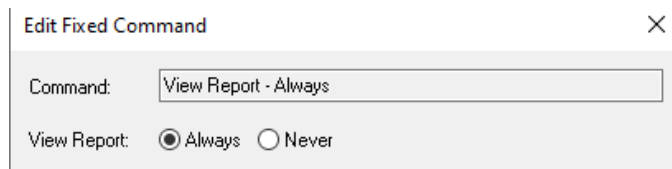
Für eine Chip-On-Board-Komponente, bei der alle Bond-Pads ausgewählt sind (im interaktiven Modus, im Kontextmenü **Select All Bond Pads** auswählen) und interaktiv bearbeitet werden können, können Sie sie jetzt im Kontextmenü mithilfe von **Change Layer** auf jede elektrische Lage verschieben. Einschließlich der Lagen, die nicht mit der **Die / Die Pad**-Lage identisch sind.



# Report Maker

## Neue Top-Level Befehle für Append Report & View Report

Der obersten Ebene des Report Maker wurden zwei neue Befehle hinzugefügt: **Append Report** und **View Report**. Beide Befehle können den Wert **Always** oder **Never** annehmen. Sie überschreiben die Einstellungen des Dialogfelds **Reports** für diese Werte und ermöglichen es Ihnen, einen Bericht zu unterdrücken, wenn Sie ihn still ausführen möchten oder wenn die Sichtbarkeit des Berichts nicht erforderlich ist (z. B. Ausführen einer Formatdatei aus CAM-Plots oder in einem Skript).



Wenn Sie die Schaltfläche **Test** verwenden, wird dieser Befehl ignoriert. Es ist verfügbar, wenn Live-Berichte ausgeführt werden.

## Neue Befehle zur Back Drilling Unterstützung

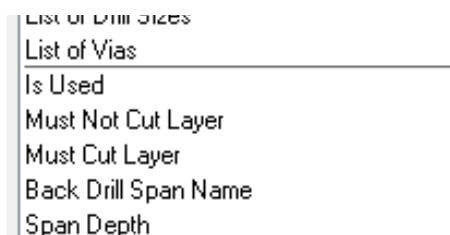
Zusätzliche Befehle wurden zur **List of Vias** und zur **List of Pins** hinzugefügt, um die neue Funktion zum **Back Drilling** zu unterstützen:

- Is Back Drilled
- Top Back Drill Span Name
- Bottom Back Drill Span Name

Unter **List of Back Drill Spans** wurden Befehle für **Back Drill Oversize** und **Back Drill Stub Length** hinzugefügt.

Befehle die hier unterstützt werden:

**Must Cut** gibt die letzte zu bohrende elektrische Lage zurück, und **Must Not Cut** gibt die erste elektrische Lage mit einer Verbindung zum Via zurück, nachdem das Back Drilling durchgeführt wurde. Unterstützt werden auch **Back Drill Span Name**, **Start Layer**, **Start Layer Number**, **Stop Layer** und **Stop Layer Number**.



## Neuer Befehl-Is Any Instance Fitted

Ein neuer Befehl **Is Any Instance Fitted** wurde hinzugefügt und kann in einem Schaltplan- oder PCB Report verwendet werden. Verwenden Sie es innerhalb einer **List of Variants** innerhalb einer **List of Components**. Dies wird am besten in Verbindung mit dem **IF** Befehl verwendet, um zu testen, ob irgendeine der Varianteninstanzen der aktuellen Komponente in der aktuellen Variante verwendet wird.

Dies unterscheidet sich vom **Is Fitted** Befehl, mit dem nur überprüft werden kann, ob die aktuelle Komponenteninstanz in die aktuelle Variante eingepasst ist.



## Neuer Befehl-Attribute In Part Library

Der neuer **Attribute In Part Library** Befehl in der Teilebibliothek kann in einem Schaltplan- oder PCB Report verwendet werden.

Verwenden Sie diese Option für ein Part, eine Komponente, eine Komponentengruppe oder ein Associated Part, um den Wert eines benannten Attributs für das neueste Teil in der Bibliothek (oder der Vault) zu melden.

Dies war erforderlich, damit veraltete Parts in der Bibliothek (oder der Vault) markiert und anschließend ein Bericht erstellt werden konnte, dessen Parts in einem Design veraltet sind, ohne dass alle Parts neu geladen werden müssen. Wenn das Part aus dem Vault zum Entwurf hinzugefügt wird, erhält es den Wert des benannten Attributs in der neuesten Version des Parts im Vault.

## Attributnamen unter Verwendung einer Variablen definieren

Der Report Maker kann jetzt den Attributnamen in einem Attributbefehl mithilfe einer Variablen definieren.

Command: If "Attribute: Variable: attribName Value" is not blank

If: Attribute Attribute: attribName ☐ Or...

☒ Named By Variable

Use: ☐ X Coord ☐ Y Coord ☒ Value Value

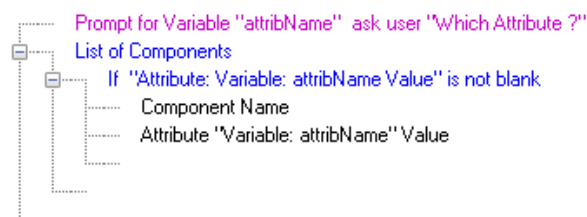
☐ Test the Value field length

Is: not blank

☒ Fixed Value: R\*

☐ Variable:

Else: ☐



## Neuer Befehl - Has Track Stubs

Ein neuer Befehl **Has Track Stubs** Befehl kann jetzt in einem PCB-Report in der **List of Differential Pairs**, der **List of Differential Pair Chains** und auch in der **List of Pin Pairs** (wenn er in den beiden zuvor genannten Listen verwendet wird) verwendet werden. Dies meldet, ob das Paar, die Kette oder eine Seite des Paares oder der Kette Track Stubs im Pfad vom Start- bis zum Endpunkt hat. Dies kann in einer Variablen verwendet werden, um diese gegen **Allow Track Spurs** abzugleichen.

# Vault

## Vault-Bibliothek zu Speziellen Ordner exportieren

Es gibt eine Erweiterung, mit der ein bestimmter Vault Folder als Alternative zum ständigen Exportieren aller Bibliotheksdaten angegeben werden kann.

Verwenden Sie Export From: Vault Folder, um einen bestimmten Vault Ordner anzugeben, aus dem Bibliotheksdaten exportiert werden sollen, oder lassen Sie ihn leer, um ALLE im Tresor enthaltenen Bibliotheksdaten zu exportieren.

Über die Schaltfläche Browse wird ein Dialogfeld angezeigt, in dem Sie die Vault Ordner durchsuchen können, um den entsprechenden Ordner zu finden.

Aktivieren Sie Include Sub Folders, wenn Sie möchten, dass Bibliotheksdaten aus dem ausgewählten Ordner und allen darin enthaltenen Unterordnern exportiert werden.



Export From:

Vault Folder:

☐ Include Sub Folders

Der Vault Export-Befehl ist für eine Pulsonix Befehlsdatei verfügbar.

Optionale Parameter ermöglichen das Überschreiben der in Pulsonix angegebenen Optionen. Durch Ausführen von Pulsonix über die Befehlszeile mit einer Pulsonix-Befehlsdatei als Parameter kann die Funktion zum Exportieren der Vault-Bibliothek über den Windows-Scheduler verwendet werden, um eine regelmäßig wiederkehrende Aufgabe zu erstellen. Die vollständige empfohlene Befehlszeile wird unten angezeigt:

```
Pulsonix.exe -hidden -commandfile <path to command file>
```

# Sonstiges

## Änderungen an den mitgelieferten Standard Dateien

### Technologiedateien

Alle Schaltplan- und PCB-Technologiedateien wurden aktualisiert, um die neuen Regelsätze in V11.0 widerzuspiegeln.

### Bibliotheken

Die **Schematic Doc Symbol Library** enthält jetzt Beispiele für neue **Doc Symbol Types** für **Net Label** und **Mounting Hole**. Bestehende **Doc Symbols** wurden neu definiert, um ihnen die richtige Kategorie für die Suche im Dialogfeld **Insert Signal Reference** zuzuweisen.



## **Entdecken Sie auch unsere anderen Tools:**

### **CAM350:**

Prüfen und Bearbeiten von Produktionsdaten (Gerber, Excellon)

### **Blueprint PCB:**

Einfaches und effektives Dokumentieren von elektronischen Designs

### **PollEx:**

Analysewerkzeug für Design for Manufacturing - DFM, Design for Electrical Engineering - DFE und Design for Assembly - DFA

### **Stackup Planner:**

Planen des Lagenaufbaus Ihrer Leiterkarten unter Berücksichtigung von Impedanzen und Power-Distribution (Power Distribution Network)

**tecnotron elektronik gmbh**  
**Wildberger Halde 13**  
**D-88138 Weißenberg**  
**+49 8389 9200 406**  
**[sales@tecnotron-software.de](mailto:sales@tecnotron-software.de)**  
**[www.tecnotron-software.de](http://www.tecnotron-software.de)**